

Traditio et Innovatio

Einfluss des Self Turn-ON auf das Schalt- und Kurzschlussverhalten von IGBT

Dissertation

zur Erlangung des akademischen Grades Doktor-Ingenieur (Dr.-Ing.) der Fakultät für Informatik und Elektrotechnik der Universität Rostock

vorgelegt von: M. Sc. Patrick Münster

Rostock, 22. Mai 2020



Gutachter:

- 1. Gutachter: Prof. Dr.-Ing. Hans-Günter Eckel, Universität Rostock
- 2. Gutachter: Prof. Dr.-Ing. Mark-Matthias Bakran, Universität Bayreuth
- 3: Gutachter: Dr.-Ing. Eberhard Ulrich Krafft, Siemens AG Nürnberg

Datum der Einreichung: 02.09.2019

Datum der Verteidigung: 10.03.2020

Danksagung

"Ich bin ebenso in guter Zuversicht, dass der, der ein gutes Werk in euch angefangen hat, es vollenden wird bis auf den Tag Christi Jesu." (Elberfelder Studienbibel, Philipper, 1,6)

Ich bin dankbar für die Hoffnung, den Langmut und die Kraft, die mir seither bis zu der Abgabe dieser Arbeit gegeben wurden.

Bereits während des Studiums hat mich die Begeisterung meines Professors Dr.-Ing. Hans-Günter Eckel für Themen der Leistungselektronik angesteckt. Daher möchte ich ihm danken, dass er mir die Möglichkeit gegeben hat, auf diesem Fachgebiet als wissenschaftlicher Mitarbeiter am Lehrstuhl für Leistungselektronik und elektrische Antriebe der Universität Rostock zu forschen. Seine Unterstützung und Wegweisung haben die Grundlage für diese Dissertation geschaffen, sodass die Inhalte dieser Promotion erarbeitet werden konnten. Mein Dank gilt meinen Kooperationspartnern des Verbundprojektes "EffekTra" und dem Bundesministeriums für Wirtschaft und Energie, für die Förderung dieses Projekt auf Basis einer Entscheidung des Bundestages. Neben fachlichem Rat habe ich von Dr.-Ing. Sven Buchholz und Dr.-Ing. Frank Pfirsch von Infineon Technologies AG sowie Dr.-Ing. Jürgen Böhmer von SIEMENS AG Material für die Durchführung von Experimenten und Simulationen erhalten.

Ebenso bin ich allen ehemaligen Kollegen des Lehrstuhles dankbar. Dabei gilt ein ganz besonderer Dank Dr.-Ing. Daniel Wigger, M. Sc. Robin Werner und M. Sc. David Hammes, mit denen ich bis über die Grenzen dieser Dissertation hinweg hilfreiche Diskussionen führen durfte. Dasselbe gilt für Dipl.-Ing. Magdalena Gierschner, Dipl.-Ing. Thomas Rump, M. Sc. Quang Tien Tran und M. Sc. Daniel Lexow, mit denen ich zeitweise ein Büro teilen durfte. Nicht zuletzt gilt mein Dank Charlotte Worreschk, Friederike Uhr und Insa Eisenberg für die Unterstützung während des Abschlusses dieser Arbeit.

Mein tiefster Dank gilt meiner Familie. Ich möchte meinen Eltern, Silvia und Hartmut, meinen beiden Brüdern, Oliver und Philipp, sowie meiner Frau Annika und meiner Tochter Ida Marie danken. Sie haben mir Kraft, Zeit und Freiheiten gegeben, mit der mein Leben und diese Arbeit zu diesem Punkt geführt werden konnten.

Abstract

Das Ziel dieser Arbeit ist die Untersuchung des *Self Turn*-ON als dynamische kollektorstromabhängige Wechselwirkung zwischen dem Leistungs- und dem Steuerkreis eines IGBT (Insulated <u>Gate Bipolar Transistor</u>). Diese tritt besonders während des Schaltund Kurzschlussverhaltens in Erscheinung. Der Effekt führt zu einem intrinsisch gesteuerten Verschiebungsstrom zwischen dem Drift-Gebiet in den Gate-Knoten des IGBT, welcher auf einer lokalen Änderung der Ladungsträgerkonzentration im Drift-Gebiet unterhalb der Gate-Elektrode basiert. Heutzutage werden bereits bekannte stromabhängige Rückwirkungen für die vereinfachte Betrachtung in der Rückwirkung des spannungsabhängigen *Miller*-Effektes vereint. Das bietet den Nachteil, dass die Interpretation mittels dieser Vereinfachung teilweise komplex und unübersichtlich ist. Eine Trennung beider Abhängigkeiten wird demnach angestrebt.

Eine Kernkomponente dieser Arbeit bildet der direkte experimentelle und simulative Nachweis der "negativen Gate-Kapazität", auf dessen Grundlage der Self Turn-ON abgeleitet und erforscht wird. Während der Einschaltflanke führt eine Löcherakkumulation im Drift-Gebiet des IGBT und während der Abschaltflanke ein Elektronenabzug zu einem Verschiebungsstrom vom Leistungs- in den Steuerpfad des IGBT. Die Erkenntnisse werden für die Erweiterung des kapazitiven Ersatzschaltbildes genutzt, bei dem eine Stromquelle parallel zur Miller-Kapazität gesetzt wird. Darüber hinaus wird mittels dieser Methode die Kollektor-Emitter-Spannungsabhängigkeit des Self Turn-ON sowie dessen Abhängigkeit von der Anordnung der Gate-Elektrode nachgewiesen. Je höher die aufgenommene Kollektor-Emitter-Spannung und je größer die Fläche der Gate-Elektrode über dem Drift-Gebiet, desto größer der Verschiebungsstrom durch den Self Turn-ON. Zusätzlich werden die Ein- und Abschaltflanke sowie der Kurzschlussfall II in zeitliche Intervalle unterteilt und die verantwortlichen Rückwirkungen vom Leistungs- in den Steuerkreis beschrieben. Zum ersten Mal kann im Kurzschlussfall II der Self Turn-ON bis zur Entsättigung des IGBT als ausschlaggebende Rückwirkung beschrieben werden. Zusätzlich werden Stromfehlverteilungen paralleler IGBT, die während der Einschaltflanke in Zusammenhang mit dem Self Turn-ON stehen, nachgewiesen.

Abstract

The major topics of this thesis are investigations regarding the *Self Turn*-ON. The dynamic feedback between the power- and the control-path of an IGBT (Insulated <u>Gate Bipolar Transistor</u>) depends on the collector-current and influences the switching and short-circuit behaviour. This is caused by an intrinsic controlled displacement current between the IGBT's drift-region and its gate-junction. The physics behind this effect are based on a local change of the charge-carrier density in the drift-region below the gate-electrode. Today, known current dependent feedbacks are simply unified as a part of the voltage dependent *Miller*-effect. Interpretations of feedbacks during transients, that are resulting from this adverse approach, are often unwieldly and unclear. This thesis proposes a separation of voltage and current dependencies regarding those feedbacks.

One important part of this thesis is the verification of the *negative gate-capacitance* by the use of an own experimental and simulation method. Based on the physics behind this effect and with the used investigation method, the Self Turn-ON can be derived and investigated. A hole accumulation while Turn-ON transient and an electron removal while Turn-OFF transient in the IGBT's drift-region lead to the displacement current from the power- to the control-path. The results are used to extend the capacitive equivalent circuit. in which a current source is used in parallel of the already known *Miller*-capacitance. Furthermore, the dependency of the Self Turn-ON on the collector-emitter-voltage as well as its dependency on the structure of the gate-electrode can be shown. The displacement current resulting from the Self Turn-ON is proportional to the collector-emitter-voltage and the area of the gate-electrode above the drift-region. Additionally, the Turn-ON and the Turn-OFF transient as well as the short-circuit type II can be divided into several intervals to describe the main responsible feedback mechanisms from the power- into the control-path. For the first time, the Self Turn-ON can be identified as the main responsible feedback for the power-path until the desaturation of the IGBT. Additionally, current imbalances between paralleled IGBTs are investigated and the influence of the Self Turn-ON during the Turn-ON transient can be proven.

Inhaltsverzeichnis

Ab	Abbildungsverzeichnis VII Abkürzungsverzeichnis XVIII		
Ab			
1.	Einl	eitung	1
2.	Gru	ndlagen zum Einschaltverhalten eines IGBT	6
	2.1.	Aufbau und Funktion eines Feld-Stopp-IGBT	6
	2.2.	Einschaltverhalten	9
	2.3.	Vergleich des Hefner-Ersatzschaltbildes mit dem kapazitiven Ersatzschalt-	
		bild	15
3.	Eva	uation unterschiedlicher intrinsischer Mitkoppeleffekte eines IGBT	19
	3.1.	Rückkopplung des Kollektor-Stromes durch den lateralen Spannungsabfall	
		über dem n-Kanal	19
	3.2.	Rückkopplung des Kollektor-Stromes durch die dynamische Bildung einer	
		Löcherakkumulationsschicht	21
		3.2.1. Beschreibung des Effektes der "negativen Gate-Kapazität"	21
		3.2.2. Analyse des <i>Self Turn-ON</i> während der Einschaltflanke \ldots	25
		3.2.2.1. Experimenteller Nachweis der Mitkopplung während der	
		Einschalttransiente	28
		3.2.2.2. Simulativer Nachweis des Mitkoppeleffektes	32
	3.3.	Ubersicht intrinsischer Kopplungen auf den Gate-Knoten des IGBT .	42
4.	Unt	ersuchung der Einflussfaktoren auf den Self Turn-ON	46
	4.1.	Einfluss der Kollektor-Emitter-Spannung auf die Einschalttransiente	46
	4.2.	Analyse der Spannungsabhängigkeit der Einschalttransiente eines IGBT	
		im Vergleich zu einem MOSFET	54
	4.3.	Einfluss der Gate-Struktur auf die Mitkopplung	55
	4.4.	Optimierung der Gate-Strukturen in Hinblick auf den Self Turn-ON $% \mathcal{A}$.	57

5.	Aus	wirkung	gen des S	Self Turn-ON auf das Betriebsverhalten des IGBT	69
	5.1.	Aussch	naltverhal	lten	69
		5.1.1.	Grundle	gende Analyse des Schaltverhaltens	70
		5.1.2.	Auswirk	ungen des Koppeleffektes Self Turn-OFF auf den Abschalt-	
			vorgang	des IGBT	72
	5.2.	Transi	ente Rück	kopplungen während des Kurzschlussverhaltens von IGBT	81
		5.2.1.	Kurzsch	lussfall I	82
		5.2.2.	Kurzsch	lussfall II	86
			5.2.2.1.	Experimentelle Evaluation des Einflusses des Self Turn-	
				<i>ON</i>	91
			5.2.2.2.	Simulative Untersuchung des Experimentes mit passiv	
				parallel geschaltetem $IGBT_2$	94
			5.2.2.3.	Simulative Untersuchung des Einflusses des Self Turn-ON	
				im Vergleich zum MOSFET	100
			5.2.2.4.	Simulative Untersuchung des Einflusses des Self Turn-	
				ON mit passiv parallelgeschaltetem IGBT_2 bei gleicher	
				Kollektor-Gate-Spannung	102
			5.2.2.5.	Simulative Untersuchung des Einflusses des Self Turn-ON	
				mit vorhandenem Elektronen-Loch-Plasma im passiven	
				$IGBT_2 \ldots \ldots$	104
	5.3.	Auswi	rkungen o	des Self Turn-ON in der Parallelschaltung \ldots	107
		5.3.1.	Übersich	nt bekannter dynamischer Stromfehlverteilungen \ldots	107
		5.3.2.	Simulati	ve Untersuchung zur Bestätigung des Mitkoppeleffektes als	
			Ursache	für Stromfehlverteilungen während der Einschaltflanke	112
		5.3.3.	Experim	nentelle Untersuchung zu Stromfehlverteilungen während	
			der Eins	schalttransiente in Hinblick auf den Mitkoppeleffekt $% \mathcal{A}$.	117
6	7		foccupa		102

6. Zusammenfassung

Inhaltsverz	eichi	nis
111111111111111111111111111111111111111	<i>i</i> cicini	110

Anhänge	
 A. Übersicht der Simulationsergebnisse A.1. Untersuchung des Self Turn-ON als Mitkopplungseffekt	128 128
falles II	133 135
Thesen	140
Eidesstattliche Erklärung	

Abbildungsverzeichnis

1.1.	Exemplarische Parallelschaltung zweier IGBT	1
2.1.	Aufbau eines Planar-IGBT und Trench-IGBT als Halbzellenmodell; sche- matische Darstellung nach [Win15]	7
2.2.	Topologie eines Doppelpuls-Prüfstandes	10
2.3.	Experiment: Exemplarisches Einschaltverhalten eines Trench-Feld-Stopp- IGBT ($U_{Zk} = 3,6 \text{ kV}, I_{Last} = 750 \text{ A}$) - Spannungen an den Hilfsanschlüssen	
	des Moduls gemessen	11
2.4.	Extraktion des Ersatzschaltbildes nach <i>Hefner</i> [Hef91] aus dem Querschnitt-	
2.5.	modell des IGBT	13
	entsprechend des Querschnittmodelles des IGBT	16
3.1.	Topologie: Kurzschlussfall I	20
3.2.	Nachweis der " <i>negativen Gate-Kapazität</i> " im Kurzschlussfall I aus [Omu97c]	22
3.3.	Schematische Darstellung der Löcherakkumulationsschichten im Steuerkopf	
	des IGBT während der Einschalttransiente; Abstraktion nach [Omu97c]	
	(Seite 623 - Abbildung 3a)	23
3.4.	Topologie zur Simulation des Ein- und Abschaltverhaltens	25
3.5.	Simulation: Einschaltverhalten eines Planar-IGBT (6,5 kV / 600 A) bei	
	$U_{Zk} = 3.6 \text{kV} \text{ mit } I_{Last} = \{10\%, 50\%, 100\%, 200\%\} I_{nom}$	26
3.6.	Simulation: Einschaltverhalten eines Planar-IGBT (6,5 kV / 600 A) bei	
	$U_{Zk}=3.6kV$ mit 200% I_{nom} erweitert um Gate-Strom $~\ldots~\ldots~\ldots~\ldots~\ldots$	28
3.7.	Topologie für die experimentelle Bestimmung des Self Turn-ON von Abbil-	
	dung 3.8; bereits veröffentlicht in [Hen18] (S.104) $\ldots \ldots \ldots \ldots \ldots$	29
3.8.	Experiment: Hochohmige Abschaltung während der Einschalttransien-	
	te eines Trench-IGBT als Single-Chip-Ausführung (6,5 kV / 31,25 A) bei	
	$U_{Zk} = 3.6 \text{kV}$ mit $I_{Last} = I_{nom}$; bereits veröffentlicht in [Hen18] (S. 105)	
	und verfeinert dargestellt in der Abbildung A.1 \ldots	31
3.9.	Topologie für die simulative Bestimmung des Self Turn-ON von Abbildung	
	3.10	32

3.10. Simulation: Hochohmige Trennung des Gate-Knotens vom Treiberschalt-	
kreis während der Einschaltflanke eines Planar-IGBT $(6,5 \text{ kV} / 600 \text{ A})$ bei	22
$U_{Zk} = 3.6 \text{ kV mit } I_{Last} = I_{nom} \dots \dots$	33
3.11. Auswertung der Anderung der elektrischen Feldstarke im Gate-Oxid und	
im Drift-Gebiet des IGBT sowie der Ladungstragerkonzentration wahrend	<u>م</u> ۲
der Transiente von Abbildung 3.10 vor dem Reverse-Recovery	35
3.12. Löcher- und Elektronenstromfluss im Steuerkopfbereich des IGBT; veröf-	
fentlicht als Bestandteil des Berichtes in [Hen18] (S. 108)	37
3.13. Verdeutlichung der Bereiche von lokaler und globaler Feldbeeinflussung	
anhand t_4 aus Abbildung 3.11c \ldots	38
3.14. Auswertung der Anderung der elektrischen Feldstärke im Gate-Oxid und	
im Drift-Gebiet des IGBT sowie der Ladungsträgerkonzentration während	
der Transiente von Abbildung 3.10 - Beschreibung der Gegenkopplung in	
der Reverse-Recovery-Transiente; a) und d) entsprechen Ausschnitten der	
Originalergebnisse in [Mün17b]	40
3.15. Idealisierte Zusammenfassung der unterschiedlichen Einflussfaktoren auf die	
y-Komponente des elektrischen Feldes im Drift-Gebiet des IGBT entlang	
des Schnittes 3 in Hinblick auf y / $y_{\rm max}=0$	43
3.16. Adaption des kapazitiven Ersatzschaltbildes nach <i>Fuhrmann</i> aus [Fuh16a]	
in Hinblick auf den <i>Self Turn</i> -ON	44
4.1 Simulation: Hochohmige Trennung des Gate-Knotens vom Treiberschalt-	
kreis während der Einschaltflanke eines Planar-IGBT (6.5 kV / 600 A) bei	
Variation der Zwischenkreisspannung $U_{z_1} = \{0.6 \text{ kV} 1.2 \text{ kV} 2.4 \text{ kV} 3.6 \text{ kV} \}$	
4 2 kV mit I _{k est} = I _{new} : bereits veröffentlicht in [Mün18] und in [Hen18]	
(S_{110})	46
4.2 Simulation: Kenngrößen extrahiert aus der Abbildung 4.1 zum Nachweis der	10
Spannungsabhängigkeit des <i>Self Turn</i> -ON: bereits veröffentlicht in [Mün18]	$\overline{47}$
4.3 Simulation: Hochohmige Trennung des Gate-Knotens vom Treiberschalt-	11
kreis während der Einschaltflanke eines Planar-IGBT ($6.5 \text{ kV} / 600 \text{ A}$) bei	
Variation der Zwischenkreissnannung $U_{21} = \{0.6 \text{ kV} 4.2 \text{ kV}\}$ mit Ir	
$I_{\text{Last}} = I_{\text{Last}} = $	/18
4.4 Simulation: Vergleich der Änderung der v-Komponente des elektrischen	10
Foldes mit $U_{cr} = 0.6 \text{ kV}$ und $U_{cr} = 4.2 \text{ kV}$ entlang des Schnittes 1 im Cate-	
Oxid des IGBT im Zeitraum farbig markiert in Abbildung 4.3 - Einfluss	
der Zwischenkreisspannung auf den Self Turn-ON: bereits veröffentlicht in	
[Mün18]	40
	49

4.5.	Simulation: Vergleich der Änderung der Ladungsträgerkonzentrationen an Punkten gleicher Zeitdifferenz im Drift-Gebiet des IGBT entlang Schnitt 3 im Zeitraum farbig markiert in Abbildung 3.11a; bereits veröffentlicht in	
	[Mün18]	50
4.6.	Simulation: Vergleich der y-Komponente der Stromdichten am hellgrau markierten Zeitpunkt in Abbildung 4.3 für $U_{ZL} = 0.6 \text{ kV}$ und $U_{ZL} = 4.2 \text{ kV}$	
	zum Nachweis der Abhängigkeit des Self Turn-ON von der Zwischenkreis-	
	spanning: bereits veröffentlicht in [Mün18]	51
47	Adaption des kapazitiven Ersatzschaltbildes von Abbildung 3.16 in Hinblick	01
1.1.	auf Spannungsabhängigkeit des <i>Self Turn-</i> ON	53
4.8	Simulation: Vergleich des Einschaltverhaltens eines Planar-IGBT (6.5 kV	00
1.0.	/600 A) mit einem Planar-MOSFET (6.5 kV / 1.3 A) bei Variation der Zwi-	
	schenkreisspannung Uzt = $\{0.6 \text{ kV} \mid 1.8 \text{ kV} \mid 4.2 \text{ kV}\}$ mit Leget = Leger MOSEET.	
	bereits veröffentlicht in [Mün18] und in [Hen18] (S. 109)	54
4.9.	Simulation: Vergleich des Einschaltverhaltens eines Planar-IGBT (6.5 kV /	-
-	600 A) mit unterschiedlichen Gate-Längen $l_{\rm C}$ / $x_{\rm max} = \{0.17, 0.35, 0.52$	
	0.65} bei $U_{Zk} = 3.6 \text{ kV}$ mit $I_{Last} = 600 \text{ A}$; bereits veröffentlicht in [Hen18]	56
4.10.	Simulation: Kenngrößen extrahiert aus der Abbildung 4.9 zum Nachweis	
	der Abhängigkeit des <i>Self Turn</i> -ON von der Fläche der Gate-Elektrode über	
	dem Drift-Gebiet; bereits veröffentlicht in [Mün17b]	57
4.11.	Aufbau eines Planar-IGBT im Vergleich mehrerer Steuerköpfe als Vollzel-	
	lenmodell - Schematische Darstellung	59
4.12.	Abhängigkeit des Spannungsabfalles über dem Kanalwiderstand und dem	
	Drift-Gebiet von der Zellweite; basierend auf den Darstellungen von [Lin06]	
	(Seite 230 - Abbildung 8.7 und Seite 248 - Abbildung 8.15)	60
4.13.	Verlauf der Plasmakonzentration ausgehend vom Gate-Oxid und von der p-	
	Wanne zur Feld-Stopp-Schicht; basierend auf den Darstellungen von [Lin06]	
	(Seite 229 - Abbildung 8.6)	61
4.14.	Aufbau und Vergleich unterschiedlicher Trench-IGBT Steuerköpfe; Sche-	
	matische Darstellung Teil 1	63
4.15.	Aufbau und Vergleich unterschiedlicher Trench-IGBT Steuerköpfe; Sche-	
	matische Darstellung Teil 2	66
51	Schomatische Darstellung der Flektronenakkumulationsschichten im Steu	
0.1.	erkonf des IGBT während seines stationären Durchlasszustandes	69
5.2	Experiment: Exemplarisches Abschaltverhalten eines Trench-Feld-Stopp-	05
J.2.	IGBT ($U_{Th} = 3.6 \text{ kV}$ $I_{Loct} = 750 \text{ A}$) - Spannungen an den Hilfsanschlüssen	
	des Moduls gemessen \ldots	70

5.3.	Simulation: Nachweis des Self Turn-OFF Effektes während der Abschalt-	
	transiente ($U_{Zk} = 3.6 \text{ kV}, I_{nom} = 600 \text{ A}$); Reproduktion einer Simulation	
	aus [Böh14] \ldots \ldots \ldots \ldots \ldots \ldots \ldots \ldots \ldots	73
5.4.	Darstellung der Entwicklung der Elektronen- und Löcherkonzentration an	
	der Gate-Oxidgrenze zu den Zeitpunkten markiert in Abbildung 5.3 \ldots	75
5.5.	Darstellung der Entwicklung der elektrischen Feldstärke entlang des verti-	
	kalen Schnittes im Drift-Gebiet des IGBT zu den Zeitpunkten markiert in	
	Abbildung 5.3	76
5.6.	Simulation: Nachweis des Self Turn-OFF Effektes während der Abschalt-	
	transiente inklusive der Darstellung der Elektronen- und Löcherstromanteile	
	am Emitterstrom; Reproduktion einer Simulation aus [Böh14]	77
5.7.	Adaption des kapazitiven Ersatzschaltbildes von Abbildung 3.16 in Hinblick	
	auf den Abbau der Elektronenakkumulationsschicht bei negativer Kollektor-	
	Gate-Spannung, sofern der IGBT mit Elektronen-Loch-Plasma geflutet war	79
5.8.	Übersicht unterschiedlicher Kurzschlussszenarien innerhalb einer Umrich-	
	terausgangsstufe mit angeschlossener induktiver Last	81
5.9.	Experiment: Kurzschlussfall I eines Trench-Feld-Stopp-IGBT	
	$(U_{Zk} = 3.6 \text{kV}, I_{nom} = 750 \text{A})$	83
5.10.	Simulation: Vergleich eines gewöhnlichen Einschaltvorganges bei I _{nom} (durch-	
	gezogen) mit dem Kurzschlussfall I (gestrichelt) eines Planar-Feld-Stopp-	
	IGBT $(U_{Zk} = 3.6 \text{ kV}, I_{nom} = 600 \text{ A})$	84
5.11.	Experiment: Kurzschlussfall II eines Planar-Feld-Stopp-IGBT (3,6 kV / 25 A)	
	mit $I_{Last} = I_{nom}$	86
5.12.	Experiment: Kurzschlussfall II eines Trench-Feld-Stopp-IGBT als Single-	
	Chip-Ausführung (6,5 kV / 31,25 A) bei $U_{Zk} = 500$ V und $I_{Last} = 31,25$ A	
	· · · · · · · · · · · · · · · · · · ·	89
5.13.	Topologien für die Analyse des Kurzschlussfalles II; beide Abbildungen	
	stellen Erweiterungen aus der Veröffentlichung [Hen18] (a) S. 117, b) S.	
	115) dar	91
5.14.	Experiment: Kurzschlussfall II eines IGBT ₁ als Single-Chip-Ausführung	
	$(6.5 \text{ kV} / 25 \text{ A}; \text{Planar-Feld-Stopp-Technologie}) \text{ mit } \text{U}_{\text{Zk}} = 1.5 \text{ kV}, \text{I}_{\text{Last}} = \text{I}_{\text{nom}}$	
	und $U_{T1,+} = +15 \text{ V}$, der mit IGBT ₂ (6,5 kV / 25 A; Planar-Feld-Stopp-	
	Technologie) parallel geschaltet wurde, IGBT ₂ mit $U_{T2,+} = +3V$ abge-	
	schaltet; bereits veröffentlicht in [Mün16b]	93

5.15. Simulation: Kurzschlussfall II des $IGBT_1$ (6,5 kV / 600 A; Planar-Feld-	
Stopp-Technologie) mit $U_{Zk} = 3.6 \text{ kV}$, $I_{Last} = I_{nom}$ und $U_{T1,+} = +15 \text{ V}$,	
der mit IGBT ₂ (6,5 kV / 600 A; Planar-Feld-Stopp-Technologie) parallel	
geschaltet wurde, IGBT ₂ mit $U_{T2+} = +5.5$ V abgeschaltet; bereits veröf-	
fentlicht in [Mün16b] \ldots \ldots \ldots \ldots \ldots \ldots \ldots	95
5.16. Simulation: Auswertung der Feldverläufe entlang des Schnittes 1 und der	
Änderung der Ladungsträgerkonzentrationen entlang des Schnittes 2 aus	
Abbildung 3.11a zu den Zeitpunkten markiert in Abbildung 5.15: bereits	
veröffentlicht in [Mün16b]	96
5.17. Simulation: Auswertung der Feldverläufe entlang des Schnittes 3 und der	00
Änderung der Ladungsträgerkonzentrationen bei v / v _{max} des Schnittes	
3 aus Abbildung 3 11a zu den Zeitpunkten markiert in Abbildung 5 15:	
bereits veröffentlicht in [Mün16b]	98
5 18 Simulation: Kurzschlussfall II des IGBT ₁ (6.5 kV / 600 A: Planar-Feld-	00
Stopp-Technologie) mit $U_{7L} = 3.6 \text{ kV}$ $I_{Logt} = I_{row}$ $I_{CDT} + I_{row}$ MOSEET	
und $U_{T1+} = \pm 15 V$ der einem MOSFET (6.5 kV / 1.47 A: Planar-Feld-	
Stopp-Technologie) parallel geschaltet wurde MOSFET mit U_{T2} = +15 V	
eingeschaltet: bereits veröffentlicht in [Mün17a]	101
5 19 Simulation: Kurzschlussfall II des IGBT ₁ (6.5 kV / 600 A: Planar-Feld-	101
Stopp-Technologie) mit $U_{TL} = 3.6 \text{ kV}$ $U_{Logt} = I_{nom}$ und $U_{TL} = +15 \text{ V}$	
der mit IGBT ₂ (6.5 kV / 600 Å: Planar-Feld-Stopp-Technologie) parallel	
geschaltet wurde Uth $T_2 = \pm 20 \text{ V}$ sodass IGBT ₂ mit UT ₂ = $\pm 15 \text{ V}$	
abgeschaltet ist	103
5 20 Simulation: Kurzschlussfall II eines IGBT ₁ (6.5 kV / 600 A: Planar-Feld-	100
Stopp-Technologie) mit $U_{TL} = 3.6 \text{ kV}$ $I_{Logt} = 2^* I_{rom}$ und $U_{TL} = +15 \text{ V}$	
der mit IGBT ₂ (6.5 kV / 600 Å: Planar-Feld-Stopp-Technologie) parallel	
geschaltet wurde: $U_{th,T2} = \pm 20 \text{ V}$ sodass IGBT2 mit $U_{T2,L} = \pm 15 \text{ V}$ aus-	
geschaltet ist: IGBT ₂ hat vor dem Kurzschluss seinen Nennstrom geführt	
sodass immer noch Plasma in ihm vorhanden ist	105
5 21 Abstraktion: Untersuchung der Stromfehlverteilung zweier paralleler IGBT	100
mit unterschiedlichen Drift-Gebietlängen: Abstraktion der Resultate von	
[Böh14] (Abbildung 7)	108
5.22 Topologie der Parallelschaltung von IGBT im Kurzschlussfall I zur Evalua-	100
tion von Fehlverteilungseffekten: Abstraktion der Topologie aus [Omu00]	
(Seite 239 - Abbildung 4)	100
$(0000 \pm 200 + 10000 \text{ mbound} \pm 1)$	103

5.23. Experiment: Parallelschaltung von IGBT im Kurzschlussfall I zur Evalua- tion von Fehlverteilungseffekten in Abhängigkeit des Gate-Widerstandes; Abstraktion und Zusammenfassung unterschiedlicher Abbildungen aus	
[Omu99] (Seite 240 - Abbildung 5a, b, c)	110
5.24. Topologien für die Simulation der Parallelschaltung zweier IGBT mit unter- schiedlichen Threshold-Spannungen: beide bereits veröffentlicht in [Hen18]	110
(S 119)	112
5.25. Simulation: Vergleich der Stromfehlverteilung paralleler Planar-IGBT (U_{Zk} = 3.6 kV I_{Zk} = 600 Å), bei denen die Threshold-Spannung von IGBT.	± ± =
$= 0.0 \text{ kV}, T_{nom} = 0.00 \text{ H}$, bet deten die Timeshold Spannung von TGBT um 1 V geringer als die von IGBT, ist hinsichtlich ge- und entkoppelter	
Cato Kroiso ohno gomoinsamor Kommutiorungskroisinduktivität: horoits	
veröffentlicht in [Mün16b]	113
5.26. Simulation: Analyse der Stromfehlverteilung paralleler Planar-IGBT (U_{Zk}	
$= 3.6 \mathrm{kV}, I_{nom} = 600 \mathrm{A}$) mit gekoppelten Gate-Kreisen ohne gemeinsamer	
Kommutierungskreisinduktivität inklusive der Darstellung der Gate-Ströme,	
bei der die Threshold-Spannung von $IGBT_1$ um 1V geringer als die von	
$IGBT_2$ ist	114
5.27. Simulation: Vergleich der Stromfehlverteilung paralleler Planar-IGBT (U_{Zk}	
$= 3.6 \mathrm{kV}, I_{nom} = 600 \mathrm{A}$) mit ge- und entkoppelten Gate-Kreisen inklusive	
gemeinsamer Kommutierungskreisinduktivitä t $L\sigma=100\mathrm{nH},$ bei denen die	
Threshold-Spannung von $IGBT_1$ um 1 V geringer als die von $IGBT_2$ ist;	
bereits veröffentlicht in [Mün16b]	116
5.28. Topologien für die Messung der Parallelschaltung zweier IGBT samt künst-	
licher Verschiebung einer Threshold-Spannung mittels anti-paralleler pin-	
Dioden, beide bereits veröffentlicht in [Hen18] (S. 120)	117
5.29. Experiment: Vergleich der Stromfehlverteilung paralleler Trench-IGBT	
als Single-Chip-Ausführung $(U_{Zk} = 3,6 \text{ kV}, I_{nom} = 31,25 \text{ A})$ mit ge- und	
entkoppelten Gate-Kreisen und geringer gemeinsamer Kommutierungs-	
kreisinduktivität $L\sigma = 1.7\mu\text{H}$, bei denen die Threshold-Spannung von	
$IGBT_2$ gegenüber $IGBT_1$ durch Integration anti-paralleler Dioden in dessen	
Gate-Leitung nach Abbildung 5.28 erhöht wurde; bereits veröffentlicht in	
[Mün16b] 	118
5.30. Ersatzschaltbilder der Resonanzkreise während der Einschalttransiente	
parallel geschalteter IGBT mit durch <i>pin</i> -Dioden künstlich verschobenen	
Threshold-Spannungen, bereits veröffentlicht in [Mün16b]	119

5.31.	Experiment: Vergleich der Stromfehlverteilung paralleler Trench-IGBT als Single-Chip-Ausführung ($U_{Zk} = 3,6 \text{ kV}, I_{nom} = 31,25 \text{ A}$) mit ge- und entkop- pelten Gate-Kreisen und hoher gemeinsamer Kommutierungskreisinduktivi- tät $L\sigma = 2,8 \mu\text{H}$, bei denen die Threshold-Spannung von IGBT ₂ gegenüber IGBT ₁ durch Integration anti-paralleler Dioden in dessen Gate-Leitung nach Abbildung 5.28 erhöht wurde; bereits veröffentlicht in [Mün16b]	121
A.1.	Experiment: Hochohmige Gate-Abschaltung während der Einschalttransiente eines Trench-IGBT als Single-Chip-Ausführung $6.5 \text{ kV} / 31,25 \text{ A}$ bei $U_{Zk} = 3,6 \text{ kV}$ mit $I_{Last} = I_{nom}$; Verfeinerte Darstellung der Kollektor-	
A.2.	Emitter-Spannung von Abbildung 3.8	128
A.3.	Abbildung 3.11b und Abbildung 3.14a	129
A.4.	Abbildung 3.11d und Abbildung 3.14c	130
A.5.	Abbildung 3.11c	131
A.6.	Abbildung 3.11e und Abbildung 3.14d Simulation: Kurzschlussfall II eines IGBT ₁ (6,5 kV / 600 A; Planar-Feld-Stopp-Technologie) mit $U_{Zk} = 3,6$ kV, $I_{Last} = I_{nom}$ und $U_{T1,+} = +15$ V, der mit IGBT ₂ (6,5 kV / 600 A; Planar-Feld-Stopp-Technologie) parallel	132
A.7.	geschaltet wurde, IGBT ₂ mit $U_{T2,+} = +5.5$ V abgeschaltet; bereits veröf- fentlicht in [Mün16b]	133
	blid der lokussierten Abblidung 5.16; bereits veroffentlicht in [Mun16b]	134

Abkürzungs- und Symbolverzeichnis

α_T	Transportfaktor
ε	Permittivität
<i>A</i>	Räumliche Fläche
$C_{CE,r}$	Kollektor-Emitter-Kapazität des kollektorseitigen pnp-Transistors eines IGBT
<i>c_{CG,}</i>	Kollektor-Gate- oder auch Miller-Kapazität (Momentanwert)
$C_{DS,u}$	Drain-Source-Kapazität mit dem Attribut \boldsymbol{u} für eine Spannungsabhängigkeit
$C_{eb,\dots}$	Emitter-Basis-Kapazität mit dem Attribut \boldsymbol{u} für eine Spannungsoder i für eine Stromabhängigkeit
$C_{GD,u}$	Gate-Drain-Kapazität mit dem Attribut \boldsymbol{u} für eine Spannungsabhängigkeit
$C_{GS,u}$	Gate-Source-Kapazität mit dem Attribut \boldsymbol{u} für eine Spannungsabhängigkeit
C_m	Kapazität aus der geometrischen Überlappung von Gate- und Emitter-Elektrode
C_{OxD}	Kapazität aus der geometrischen Überlappung von Gate-Elektrode und Drain des Drift-Gebietes
C_{OxS}	Kapazität aus der geometrischen Überlappung von Gate-Elektrode und Source-Gebiet
C_{Plasma}	Plasmaersatzkapazität
C_{ZK}	Zwischenkreiskapazität
<i>Cell</i>	Breite der p-Wanne
<i>E</i>	Elektrische Feldstärke
E_y	y-Komponente der elektrischen Feldstärke
g_{fs}	Transkonduktanz
<i>i</i> _b	Basis-Strom (Momentanwert)

$i_{C,\ldots}$	Kollektor-Strom (Momentanwert)
$i_{C_{DS,u}}$	Spannungsabhängiger Verschiebungsstrom durch die Drain-Source- Kapazität (Momentanwert)
$i_{C_{GD}}$	Verschiebungsstrom durch die Gate-Drain-Kapazität (Momentan- wert)
$i_{C_{GS}}$	Verschiebungsstrom durch die Gate-Source-Kapazität (Momentan- wert)
I_{CHn}	Kanalstrom eines Elektronenkanal-MOSFET
i_D, i_d	Drain-Strom (Momentanwert)
i_E	Emitter-Strom (Momentanwert)
$I_{G,max}$	Maximalwert des Gate-Stromes
i_G	Gate-Strom (Momentanwert)
I_{Last}	Laststrom
$I_{nom,SC}$	Nennstrom eines Single-Chip-IGBT
$I_{nom,VM}$	Nennstrom eines Voll-Modul-IGBT
I_{nom}	Nennstrom des jeweiligen Leistungshalbleiters
$j_{\dots,phy}$	Stromdichte dargestellt in physikalischer Stromrichtung
<i>j</i> , <i>t</i>	Stromdichte dargestellt in technischer Stromrichtung
J_{aval}	Avalanche-Stromquelle
J_{ch}	Kanalstromquelle
<i>j</i> _{<i>n</i>,}	Stromdichte des Elektronenkanales im MOSFET-Steuerkopf abhängig von der Gate-Emitter-Spannung
$j_{n-aval,}$	Elektronenanteil der Stromdichte getrieben durch die Avalanche- Stromquelle
$j_{n-dp,t}$	Verschiebungsstrom bewirkt durch den <i>Self Turn</i> -ON in technische Stromrichtung
$j_{n-igbt,}$	Gesamter Elektronenanteil der Kollektor-Stromdichte
$j_{n-stat,}$	Stromdichte der Elektronen im n-Kanal des MOSFET-Steuerkopfes
$j_{p-aval,}$	Löcheranteil der Stromdichte getrieben durch die Avalanche-Stromquelle
$j_{p-igbt,}$	Gesamter Löcheranteil der Kollektor-Stromdichte
$j_{p-stat,}$	Stromdichte der Löcherstromquelle
J_p	Löcherstromquelle

J_{STon}	Self Turn-ON-Stromquelle
$Jy, n \ldots$	Elektronenstromdichte an der Position der y-Koordinate
Jy, p	Löcherstromdichte an der Position der y-Koordinate
$Jy-mean, n, p \ldots$	Mittelwert der Summe aus Elektronen- und Löcherstromdichte über die Dicke des IGBT an der jeweiligen Position der y-Koordinate
K_n	NMOS-Verstärkungsfaktor
$L_{\sigma,CE-HE}$	Streuinduktivität zwischen Hilfs- und Chip-Emitter
$L_{\sigma,G,int}$	Streuinduktivität der Anschlussleitungen zwischen den Treiber- und den IGBT-Kontakten
L_{σ}	Kommutierungskreisinduktivität
l_G	Länge der Gate-Elektrode
L_{Ks}	Kurzschlussinduktivität
L_{Last}	Lastinduktivität
<i>n</i>	Elektronenkonzentration
N_A	Akzeptorenkonzentration
$N_{D,Drift}$	Donatorenkonzentration im Drift-Gebiet
N_D	Donatorenkonzentration
<i>p</i>	Löcherkonzentration
<i>q</i>	Elementarladung
Q_G	Gate-Ladung
Q_{pl}	Ladung des Elektronen-Loch-Plasmas
R_b	Basis-Widerstand
$R_{G,\ldots}$	Gate-Widerstand
R_{n^-}	Widerstand des Drift-Gebietes
<i>t</i>	Zeit
<i>t</i>	Zeitpunkt
u_T	Spannung der Treiberquelle (Momentanwert)
$u_{CE,\ldots}$	Kollektor-Emitter-Spannung (Momentanwert)
$U_{CE,sat}$	Kollektor-Emitter-Sättigungsspannung
$u_{CG,\ldots}$	Kollektor-Gate-Spannung (Momentanwert)
U_{CH}	Spannung über dem jeweiligen Kanal

$u_{GE,\ldots}$	Gate-Emitter-Spannung (Momentanwert)
U_{pch}	Spannung vom Source-Gebiet des p-Kanal MOSFET bis zum Emitter-Kontakt eines IGBT
$U_{T\ldots,+}$	Positive Einschaltspannung des Treibers
$U_{th,\ldots}$	Threshold-Spannung
U_{ZK}	Zwischenkreisspannung
<i>W</i>	Abstand zwischen zwei p-Wannen beim Planar-IGBT
<i>x</i>	Achsenbezeichnung des kartesischen Koordinatensystemes
<i>x</i> _{max}	Breite des IGBT-Modelles
<i>y</i>	Achsenbezeichnung des kartesischen Koordinatensystemes
y_{max}	Dicke des IGBT-Modelles
<i>z</i>	Achsenbezeichnung des kartesischen Koordinatensystemes
$Z_{Ks,Kabel}$	Impedanz der Anschlussleitung zwischen Umrichter und Last
Ê	Elektrische Feldstärkespitze
<i>FD</i> -IGBT	\underline{F} loating \underline{D} ummy-IGBT
IEGT-TSE	Injection Enhanced \underline{G} ate \underline{T} ransistor- \underline{T} rench \underline{S} hield \underline{E} mitter
<i>SD</i> -IGBT	<u>Shorted</u> <u>D</u> ummy-Cell-IGBT
side gate HiGT	side gate <u>High</u> -conductive $I\underline{G}B\underline{T}$
B, b	Basis
С, с	Kollektor
D	Diode
Е, е	Emitter
FEM	<u>F</u> inite <u>Elemente</u> <u>M</u> ethode
FS	$\underline{\mathbf{F}}$ eld- $\underline{\mathbf{S}}$ topp
G	Gate
HS	$\underline{\mathrm{High}}$ - $\underline{\mathrm{Side}}$
HV	$\underline{\mathrm{Hoch}}$ - $\underline{\mathrm{Volt}}$
IGBT	Insulated <u>Gate Bipolar Transistor</u>
LS	\underline{L} ow- \underline{S} ide
MOSFET	\underline{M} etal- \underline{O} xide- \underline{S} emiconductor \underline{F} ield- \underline{E} ffect \underline{T} ransistor
n-Kanal	Elektronenkanal

n ^{+,,-}	dotiertes Gebiet mit Elektronen als freie Majoritätsladungsträger,
	Exponent gibt den Grad der Dotierung an, $(+) = hoch$, $(-) =$
	niedrig
NPT	\underline{N} on- \underline{P} unch- \underline{T} hrough
p-Kanal	Löcherkanal
p ^{+,,-}	dotiertes Gebiet mit Löchern als freie Majoritätsladungsträger,
	Exponent gibt den Grad der Dotierung an, $(+)$ = hoch, $(-)$ =
	niedrig
PT	\underline{P} unch- \underline{T} hrough
Si	Silizium
SiC	Siliziumkarbid
T	Treiber
TCAD	$\underline{\mathbf{T}}$ echnology $\underline{\mathbf{C}}$ omputer- $\underline{\mathbf{A}}$ ided $\underline{\mathbf{D}}$ esign

1. Einleitung



Teststand

Stromfehlverteilung aus [Hen18] (S. 103)

Abbildung 1.1.: Exemplarische Parallelschaltung zweier IGBT

Die heutigen Herausforderungen in der Entwicklung zeitgemäßer Umrichter werden durch die Anforderungen der Applikation definiert. Oft zielen die gesteckten Randbedingungen auf eine Reduktion des Bauraumes des Umrichters bei zeitgleicher Erhöhung der Leistungsfähigkeit und dessen Wirkungsgrades. Zur Vermeidung von kundenspezifischen Lösungen erweist sich die Entwicklung des Umrichters hinsichtlich einer einfachen Skalierbarkeit der Leistung als vorteilhaft. Eine der einfachsten und oftmals kosteneffizientesten Möglichkeiten zur Erhöhung der Umrichterleistung ist die Parallelschaltung mehrerer Leistungshalbleiterschalter. Dabei kann auf die Nutzung einer gemeinsamen Treiberschaltung zurückgegriffen werden, sodass die Ergänzung eines weiteren Schalters einen schnellen Erfolg verspricht. In der Traktion werden beispielsweise Einzelschalter in *IHV*- ([Buc15]) oder Halbbrücken in LinPak-Modulen ([Sch16]) eingesetzt, welche unter Beachtung der Anbindung an die jeweilige Kühltechnologie und der elektrischen Kontaktierung baugleichen Schaltern parallelgeschaltet werden. Der Effektivität der Parallelschaltung in Hinblick gleichmäßiger Aufteilung der Kollektor-Ströme sind jedoch physikalische Grenzen gesetzt, sodass eine gewisse Stromfehlverteilung unvermeidbar ist. Dabei haben parasitäre Effekte, bedingt durch die Verschienung der Leistungshalbleiter untereinander, der Anbindung an den Zwischenkreiskondensator sowie der Kopplung zum Treiber, Einfluss auf die gleichmäßige Aufteilung des zu führenden Gesamtstromes.

Und selbst bei perfekter symmetrischer Anbindung und Ansteuerung der IGBT, können geringste Unterschiede im Aufbau der Halbleiter zu einer Stromfehlverteilung führen.

Diesem Thema widmet sich das Forschungsvorhaben "EffekTra", in dessen Rahmen die Ergebnisse dieser Dissertation erzielt wurden. Dabei stellt die Form der Stromfehlverteilung in Abbildung 1.1b die Motivation für dieses Projekt dar. Bereits kurz nachdem beide IGBT mit der Stromführung beginnen, teilen sich die Ströme ungleich auf. Die Ursachen für diese Kurvenverläufe konnten zunächst auf halbleiterinterne Effekte eingeschränkt werden. Inzwischen existieren zahlreiche Publikationen, die der Untersuchung dieser Effekte gewidmet sind. Bisher wird für die Interpretation dieser Stromfehlverteilung die Rückwirkung des Miller-Effektes während transienter Vorgänge im IGBT genutzt. Dieser Effekt beschreibt einen spannungsabhängigen Verschiebungsstrom über die Miller-Kapazität ausgehend vom Kollektor- auf den Gate-Knoten des IGBT. Dieser steht in Abhängigkeit zu der Kollektor-Gate-Spannung. Im Rahmen der Interpretation von Schaltund Kurzschlusstransienten werden zahlreiche Annahmen getätigt, um Rückwirkungen vom Leistungs- auf den Steuerpfad des IGBT auf die Wirkung des Miller-Effektes zurückzuführen. Beispielsweise wird der Wert der Miller-Kapazität vor der Einschalt- als klein und vor der Abschalttransiente als groß angenommen. Erst mittels dieser Vereinfachungen wird eine Interpretation der Schaltkurven ermöglicht, wobei dieser Ansatz nur für die qualitative Auswertung nutzbar ist. Zeitgleich werden aktuell bekannte stromabhängige Rückkopplungen ebenfalls als Bestandteil des Miller-Effektes betrachtet. Dadurch wird die Beschreibung des Miller-Effektes uneindeutig und erhöht ihre Komplexität deutlich. Zeitgleich erschwert dieser Zustand die Identifikation der Ursache für die Stromfehlverteilung in Abbildung 1.1b.

Im Rahmen dieser Arbeit werden instrinsische kollektorstromabhängige Rückkopplungen untersucht. Das übergeordnete Ziel stellt eine Trennung zwischen spannungs- und stromabhängigen Rückwirkungen dar. Dabei werden im zweiten Kapitel die theoretischen Grundlagen zum Aufbau des IGBT sowie sein Einschaltverhalten basierend auf der Interpretation mittels *Miller*-Kapazität dargelegt. Die Ausarbeitung dieses Abschnittes erfolgt nur grob. Dabei wird als Grundlage für diese Arbeit die Kenntnis der Inhalte über den IGBT aus [Lut12] und [Moh02] vorausgesetzt. Das zweite Kapitel schließt mit einem Vergleich unterschiedlicher Ersatzschaltbilder des IGBT. Dem *Hefner*-Ersatzschaltbild aus [Hef91] wird das kapazitive Ersatzschaltbild gegenübergestellt, wobei die Erkenntnisse dieser Arbeit in die Weiterentwicklung des kapazitiven Ersatzschaltbildes aus [Ham18] einfließen sollen. Bisher hatten beide Ersatzschaltbilder gemeinsam, dass die Rückkopplung des Kollektor-Stromes auf den Gate-Knoten über die *Miller*-Kapazität beschrieben wurde. Dabei werden im dritten Kapitel derzeit bekannte stromabhängige Rückkopplungen erarbeitet. Neben der indirekten Rückkopplung durch den lateralen Spannungsabfall über dem n-Kanal (Elektronenkanal) wird auf die dynamische Bildung einer Ladungsträgerakkumulationsschicht verwiesen. Beim Ersten führt ein steigender Kanalstrom zu einer Potentialänderung unmittelbar am Steuerkopf des Halbleiterschalters, was zu einem Verschiebungsstrom führt. Dieser Effekt ist beim n-Kanal MOSFET (Metal-Oxide-Semiconductor Field-Effect Transistor) wie auch beim n-Kanal IGBT nachweisbar. Im Gegensatz dazu kann ein Verschiebungsstrom auf Grundlage der dynamischen Bildung einer Löcherakkumulationsschicht nur beim n-Kanal IGBT nachgewiesen werden. Der Effekt beruht auf der Änderung der Löcherkonzentration unterhalb des n-Kanal Steuerkopfes. Ein erster simulativer Nachweis zu diesem Effekt findet sich in [Omu97c]. Mit der Auswertung der Gate-Ladung über der Gate-Emitter-Spannung zeigt sich im Kurzschlussfall I mit hohen Zwischenkreisspannungen eine negative Gate-Kapazität. Diese Beobachtung nimmt [Omu97c] zum Anlass, den Effekt grundlegend als "negative Gate-Kapazität" zu bezeichnen. Allerdings beschränken sich die Untersuchungen nur auf den Kurzschlussfall I und der experimentelle Nachweis erfolgt nur bei hohen Zwischenkreisspannungen. Eine Untersuchung des Einflusses von Induktivitäten im Gate-Kreis erfolgt nicht, sodass eine Differenzierung zwischen den Einflussgrößen unmöglich ist.

Aus der Bewertung der Untersuchungen der "*negativen Gate-Kapazität*" erschließt sich im dritten Kapitel die Abgrenzung zu den Inhalten und Schlussfolgerungen dieser Dissertation. Dabei stellt das primäre Ziel einen direkten experimentellen und simulativen Nachweis der "*negativen Gate-Kapazität*" dar. Zunächst wird hierzu das Einschaltverhalten simulativ untersucht. Trotz der Vernachlässigung sämtlicher Induktivitäten steigt die Gate-Emitter-Spannung während der positiven Kollektor-Stromflanke über die Treiberspannung. Dadurch kann selbst bei negativer Kollektor-Emitter-Spannungsänderung ein Strom vom Gate-Knoten des IGBT zum Treiber fließen. Allein dieses Resultat bildet den Nachweis eines kollektorstromabhängigen Mitkoppeleffektes.

Zusätzlich wird ein experimenteller Nachweis getätigt. Dieser basiert auf der Trennung des IGBT-Steuerkopfes vom Treiber während der Einschaltflanke. Mittels der Analyse durch *FEM*-Simulation (<u>Finite Elemente Methode</u>) kann diegleiche Ursache für den Mechanismus wie hinter der "*negativen Gate-Kapazität*" nachgewiesen werden. Zusätzlich besitzt dieser Effekt eine zeitabhängige Komponente, sodass ein selbstständiges Einschalten möglich wird. Diese Tatsache wurde bereits in [Omu97c] erwähnt, konnte jedoch bisher nicht direkt nachgewiesen werden. Aufgrund der Verknüpfung des Effektes mit dem selbstständigen Einschalten, wird der Effekt innerhalb dieser Arbeit als *Self Turn*-ON bezeichnet.

Darüber hinaus vereinfacht es die Betrachtung, da zwischen der messtechnischen Bestimmung einer transienten negativen Gate-Kapazität und dem Mechanismus hinter dem Effekt unterschieden werden kann. Zusätzlich werden die Einflussgrößen auf das elektrische Feld, welche die Kollektor-Gate-Spannung bildet, entsprechend ihrer räumlichen Wirkung unterteilt. Diese Ergebnisse werden in der Erweiterung des kapazitiven Ersatzschaltbildes zusammengefasst.

Im vierten Kapitel werden die Einflussgrößen auf den *Self Turn*-ON untersucht. Dabei kann eine Proportionalität zwischen dem Verschiebungsstrom und der aufgenommenen Kollektor-Emitter-Spannung vor der Einschalttransiente nachgewiesen werden. Die Grundlage dafür bildet der *Early*-Effekt. Der *Early*-Effekt wird in [Ear52] beschrieben. Diese erarbeiteten Erkenntnisse werden ebenfalls in das kapazitive Ersatzschaltbild eingebracht. Einen zweiten Nachweis bildet der Vergleich der Einschalttransiente eines IGBT mit der eines MOSFET, sodass sich die Spannungsabhängigkeit des *Self Turn*-ON bestätigt. Das Kapitel schließt mit einem literarischen Vergleich bekannter Gate-Strukturen. Das Ziel dieser Auflistung ist die Evaluation einer Steuerkopfstruktur, mit welcher der Verschiebungsstrom durch den *Self Turn*-ON reduziert werden soll.

Die bisher ermittelten Erkenntnisse werden im fünften Kapitel zur Analyse des Abschaltund Kurzschlussverhaltens genutzt. Zunächst wird das bisherige Verständnis zur Abschalttransiente erläutert und anhand der Simulation von [Böh14] erneut diskutiert. Aus der Diskussion resultieren zwei Ursachen. Neben einer dynamischen Löcherakkumulation führt eine Reduktion von Elektronen im Drift-Gebiet des Steuerkopfes zu dem *Self Turn-*ON. Abhängig vom Betriebszustand des IGBT wurden beide Einflussfaktoren auf den *Self Turn-*ON im kapazitiven Ersatzschaltbild berücksichtigt. Darauffolgend wird der Kurzschlussfall I beschrieben. Auf eine Analyse des *Self Turn-*ON wird verzichtet. Dessen Einfluss wird während der Erarbeitung der Rückwirkungen im Kurzschlussfall II untersucht. Dabei erfolgt im ersten Schritt eine Zusammenfassung der in der Literatur zu findenden bisherigen Erkenntnisse. Anschließend wird mittels unterschiedlicher Untersuchungen die Kollektor-Stromabhängigkeit des Kurzschlussfalles II nachgewiesen. Die Untersuchung basiert auf der Parallelschaltung eines abgeschalteten IGBT zu dem IGBT, der den Kurzschluss erfährt.

Dieser Nachweis wird um eine entsprechende Simulation ergänzt, bei der, wie in den Kapiteln zuvor, dieselben Techniken zur Auswertung der Ladungsträger und elektrischen Feldstärken im Vergleich beider IGBT genutzt werden. Eine detaillierte Beschreibung der Wirkung des *Self Turn-ON* im Kurzschlussfall II auf den IGBT, der den Kurzschluss erfährt, wird durch eine Kombination mehrerer Untersuchungen erreicht. Dabei werden unter anderem die Zustände der parallelgeschalteten Leistungshalbleiter variiert.

Diese dienen dazu, den Einfluss des Abbaus der Elektronenakkumulationsschicht, der *Miller*-Kapazität und des Plasmas voneinander zu trennen. Das Kapitel schließt mit einer Untersuchung zum Einfluss des *Self Turn*-ON während der Einschaltflanke parallelgeschalteter IGBT. Die Untersuchung erfolgt im Vergleich von Simulationen und Experimenten. Dabei werden IGBT unterschiedlicher Threshold-Spannung und mit unterschiedlichen Treiberanbindungen parallelgeschaltet. Das Ziel der Untersuchung ist die Evaluation der Stromfehlverteilung als Resultat unterschiedlicher *Self Turn*-ON in Abhängigkeit von der Kommutierungskreisinduktivität.

Abschließend werden die wichtigsten Ergebnisse zusammengefasst.

2. Grundlagen zum Einschaltverhalten eines IGBT

Eine Kernkomponente der Leistungselektronik bilden Halbleiterschalter, welche größtenteils auf Grundlage des Basismaterials Silizium (Si) aufgebaut sind. Mit diesen können unter anderem Frequenzumrichter mit hohem Wirkungsgrad entwickelt werden. Dem Entwicklungsingenieur stehen dabei diverse Leistungshalbleiter-Schalter wie beispielsweise spannungsgesteuerte Leistungshalbleiter wie MOSFET oder IGBT zur Verfügung. Die Eignung der jeweiligen Leistungshalbleiter-Bauelemente ist dabei von der Zielapplikation abhängig. Die gängigen Entscheidungsmerkmale bestehen gewöhnlicher Weise aus der maximal zu erwartenden Sperrspannung, der Umrichterschaltfrequenz sowie der Strombelastung und damit verbundenen Verlustbilanz. Sie bilden die Grundlage zur Wahl des Leistungshalbleitertyps. Für Schaltfrequenzen bis gewöhnlich 20 kHz und ab einer Sperrspannung von 650 V können Si-IGBT sinnvoll gewählt werden. Die Nutzung von Si-MOSFET ist dann vorteilhaft, wenn höhere Schaltfrequenzen erwünscht sind. Si-MOSFET sind bis zu einer Sperrspannung von 900 V in der Form von Kompensations-MOSFET nach [Lut18] erhältlich. Durch den Technologiesprung von Silizium auf Siliziumkarbid (SiC) als Basismaterial der Leistungshalbleiter kann die Grenze der theoretischen Nutzbarkeit beider Halbleiterschalter in Richtung höherer Sperrspannungen verschoben werden. Jedoch rücken dadurch weitere Faktoren wie beispielsweise Stückzahlkosten bei der Auswahl geeigneter Halbleiterbauelemente in den Vordergrund.

2.1. Aufbau und Funktion eines Feld-Stopp-IGBT

Der prinzipielle Aufbau eines IGBT ist in Abbildung 2.1a als Halbzelle in vertikaler Bauform dargestellt. Der obere Abschnitt wird Steuerkopfgebiet genannt, der im Wesentlichen aus der Emitter- (E) und Gate-Elektrode (G) sowie einer hoch dotierten p-Wanne, einem hoch dotierten n-Gebiet und einem mit Donatoren niedrig dotierten Drift-Gebiet besteht. Solch eine Struktur entspricht der eines n-Kanal MOSFET, dessen Kanal über die Gate-Emitter-Spannung steuerbar ist. Der untere Abschnitt des IGBT besteht aus der Kollektor-Elektrode (C), welche mit einer hochdotierten Löcherschicht verbunden ist. Diese Schicht bildet im IGBT den Rückseitenemitter. Zwischen diesem und dem Drift-Gebiet sitzt eine hochdotierte n-Schicht, welche auch Feld-Stopp-Schicht genannt wird.

Bei der Nutzung des IGBT als Leistungshalbleiterschalter wird generell zwischen zwei Betriebszuständen unterschieden. Im Sperrbetrieb ist der Elektronenkanal des Steuerkopf-MOSFET nicht vorhanden, sodass sich bei einer positiven Kollektor-Emitter-Spannung eine Raumladungszone ausgehend vom emitterseitigen pn-Übergang ausbildet. Der Verlauf des elektrischen Feldes ist bestimmt durch die *Poisson*-Gleichung, welche mit der Gleichung 2.1 aus [Lut18] eindimensional dargestellt wird.

$$\frac{dE}{dy} = \frac{q}{\epsilon} \cdot \left(N_D - N_A + p - n\right) \tag{2.1}$$

Im stationären Sperrbetrieb ist der Anstieg des Feldes im Drift-Gebiet bestimmt durch die Donatorenkonzentration. Die Konzentration freier Ladungsträger ist deutlich geringer, wenngleich deren Generation von der Temperatur des Halbleiters abhängig ist. Dadurch liegt im Drift-Gebiet ein dreieckförmiger Feldverlauf vor, sofern die Raumladungszone nicht bis in die Feld-Stopp-Schicht reicht. Sobald eine ausreichende Kollektor-Emitter-Spannung vorliegt und die Raumladungszone bis ins n⁺-Gebiet am Kollektor-Kontakt reicht, ändert sich der dreieckförmige in einen trapezförmigen Verlauf.



Abbildung 2.1.: Aufbau eines Planar-IGBT und Trench-IGBT als Halbzellenmodell; schematische Darstellung nach [Win15]

Die Strukturierung des IGBT mit solch einer Schicht dient in erster Instanz zur Optimierung der vertikalen Bauelementlänge.

Der stationäre Durchlassbetrieb liegt vor, wenn sich ein Elektronenkanal in der p-Wanne des Steuerkopf-MOSFET gebildet hat. Zeitgleich muss das Kollektor-Potential höher als das Emitter-Potential liegen. Dadurch können Elektronen vom Emitter zum Kollektor fließen. Diese führen am Rückseitenemitter zu einer Injektion von Löchern in das Drift-Gebiet. Dadurch sind bei der Stromführung des IGBT negative wie positive Ladungsträger beteiligt. Aus den Ladungsträgern bildet in diesem Zustand ein Elektronen-Loch-Plasma.

In Hinblick auf unterschiedliche IGBT-Technologien nimmt das Thema Steuerkopfstrukturen einen wesentlichen Raum ein. Heutzutage existieren die unterschiedlichsten Gate-Strukturen, welche prinzipiell auf Grundlage der Planar- und Trench-Steuerkopfstruktur, beschrieben in [Lut12], beruhen. Diese werden in Abschnitt 4.4 detaillierter erklärt und sind deshalb in Abbildung 2.1a und 2.1b stark vereinfacht dargestellt. Die Gate-Elektrode beider IGBT, in Abbildung 2.1, ist durch eine Oxidschicht vom restlichen Halbleiter getrennt. Beim Planar-IGBT liegt sie als Terrassen-Gate-Struktur [Miy98] oberhalb der emitterseitigen n⁺-Schicht, der p⁺-Wanne und dem Drift-Gebiet vor. Hingegen ist die Gate-Elektrode beim Trench-IGBT in Abbildung 2.1b in die Tiefe des Halbleiters eingebracht und von einer Oxidschicht umhüllt. Dabei sitzt die Elektrode in einem Graben. Auf der dem Emitter zugewandten Seite befindet sich der kanalmodulierende Anteil des Steuerkopfes, ebenfalls bestehend aus der emitterseitigen n⁺-Schicht, der p⁺-Wanne und dem Drift-Gebiet. Statt einer weiteren Kanalstruktur befindet sich auf der gegenüberliegenden Seite ein weiteres p⁺-Gebiet. In erster Instanz dient diese Schicht zur Anhebung der Löcherkonzentration am emitterseitigen pn-Übergang. Aufgrund der Neutralitätsbedingung erhöht sich dort entsprechend die Elektronenkonzentration und das Plasma wird demzufolge angehoben. Sekundär bewirkt diese p⁺-Schicht den Abbau des elektrischen Feldes der Raumladungszone, wodurch das Gate-Oxid vor hohen Feldstärken geschützt wird [Har94]. Diese Form des Steuerkopfes wird auch als *Floating p-Layer* [Har94] bezeichnet. Der vertikale Verlauf des n-Kanales bildet einen wesentlichen Vorteil des Trench-IGBT gegenüber dem Planar-IGBT. Diese Struktur reduziert den Anteil der am Stromfluss aktiv beteiligten Silizium-Fläche deutlich [Sch09]. Zudem ermöglicht die bessere Steuerung des Kanalquerschnittes einen kleineren Kanalwiderstand [Pfa02]. Die Durchlassverluste für IGBT höherer Spannungsklasse werden allerdings durch den Spannungsabfall über dem Drift-Gebiet dominiert, sodass der Einfluss des geringeren Kanalwiderstandes gering ist. Für die Optimierung der Durchlasseigenschaften des Drift-Gebietes können Verfahren wie Plugged Cells [Win15], Einstellung der Steuerkopfabstände [Lut12] oder auch die Nutzung einer Carrier-Storage-Schicht [Lut12] genutzt werden. Alle diese Verfahren bewirken eine emitterseitige Erhöhung der Plasmakonzentration.

In Abschnitt 4.2 wird beim IGBT der Rückseitenemitter entfernt. Dadurch sind im Durchlassbetrieb lediglich Elektronen am Stromfluss beteiligt und es entsteht ein MOSFET. Dieser Schritt erschafft die Möglichkeit, dass Rückwirkungen durch den bipolaren Ladungsträgerfluss beim IGBT und durch den unipolaren Ladungsträgerfluss beim MOSFET unterschieden werden können. Insofern bietet dieser Schritt eine Möglichkeit zum Nachweis des Einflusses der Löcher während der Schalt- und Kurzschlusstransienten von IGBT. Bei vergleichbarem Aufbau zum IGBT hat der MOSFET einen wesentlich größeren Durchlasswiderstand, sodass bei vergleichbaren Durchlassspannungen nur ein deutlich geringerer Strom geführt werden kann. Allerdings werden die Schalteigenschaften begünstigt, da der IGBT durch sein Plasma deutlich höhere Schaltverluste aufweist. Im Gegensatz zum MOSFET muss dieses während des Einschaltvorganges aufgebaut werden, wodurch zugleich die geringen IGBT-Durchlassverluste resultieren. Demgegenüber muss es während der Abschalttransiente ausgeräumt werden, damit der IGBT Spannung aufnehmen kann. Der MOSFET weist als Schaltverluste lediglich die Umladung der Sperrkapazität auf. Das führt dazu, dass MOSFET mit wesentlich höheren Schaltfrequenzen betrieben werden können. Zusätzlich kann die interne Body-Diode des MOSFET als Freilaufdiode genutzt werden. Wegen des beim IGBT vom Rückseitenemitter gebildeten pn-Übergangs benötigt dieser im Gegensatz zum MOSFET in jedem Fall eine externe Freilaufdiode, sofern die Umrichtertopologie Freilaufzweige erforderlich macht. Der Vergleich zwischen MOSFET und IGBT soll an dieser Stelle nur grundsätzlich gefasst werden. Neben den bereits erwähnten Unterschieden werden weitere in [Lut12] dargestellt. Ebenso wird auf den Randabschluss der Leistungshalbleiter nicht weiter eingegangen, da dieser für die Diskussion der Dissertationsergebnisse nicht von Bedeutung ist.

2.2. Einschaltverhalten

Dieses Kapitel beschäftigt sich mit den halbleiterinternen Vorgängen während der Schalttransiente. Dafür wird der zeitliche Verlauf in mehrere Intervalle unterteilt und die Vorgänge werden unter Betrachtung gängiger Literatur erläutert. Zusätzlich werden das *Hefner-* und das kapazitive Ersatzschaltbild des IGBT beschrieben, wobei die Erkenntnisse dieser Arbeit in die Weiterentwicklung des kapazitiven Ersatzschaltbildes einfließen.

Neben den statischen Durchlass- beziehungsweise Sperreigenschaften eines IGBT stellt dessen Schaltverhalten ein wesentliches Eignungskriterium für die Nutzung dieser Halbleiter dar.



Abbildung 2.2.: Topologie eines Doppelpuls-Prüfstandes

Am Beispiel einer Halbbrücke eines hart schaltenden Spannungszwischenkreisumrichters mit induktiver Last, entsprechend der Abbildung 2.2, soll das Zusammenspiel zwischen Freilaufdiode und IGBT während der Einschalttransiente erläutert werden. Die Halbbrücke ist über einen Zwischenkreiskondensator mit einer Hochspannungsquelle verbunden, wodurch die Kommutierungskreisinduktivität L_{σ} gering gehalten werden kann. Die Ansteuerung der IGBT wird jeweils über einen eigenen Treiber T_{DUT} samt Gate-Widerstand $R_{G,DUT}$ durchgeführt.

In der Abbildung 2.3 ist ein exemplarisches Einschaltverhalten eines $6,5 \,\mathrm{kV}$ / 750 A IGBT (FZ750R65KE3) mit induktiver Last dargestellt, wobei der Laststrom dem Nennstrom des IGBT entspricht. Das entspricht einer Stromdichte von $31,25 \,\mathrm{A/cm^2}$. Initial ist die Gate-Emitter-Kapazität auf die Treiberspannung von $U_{TI,-} = -15 \,\mathrm{V}$ geladen, damit der IGBT sicher abgeschaltet ist und dessen Kollektor-Emitter-Spannung der Zwischenkreisspannung entspricht. Theoretisch könnte der IGBT auch mit $U_{TI,-} = 0 \,\mathrm{V}$ abgeschaltet werden. Jedoch bietet eine negative Treiberspannung Vorteile, die anhand des folgenden Beispieles dargestellt werden sollen. Angenommen der IGBT ist abgeschaltet und es liegt durch einen Kommutierungsvorgang eine positive Änderung der Spannung über der Kollektor-Gate-Kapazität des IGBT (auch *Miller*-Kapazität genannt) vor. Der dadurch entstehende Verschiebungsstrom lädt in Abhängigkeit der Impedanz der Treiberanbindung die Gate-Emitter-Kapazität. Dieser Vorgang kann dazu führen, dass der ursprünglich abgeschaltete IGBT unbeabsichtigt eingeschaltet wird und ein Querstrom fließt [Boc05; Böh14]. Um diesen Vorgang zu verhindern, wird der IGBT mit einer negativen Vorspannung angesteuert, sofern der IGBT abgeschaltet sein soll.

Die negative Vorspannung führt allerdings auch dazu, dass sich direkt am Gate-Oxid an der Oberfläche der p-Wanne und dem Drift-Gebiet Löcher ansammeln.



Abbildung 2.3.: Experiment: Exemplarisches Einschaltverhalten eines Trench-Feld-Stopp-IGBT ($U_{Zk} = 3.6 \text{ kV}$, $I_{Last} = 750 \text{ A}$) - Spannungen an den Hilfsanschlüssen des Moduls gemessen

Diese Schicht wird Akkumulationsschicht genannt [Lut12; Boc05]. Hingegen befindet sich an der Oberfläche des emitterseitigen n⁺-Gebietes eine Verarmungsschicht. Zum Zeitpunkt t_0 schaltet der Treiber von der negativen auf eine positive Steuerspannung $U_{T1,+}$, welche üblicherweise bei $U_{T1,+} = +15$ V liegt. Das führt dazu, dass die Akkumulationsschicht sowie die Verarmungsschicht abgebaut werden. Der dominierende Anteil des Gate-Stromes dient zur Umladung der Gate-Emitter-Kapazität, da die *Miller*-Kapazität bei hohen Sperrspannungen vergleichsweise klein ist [Lut12]. Die Gate-Emitter-Spannung, bei der die Akkumulationsschicht in der p-Wanne abgebaut ist, wird als "*Flach-Band-Spannung*" bezeichnet [Boc05]. Nachdem diese überschritten wurde, werden Elektronen an der Oberfläche angesammelt und es bildet sich an der Oberflächengrenze der p-Wanne zum Gate-Oxid eine mit Elektronen besetzte Verarmungsschicht. Dieser Vorgang führt laut [Boc05] zu einer Reduktion der Gate-Emitter-Kapazität mit steigender Gate-Emitter-Spannung. Sobald die Elektronenkonzentration in der p-Wanne an der Grenzschicht zum Gate-Oxid der Akzeptorenkonzentration entspricht, hat sich aus der Verarmungsschicht eine Inversionsschicht gebildet.

Der Zeitpunkt t_1 markiert in etwa diesen Moment. Allerdings fällt auf, dass die Gate-Emitter-Spannung außerhalb des Toleranzbandes der von dem Hersteller angegebenen Threshold-Spannung von im Mittel $U_{th} = +6 \text{ V} (U_{Th} / U_{T1,+} = +0,4)$ liegt. Die Differenz resultiert aus dem Unterschied zwischen der realen und der messbaren Gate-Emitter-Spannung, deren Zusammenhänge in Gleichung 2.2 dargestellt sind.

$$u_{GE,mess} = R_{G,int} \cdot i_G + L_{\sigma,G,int} \cdot \frac{di_G}{dt} + L_{\sigma,CE-HE} \cdot \frac{di_C}{dt} + u_{GE}$$
(2.2)

Abhängig vom derzeitigen Arbeitspunkt haben parasitäre Elemente wie beispielsweise der interne Gate-Vorwiderstand $R_{G.int}$, die Induktivitäten in den Gate-Leitungen $L_{\sigma,G,int}$ sowie zwischen Hilfs- und Chip-Emitter $L_{\sigma,CE-HE}$ Einfluss auf die Messung. Der zu diesem Zeitpunkt sichtbare Unterschied ist aufgrund des noch vernachlässigbaren Kollektor-Stromanstieges auf den Spannungsabfall am internen Gate-Widerstand sowie den induktiven Spannungsabfall zwischen den Modulkontakten und den Chips zurückzuführen. Für die ungefähre Bestimmung des Zeitpunktes, an dem die Kanalinversion stattfindet und damit der Kollektor-Stromanstieg zunimmt, wurde der Spannungsabfall an der Kommutierungskreisinduktivität genutzt. Ebenso fällt auf, dass im Intervall zwischen t_1 bis $t = 2.5 \,\mu s$ die Gate-Emitter-Spannungsspitze vor der Kollektor-Stromspitze liegt. Dafür verantwortlich ist der induktive Spannungsabfall zwischen dem Hilfs- und Chip-Emitter, der in diesem Bereich die dominierende Einflussgröße auf die gemessene Gate-Emitter-Spannung darstellt. Dabei wird die gemessene Gate-Emitter-Spannung proportional zur Kollektor-Stromänderung beeinflusst. Unter Umständen kann der induktive Spannungsabfall zwischen dem Hilfs- und Chip-Emitter in Summe mit der Gate-Emitter-Spannung so groß werden, dass ein negativer Strom durch den Gate-Widerstand getrieben wird.

Bis zu dem Zeitpunkt t_1 hat der IGBT die komplette Sperrspannung aufgenommen und der IGBT führt lediglich den Sperrstrom. Sobald allerdings die Threshold-Spannung erreicht ist, können Elektronen aufgrund des Potentialunterschiedes zwischen Kollektor und Emitter durch den Kanal in das Drift-Gebiet fließen. Dadurch reduziert sich das Potential des Drift-Gebietes und der kollektorseitige pn-Übergang wird in Durchlassrichtung gepolt. Aus dem kollektorseitigen p-Gebiet werden durch die ankommenden Elektronen Löcher injiziert, die ihrerseits in Richtung Emitter abfließen. Entsprechend [Lut12; Sch09] sinkt dadurch in erster Instanz der Widerstand des Drift-Gebietes. Etwaige Kopplungen zwischen dem Kollektor-Strom und der Gate-Emitter Strecke werden durch [Lut12; Win15; Böh14] lediglich über die statisch bestimmte Übertragungscharakteristik anhand der Gleichung 2.3 beschrieben.

$$g_{fs} = \frac{di_C}{du_{GE}} \tag{2.3}$$

In dieser Anschauung wird der IGBT als spannungsgesteuerte Stromquelle vereinfacht. Demzufolge gibt der IGBT ein di_C/dt , abhängig von der Gate-Emitter-Spannung, vor.

Zwischen t_1 und t_2 führt dieses an der Kommutierungskreisinduktivität $L\sigma$ in Abbildung 2.2 zu einem Spannungsabfall, welcher der Spannungsdifferenz von der Zwischenkreisspannung zur Kollektor-Emitter-Spannung entspricht. Eine Rückkopplung der Kollektor-Emitter-Strecke auf das Potential der Gate-Elektrode wird lediglich über die *Miller*-Kapazität während des du_{CG}/dts respektive dc_{CG}/dts beschrieben.

Seitens [Boc05] wird das Einschaltverhalten während der Spannungsflanke von einem anderen Blickwinkel aus betrachtet. Bei der Beschreibung der Wechselwirkung zwischen Kollektor-Emitter-Spannung und Kollektor-Stromanstieg wird davon ausgegangen, dass der IGBT eine Kollektor-Emitter-Spannung entsprechend seinem Kollektor-Strom vorgibt. Die Differenz aus Zwischenkreisspannung, Durchlassspannung der gegenüberliegenden Diode und der Kollektor-Emitter-Spannung des IGBT führt an der Kommutierungskreisinduktivität zu einem entsprechenden di_C/dt . Demzufolge wird der IGBT in erster Näherung als spannungsgesteuerte Spannungsquelle aufgefasst. Im Gegensatz zum Modell der spannungsgesteuerten Stromquelle kann mit diesem Modell kein Kollektor-Stromanstieg abgeleitet werden, sofern die Kommutierungskreisinduktivität gegen null strebt. Entsprechend gilt die Annahme der spannungsgesteuerten Spannungsquelle nicht uneingeschränkt.





- (a) Querschnitt eines Planar-IGBT mit Feld-Stopp-Schicht ergänzt um das Ersatzschaltbild nach [Hef91] und den Inhalten aus [Boc05]
- (b) Ersatzschaltbild des IGBT auf Grundlage des Ersatzschaltbildes von [Boc05] erweitert um eine Drain-Kollektor-Kapazität C_{DC}



Insofern wird im Rahmen dieser Dissertation für die Interpretation der Kurvenverläufe das Modell der spannungsgesteuerten Stromquelle genutzt.

Zusätzlich wird in [Boc05] für die Beschreibung der Rückwirkung zwischen t_1 und t_2 auf das Hefner-Ersatzschaltbild zurückgegriffen. Dieses ist in Abbildung 2.4b entsprechend dem Querschnitt in Abbildung 2.4a nach [Hef91] dargestellt. Im Wesentlichen beinhaltet das Ersatzschaltbild den Steuerkopf-MOSFET des IGBT, welcher den Basisstrom des ausgangsseitigen pnp-Transistors führt. Für die Analyse der Stromrückwirkung werden in [Boc05] zusätzliche Kapazitäten mit aufgeführt. Die spannungsabhängige Gate-Drain-Kapazität wird dort in einen spannungsunabhängigen Anteil C_{OxD} und in einen spannungsabhängigen Anteil $C_{GD,u}$ unterteilt. Nach [Boc05] entspricht C_{OxD} der Kapazität, die sich aus der geometrischen Überlappung der Gate-Metallisierung zum Drift-Gebiet, also dem Drain des Steuerkopf-MOSFET, ergibt. Der spannungsabhängige Anteil kennzeichnet die Kapazität, welche abhängig von der Ausbreitung der Raumladungszone ist. Zusammen bilden beide eine MOS-Kapazität, welche in Abbildung 2.4b zu C_{GD} zusammengeführt wurde. Die gleichen Verhältnisse gelten für die MOS-Kapazitäten der Gate-Source- und Gate-Body-Strecke des Steuerkopfes. Diese werden gemeinsam mit der Kapazität C_m, welche sich zwischen den Metallisierungen der Gate-Elektrode zur Emitter-Elektrode bildet, zu C_{GS} zusammengefasst. Hierbei handelt es sich um ein Ersatzschaltbild, in dem die intrinsischen Rückwirkungen des Leistungs- auf den Steuerpfad des IGBT über die Wirkung des *Miller*-Effektes erfasst werden. Etwaige Einflüsse durch den Kollektor-Strom auf den Steuerpfad des IGBT werden nur indirekt über eine Änderung der Gate-Drain-Spannung und damit der Gate-Drain-Kapazität erfasst. Jedoch ist diese Interpretation unhandlich und komplex, sodass der Einfluss des Kollektor-Stromes nicht von dem der Kollektor-Emitter-Spannung unterschieden werden kann.

Im Intervall zwischen t_1 und t_2 stellt [Boc05] durch die Nutzung des Maschensatzes die Kollektor-Emitter-Spannung den Spannungsabfällen der Basis-Emitter-Strecke des pnp-Transistors, dessen Basis-Vorwiderstand sowie der spannungsabhängigen Sperrkapazität des Steuerkopf-MOSFET gegenüber. Daraus schlussfolgert der Autor, dass zunächst die Sperrkapazität des Steuerkopf-MOSFET durch den Kanalstrom entladen werden muss, damit die Basis-Emitter Strecke des pnp-Transistors in Durchlassrichtung gepolt ist und eine Löcherinjektion stattfinden kann. Der Basis-Strom des pnp-Transistors, welcher für die Löcherinjektion benötigt wird, reduziert den effektiven Entladestrom der Drain-Source-Kapazität. Nach [Boc05] beeinflusst das Zusammenspiel aus dem Spannungsabfall über dem Basis-Vorwiderstand und der Rückwirkung der Elektronen und Löcher auf das elektrische Feld während der Durchquerung der Raumladungszone das du_{CE}/dt des IGBT. Der daraus erfolgende Spannungsabfall an der Kommutierungskreisinduktivität entscheidet über das di_C/dt . Im Grunde genommen teilt der Autor die genannten Einflüsse auf das du_{CE}/dt in einen Ohm'schen und einen kapazitiven Anteil auf. Je nachdem welcher der beiden Terme überwiegt, folgert der Autor, dass die Kollektor-Emitter-Spannung in der Einschalttransiente selbst bei gleichbleibendem Kollektor-Stromanstieg wieder ansteigen kann.

Zum Zeitpunkt t_2 erreicht der Kollektor-Strom den Wert des Laststromes. Zwar führt der IGBT ab diesem Zeitpunkt den Laststrom, jedoch kann die gegenüberliegende Diode noch keine Spannung aufnehmen, da sie selbst noch vollständig mit Plasma geflutet ist. Die Ladung des Plasmas wird als Reverse-Recovery-Ladung bezeichnet. Diese wird ab t_2 ausgeräumt, was dazu führt, dass der IGBT kurzzeitig einen größeren Strom als den Laststrom führen muss. Der entsprechende Vorgang wird als Plasmaextraktion bezeichnet.

Die Reverse-Recovery-Spitze ist zum Zeitpunkt t_3 erreicht. Zwischen t_3 und t_4 fällt der Strom in eine Tailstromphase der Diode ab.

Ab dem Zeitpunkt t_4 ist die Reverse-Recovery-Ladung der Diode komplett abgebaut. Auf eine detailliertere Betrachtung des Reverse-Recovery-Verhaltens von Dioden wird in [Lin06; Lut12; Win15] eingegangen. Dadurch, dass die Diode entsprechend der Plasmaextraktion Spannung aufnimmt, wird ein du_{CE}/dt respektive du_{CG}/dt am IGBT erzeugt. Das negative du_{CG}/dt bewirkt eine Entladung der Miller-Kapazität. Zusätzlich ändert sich ihr Kapazitätswert durch die Modulation der Raumladungszone. Im stationären Sperrzustand ist die Miller-Kapazität deutlich kleiner als im stationären Durchlasszustand. Dadurch bildet sich ein Gleichgewicht zwischen dem Entladestrom der Miller-Kapazität und dem Strom, der durch Treiber in den Gate-Knoten fließt. Die dadurch konstant gehaltene Gate-Emitter-Spannung wird Miller-Plateau genannt. Diese ist zwischen t_3 und t_5 erkennbar.

Ab dem Zeitpunkt t_5 wird der Entladestrom kleiner als der Treiberstrom und die Gate-Emitter-Kapazität bis zum Erreichen der Treiberspannung aufgeladen. Zu diesem Zeitpunkt ist die statische Durchlassspannung $U_{CE,sat}$ noch nicht erreicht. Der Grund hierfür findet sich im noch nicht abgeschlossenen Aufbau des Elektronen-Loch-Plasmas. Dessen Zeitkonstante ist in erster Näherung proportional zur Spannungsklasse des IGBT und kann einige μ s bei HV-IGBT (<u>Hoch-Volt</u>) betragen [Win15].

2.3. Vergleich des Hefner-Ersatzschaltbildes mit dem kapazitiven Ersatzschaltbild

Neben dem *Hefner*-Ersatzschaltbild wurde für die Interpretation dynamischer Vorgänge im IGBT das kapazitive Ersatzschaltbild durch [Böh14] entwickelt. Die in Abbildung 2.5b dargestellte Form entspricht der Weiterentwicklung durch [Fuh16b] und [Ham18]. Es soll als Grundlage für die Zusammenfassung der Ergebnisse dieser Arbeit dienen. Dabei wurden im Vergleich zum *Hefner*-Ersatzschaltbild unter anderem die Transistoren durch un-/gesteuerte Stromquellen und Dioden abstrahiert. Die Zählrichtungen der Ströme und Stromdichten werden in Abbildung 2.5a in der physikalischen und in Abbildung 2.5b in technischer Form dargestellt. Der Kompromiss findet sich in dem Index $j_{...,t}$ zur Kennzeichnung der technischen und $j_{...,phy}$ der physikalischen Stromrichtung. Dieser Schritt dient zur Vereinfachung der Erklärung von physikalischen Effekten im Halbleiter in Zusammenhang mit Stromflüssen im Ersatzschaltbild im Vergleich beider Abbildungen.

Die zentralen Punkte des Ersatzschaltbildes in Abbildung 2.5b bilden die Stromquellen J_{ch} und J_p . Dabei unterscheidet sich der Strom $j_{n,t}$, welcher von J_{ch} getrieben wird, vom realen Elektronenkanalstrom. In dieser Form der Betrachtung wird J_{ch} in Kombination mit der Diode D_H genutzt. Das hat den Hintergrund, dass J_{ch} den maximalen Elektronenstrom bis zu Abschnürung des n-Kanales beschreibt. Dieser steht allein in der Abhängigkeit der Gate-Emitter-Spannung und in keinem Verhältnis zum Elektronenstromanteil des Kollektor-Stromes. Die Diode D_H wird genutzt, um den Strom $j_{n,t}$ an den tatsächlichen Elektronenstromanteil des Kollektor-Stromes $j_{n-stat,t}$ anzupassen.



(a) Querschnitt eines Planar-IGBT mit Feld-(b) Stopp-Schicht ergänzt um das kapazitive Ersatzschaltbild nach [Fuh16b] und [Ham18] in physikalischer Stromrichtung

Kapazitives Ersatzschaltbild des IGBT in technischer Stromrichtung


Somit bildet der Summenstrom aus $j_{n-stat,t}$ und $j_{p-stat,t}$ den Kollektor-Strom im stationären Durchlasszustand vor beispielsweise einer Abschalttransiente des IGBT ab.

Diese Möglichkeit wird in [Ham18] genutzt, um Kurzschlüsse vereinfacht zu beschreiben. Neben den im Grunde genommen stationären Anteilen wurden für die Abbildung der Schalttransienten im Hauptstrompfad von $j_{n-igbt,t}$ und $j_{p-igbt,t}$ noch dynamische Anteile hinzugefügt. Dabei handelt es sich um die gesteuerte Stromquelle J_{aval} sowie die Plasmaersatzkapazität C_{plasma} .

Die vom elektrischen Feld gesteuerte Stromquelle J_{aval} sitzt an der Grenze zwischen der p-Wanne und dem Drift-Gebiet des IGBT. Grundsätzlich kann sie für die Interpretation der Einschalttransiente vernachlässigt werden und wird gewöhnlich nur für Erläuterungen zur Abschalt- sowie Kurzschlusstransiente relevant. Ihre Position in der Abbildung 2.5a markiert für den konventionellen Halbbrückenbetrieb innerhalb eines Zwischenkreisumrichters die der höchsten Feldstärken, sodass der Avalanche-Effekt am ehesten in diesem Bereich auftritt. Sobald die elektrische Feldstärkespitze am emitterseitigen pn-Übergang die dortige kritische Feldstärke übersteigt, werden durch den Avalanche-Effekt [Lut12] Sekundärladungsträger erzeugt. Diese fließen als Löcherstromanteil $j_{p-aval,p}$ zum Emitter und als Elektronenstromanteil $j_{n-aval,p}$ zum Kollektor ab. Im Ersatzschaltbild in Abbildung 2.5b ist der abfließende Elektronenstrom entsprechend der technischen Darstellung eingezeichnet. Grundsätzlich wird diese Stromquelle erst unter der Randbedingung relevant, wenn die elektrische Feldstärkespitze die kritische Feldstärke des Siliziums am pn-Übergang übersteigt.

Die Position der Plasmaersatzkapazität im Querschnitt des IGBT ist an einem beliebigen Ort im Elektronen-Loch-Plasma gewählt worden. Sie spiegelt die entsprechend der Bezeichnung vorhandenen Speicherladung innerhalb des gesättigten Drift-Gebietes wider. Zusätzlich beinhaltet sie in diesem Ersatzschaltbild zur Vereinfachung die Sperrkapazität. Dabei ist die Plasmaersatzkapazität unter anderem vom Laststrom vor einem Kurzschlussfall II oder einer Abschalttransiente abhängig. Grundsätzlich ist ihr Verhalten nicht-linear, sodass sie im Durchlasszustand deutlich größer als die Sperrkapazität während des stationären Sperzustandes wird.

Am Kollektor wurde zur Darstellung des Rückseitenemitters sowie der rückwärtigen Sperfähigkeit die Diode D_C eingefügt. Sie zeigt den Übergang der Feld-Stopp-Schicht zum Rückseitenemitter in Abbildung 2.5b. In Reihe zu dieser findet sich der nicht-lineare Widerstand R_{n} . Beide dienen zur Nachbildung des Forward-Recovery-Verhaltens. Sofern kein Plasma im IGBT aufgebaut ist, ist keine Ladung Q_{pl} in der Plasmaersatzkapazität vorhanden. In diesem Arbeitspunkt ist der Widerstand R_{n} groß. Mit zunehmendem Plasma sinkt der Widerstand, sodass ein Forward-Recovery-Verhalten bei einer natürlichen Laststromkommutierung von der anti-parallelen Diode in den eingeschalteten IGBT nachgebildet werden kann. Der Steuerkopfbereich wird neben der gesteuerten Kanalstromquelle durch die zusammengefasste *Miller*-Kapazität C_{CG} sowie die Gate-Emitter-Kapazität C_{GE} dargestellt.

Grundsätzlich kann mit beiden Ersatzschaltbildern das prinzipielle Verhalten von halbleitereigenen Effekten verdeutlicht werden. Dabei wird eine kollektorstromabhängige Rückkopplung nur umständlich über die Wirkung des *Miller*-Effektes abgebildet. Dennoch eignet sich das kapazitive Ersatzschaltbild für die Interpretation transienter Vorgänge deutlich besser, da der Einfluss von Elektronen- und Löcherströmen direkt dargestellt wird. Insofern wird im Rahmen dieser Arbeit das kapazitive Ersatzschaltbild weiterentwickelt. Dieser Schritt ermöglicht die theoretische Nutzung der erarbeiteten Ergebnisse für die praktische Interpretation von Schalt- und Kurzschlusstransienten.

3. Evaluation unterschiedlicher intrinsischer Mitkoppeleffekte eines IGBT

Im vorherigen Kapitel wurden stromabhängige Rückwirkungen vom Leistungs- in den Steuerpfad des IGBT erwähnt, welche bisher im *Miller*-Effekt zusammengefasst waren. Im ersten Schritt werden derzeit bekannte Rückkopplungen samt deren Nachweismöglichkeiten aufgelistet. Darauffolgend bilden die Kernkomponenten dieses Kapitels unterschiedliche Untersuchungen zum *Self Turn*-ON ab. Dabei wird der Einfluss der Kollektor-Emitter-Spannung unter anderem im Vergleich der Einschalttransiente eines IGBT mit der eines MOSFET untersucht. Abgeschlossen wird diese Untersuchung mit der Weiterentwicklung des kapazitiven Ersatzschaltbildes.

Das Kapitel endet mit einem literarischen Vergleich unterschiedlicher IGBT-Steuerköpfe. Das Ziel ist es Gate-Strukturen zu ermittelt, die sich als besonders unempfindlich gegenüber dem *Self Turn*-ON herausgestellt haben.

3.1. Rückkopplung des Kollektor-Stromes durch den lateralen Spannungsabfall über dem n-Kanal

Zum ersten Mal wird über einen stromabhängigen Mitkoppeleffekt durch die *Miller*-Kapazität in [Ger97] berichtet. Dort wird simulativ das Einschaltverhalten zwischen NPT-IGBT (<u>Non-Punch-Through</u>) und PT-IGBT (<u>Punch-Through</u>) verglichen. Im Rahmen der Auswertung wird die Gesamtstromverteilung im Querschnitt des IGBT während der Reverse-Recovery-Spitze dargestellt. Dadurch kann eine hohe Stromdichte im Bereich des n-Kanales identifiziert werden, weshalb ein stromabhängiger lateraler Spannungsabfall über dem n-Kanal als Grundlage für eine Gate-Rückwirkung ausgemacht wird. Zur Bestätigung wird die Elektronen- und Löcherkonzentration in einem 3D-Plot in demselben Zeitpunkt dargestellt. Daraus folgert der Autor, dass der laterale Spannungsabfall die unterschiedlichen Konzentrationen und darüber hinaus eine Gate-Rückwirkung bewirkt.

Die Mitkopplung wird im Weiteren mittels des *Hefner*-Ersatzschaltbildes in Abbildung 2.4b durch [Boc05] detaillierter beschrieben und ebenfalls über eine Spannungsänderung der Drain-Gate-Spannung beziehungsweise der Drain-Gate-Kapazität erklärt.



Abbildung 3.1.: Topologie: Kurzschlussfall I

Sofern der Kollektor-Strom des IGBT durch beispielsweise ein äußeres Ereignis ansteigt, erhöht sich durch die Stromrückwirkung des pnp-Transistors der Spannungsabfall über dem Basis-Vorwiderstand. Entsprechend steigt der Elektronenstrom, was zu einem höheren Spannungsabfall über dem Kanal führt. Dadurch wird das Drain-Potential angehoben. Die Anhebung des Drain-Potentials seinerseits führt zu einem Verschiebungsstrom in den Gate-Kreis, weshalb bei steigendem Kollektor-Strom die Gate-Source-Kapazität geladen wird. Diese Form der Mitkopplung kann bei den Untersuchungen zum MOSFET im Rahmen des Kapitels 5.2.2.3 beobachtet werden.

Diese Ergebnisse werden ebenfalls durch [Lon12] bestätigt. Für einen IGBT sowie einen MOSFET wird deren Gate-Kapazität in Abhängigkeit der Gate-Emitter- respektive Gate-Source-Spannung aufgetragen. Dabei ist die Gate-Kapazität nach Gleichung 3.1 durch das Verhältnis der Änderung der Gate-Ladung und der Gate-Emitter-Spannung definiert. Die Gate-Ladung bestimmt der Autor anhand des Stromflusses durch den Gate-Widerstand.

$$C_G = \frac{dQ_G}{dU_{GE}} \tag{3.1}$$

Die Bauelemente werden mittels einer Kurzschlussfall I Topologie, schematisch dargestellt in Abbildung 3.1, für Zwischenkreisspannungen bis 10 V vermessen. Beim Kurzschlussfall I [Lut12] handelt es sich um einen Kurzschluss des Zwischenkreiskondensators. Dabei ist ein IGBT einer Halbbrückenanordnung überbrückt, sodass der Einschaltvorgang des zweiten IGBT den Zwischenkreiskondensator kurzschließt. Dieses Thema wird im Kapitel 5.2.1 eingehender erläutert. Im Rahmen der Untersuchung von [Lon12] wird versucht, den Einfluss der Gate- beziehungsweise der Kurzschlussinduktivität auf die Messung durch eine bestimmte Wahl von Entkoppelungsbauelementen zu vernachlässigen. Für beide Leistungshalbleiter kann dadurch eine negative Gate-Kapazität ermittelt werden. Diese wird sichtbar, sobald die Threshold-Spannung überschritten wird. Abschließend leitet der Autor ein stark vereinfachtes Kleinsignal-Ersatzschaltbild her. Mit dessen Hilfe wird die Gate-Impedanz mit dem Kanalwiderstand verglichen und aufgrund des Stromteilers ein Stromfluss über die Gate-Kollektor-Kapazität hergeleitet. Bei der Herleitung des Ersatzschaltbildes vernachlässigt der Autor komplett den Löcherstrom, was nur für den n-Kanal MOSFET akzeptabel ist. Im Kleinsignalersatzschaltbild schließt der Autor die Gate-Kollektor-Kapazität des IGBT neben der Gate- an die Drain-Elektrode des IGBT-internen Steuerkopf-MOSFET an. Dabei entspricht der Steuerkopf-MOSFET dem MOSFET des Hefner-Ersatzschaltbildes in Abbildung 2.4b. Diese Vereinfachung ist nur dann sinnvoll, wenn die Gate-Drain-Kapazität des Steuerkopfbereiches in Abbildung 2.4b gegenüber der Drain-Kollektor-Kapazität klein ist, wodurch die Miller-Kapazität dominiert. Die Simulation wird jedoch im Kurzschlussfall I getätigt, sodass sich der MOSFET beziehungsweise IGBT zunächst im Sperrbetrieb befindet. In diesem Zustand ist gewöhnlich die Sperrspannung hoch. Damit wird die Kapazität der Raumladungszone, also der Miller-Kapazität, als klein interpretiert. Außerdem erfolgen die Simulationen in Arbeitspunkten weit unterhalb des Nennspannungsbereiches. Mittels dieser Ergebnisse negiert der Autor einen direkten Zusammenhang der Zwischenkreisspannung mit der negativen Kapazität, was mit der gleichen Messmethode durch [Omu97c] relativiert wird.

Zusammenfassend beruht der in diesem Abschnitt beschriebene Effekt auf der Potentialerhöhung des MOSFET-Drains innerhalb des Drift-Gebietes unterhalb der Gate-Struktur des IGBT. Die damit verbundene Potentialerhöhung wird beeinflusst durch den Spannungsabfall über dem Elektronenkanal. Aus diesem Grund sollte der Mitkoppeleffekt auch bei einem reinen MOSFET als Bauelement auftreten. Der Nachweis erfolgt in Kapitel 5.2.2.3, sodass eine Anhebung der Gate-Source-Spannung während eines Kurzschlussfalls II eines MOSFET durch diese Mitkopplung sichtbar wird.

3.2. Rückkopplung des Kollektor-Stromes durch die dynamische Bildung einer Löcherakkumulationsschicht

3.2.1. Beschreibung des Effektes der "negativen Gate-Kapazität"

Eine weitere kollektorstromabhängige Rückkopplung wird durch [Omu97c] beschrieben und äußert sich durch eine messbare negative Gate-Kapazität, welche im Folgenden erläutert wird. Den Nachweis des Mechanismus, durch den eine negative Gate-Kapazität bestimmt werden kann, vollzieht der Autor messtechnisch und simulativ anhand eines Kurzschlussfalles I.



Abbildung 3.2.: Nachweis der "negativen Gate-Kapazität" im Kurzschlussfall I aus [Omu97c]

Entsprechend der Topologie in Abbildung 3.1 wurde die Kollektor-Emitter-Spannung eines $1,2 \, \text{kV}$ IGBT (Toshiba GT25Q101) konstant gehalten und dessen Gate-Emitter-Spannung mit einer zweiten Quelle von $-15 \, \text{V}$ auf $+15 \, \text{V}$ geschaltet. Insofern schaltet der IGBT beim Kurzschlussfall I die Zwischenkreisspannungsquelle während dessen Einschalttransiente kurz. Detailliertere Informationen zu diesem Verhalten finden sich in Abschnitt 5.2.1. In der Abbildung 3.2a ist die Gate-Kapazität über der Gate-Emitter-Spannung aufgetragen, dabei handelt es sich um eine Abstraktion der Simulationsergebnisse von [Omu97c]. Die Gate-Kapazität wurde entsprechend der Gleichung 3.1 bestimmt. Dazu wurde durch [Omu97c] ein Schnitt entlang der Gate-Elektrodenoberfläche gezogen und unter der Nutzung der Gleichung 3.2 die entsprechende Gate-Ladung ermittelt.

$$Q_G = \iint_A \epsilon \vec{E} \cdot d\vec{A} \tag{3.2}$$

Im Kern bildet sich die Gate-Kapazität nach [Omu97c] aus der Gate-Emitter- und der Gate-Drain-Kapazität entsprechend dem *Hefner*-Ersatzschaltbild, in welcher nach [Ger97] der Einfluss des Kanalwiderstandes mit enthalten ist. In [Omu97c] ist deutlich erkennbar, dass ab einer Spannung von $U_{GE} = +6$ V die Gate-Kapazität negativ wird. Dieser Wert entspricht der Threshold-Spannung des IGBT und ist in Abbildung 3.2a dargestellt. Aus dem negativen dQ/dt folgt entsprechend dem Autor ein negativer Gate-Strom, welcher über einen Verschiebungsstrom ausgehend vom Drain-Gebiet des Steuerkopf-MOSFET in den Gate-Knoten gespeist wird. Bei positiver Gate-Strom eine negative Gate-Kapazität. Die Simulation wird durch eine entsprechende Messung in [Omu97c] belegt. Diese wurde mit Abbildung 3.2b abstrahiert. Dabei wird die Gate-Ladung über der Gate-Emitter-Spannung aufgetragen. Für die Messung wird nach [Omu97c] eine Wechselspannung in den Gate-Knoten des IGBT eingekoppelt und der IGBT-Kurzschluss dadurch ein- beziehungsweise abgeschaltet. Für Gate-Emitter-Spannungen oberhalb der Threshold-Spannung und Kollektor-Emitter-Spannungen größer als 881 V zeigt sich entsprechend des Autors ein negatives dQ_g/dV_{GE} . Der Unterschied zwischen der Messung und der Simulation bildet sich nach [Omu97c] im Wesentlichen aus der Vernachlässigung der Induktivitäten im Gate- und Kurzschlusspfad. Die negative Gate-Kapazität ist nach [Omu97c] das Resultat einer Löcherakkumulation unterhalb des Gate-Oxides im Drift-Gebiet. Nachdem ein n-Kanal gebildet wurde und Elektronen an der p⁺-Schicht des Rückseitenemitters eine Löcherinjektion bewirken, werden entsprechend des Autors freie Löcher aufgrund der Hochfeldsituation im IGBT in Richtung des Emitters gezogen. Dabei ist das Verhältnis der y- zur x-Komponente (Siehe Abbildung 2.1a) des elektrischen Feldvektors groß. Die Bewegung der Löcher in Richtung des Emitters ist deshalb verhältnismäßig gering. Dadurch akkumuliert ein nicht vernachlässigbarer Anteil an Löchern an der Grenze zwischen Gate-Oxid und Drift-Gebiet. In Abbildung 3.3 wurde die durch [Omu97c] beschriebene Akkumulation, schematisch dargestellt. Eine Anhebung der Löcherkonzentration im Drift-Gebiet unterhalb der Gate-Elektrode führt nach [Omu97c] im Wesentlichen zu einem dE/dt im Gate-Oxid und folglich zu einem Verschiebungsstrom in den Gate-Knoten, wodurch eine negative Gate-Kapazität gemessen werden kann. Dem Mechanismus wie auch der Messgröße gibt [Omu97c] den Namen "negative Gate-Kapazität". Ebenso muss im umgekehrten Sinne dieser Mechanismus für eine zeitlich negative Änderung der Löcherkonzentration dp/dt gelten, bei dem ein Verschiebungsstrom vom Gate-Knoten in das Drain-Gebiet bewirkt wird.

Mit den Diskussionen zur Gleichung 2.2 aus Kapitel 2.2 müssen die Ergebnisse von [Omu97c] relativiert werden. In dem Kapitel wurde dargestellt, dass proportional zur Kollektor-Stromänderung die gemessene Gate-Emitter-Spannung durch den induktiven Spannungsabfall zwischen dem Hilfs- und dem Chip-Emitter beeinflusst wird.



Abbildung 3.3.: Schematische Darstellung der Löcherakkumulationsschichten im Steuerkopf des IGBT während der Einschalttransiente; Abstraktion nach [Omu97c] (Seite 623 - Abbildung 3a)

Zeitgleich wird dadurch der Gate-Strom beeinflusst. Beide Größen werden durch den Autor für den Nachweis der "*negativen Gate-Kapazität*" in [Omu97c], [Omu99] und [Omu00] genutzt. Im niederinduktiven Kurzschlussfall I treten besonders hohe Kollektor-Stromänderungen auf, sodass der induktive Spannungsabfall die gemessene Gate-Emitter-Spannung und damit den Gate-Strom verfälscht. Jedoch wurde diese Einflussgröße in [Omu97c], [Omu99] und [Omu00] nicht untersucht. Daher kann nur die simulative Untersuchung in Abbildung 3.2a als zweifelsfreier Nachweis dienen, da keine Induktivität zwischen Hilfs- und Chip-Emitter in der Simulationstopologie vorgesehen wurde. Der experimentelle Nachweis des Effektes der Löcherakkumulation wird im Rahmen dieser Arbeit in Abschnitt 3.2.2 erbracht. Außerdem werden die Zusammenhänge zwischen der Mit- und Gegenkopplung detaillierter diskutiert.

Aus der Löcherakkumulation wird in [Omu97c] ein Ersatzschaltbild, welches einen p-Kanal MOSFET enthält, entwickelt. Dieses Ersatzschaltbild beruht auf der Voraussetzung, dass der komplette Löcherstrom in der Akkumulationsschicht geführt wird. Diese Annahme des Autors ist grundsätzlich nicht richtig, da nur ein Teil des gesamten Löcherstromes entlang der Akkumulationsschicht fließt, was im Kapitel 4.1 diskutiert und ebenfalls in [Lut12; Bas14] beschrieben wird. Das entwickelte Ersatzschaltbild und folgende Erklärungen in [Omu97c] sind deshalb nur näherungsweise gültig. Zusätzlich gilt die Löcherakkumulation nach [Omu97c] nur uneingeschränkt für Bedingungen, in denen ein deutlich höheres Potential an der Kollektor-Elektrode im Vergleich zur Gate-Elektrode anliegt. Unter der Voraussetzung, dass der IGBT ein übliches Einschaltverhalten oder einen niederinduktiven Kurzschlussfall I erfährt, wie in Abschnitt 2.2 erläutert wurde, findet eine deutliche Löcherakkumulation ab der Überschreitung der Threshold-Spannung bis in die Spannungsflanke der Kollektor-Emitter-Spannung statt. Die während der Transiente auftretende Löcherakkumulation unterhalb der Gate-Elektrode nimmt bis zum Erreichen des stationären Durchlasszustandes wieder ab. [Omu97c] weist dem Effekt der "negativen Gate-Kapazität" darüber hinaus noch eine zusätzliche zeitabhängige Komponente in der Form eines Verzögerung der Löcherinjektion am Rückseitenemitter (also des kollektorseitigen pnp-Transistors) zu. Diese Komponente nutzt [Omu97c] um Oszillationseffekte in der Abschalttransiente parallelgeschalteter identischer IGBT zu erklären. Im Abschnitt 3.2.2.2 und 5.3.1 werden zu diesen halbleiterinternen Effekten detailliertere Analysen getätigt. Außerdem kann die zeitliche Komponente ebenfalls experimentell nachgewiesen werden.

In [Kon08] wird der grundlegende Einfluss des Rückseitenemitterwirkungsgrades auf den Effekt der "negativen Gate-Kapazität" untersucht. Dazu werden mittels der gleichen Messmethode wie in [Omu97c] die Gate-Kapazitäten von NPT-, PT-, und FS-IGBT (<u>Feld-Stopp</u>) über deren Gate-Emitter-Spannung aufgetragen und verglichen. Die Steuer-kopfstrukturen der einzelnen IGBT sind dabei identisch.

Dadurch wird durch [Kon08] festgestellt, dass je größer der Emitterwirkungsgrad des Rückseitenemitters ist, desto größer die messbare negative Gate-Kapazität ist. Das erscheint plausibel, da durch den größeren Anteil vom Löcherstrom am Gesamtstrom eine stärkere Löcher-Akkumulation am Gate-Oxid stattfinden muss. Demzufolge haben nach [Kon08] der PT- und NPT-IGBT aufgrund des größeren Emitterwirkungsgrades gegenüber dem FS-IGBT die größte "*negative Gate-Kapazität*" und damit die stärkste Mitkopplung. Das Gleiche gilt für die Temperaturabhängigkeit, wodurch die Aussagen von [Omu99] bestätigt werden. Je größer die Temperatur ist, desto größer ist die Ladungsträgerlebensdauer, weshalb der Transportfaktor und zugleich der Emitterwirkungsgrad steigen. Ferner wird in [Kon08] der Zusammenhang zwischen der "*negativen Gate-Kapazität*" und der Gate-Emitter-Spannungsspitze beim Kurzschlussfall I untersucht. Auch da zeigt sich, dass durch die erhöhte Ladungsträgerlebensdauer der PT-IGBT die stärkste "*negative Gate-Kapazität*" während der Kurzschlusstransiente hat und dessen Gate-Emitter-Spannungsspitze am höchsten ist.

3.2.2. Analyse des Self Turn-ON während der Einschaltflanke

Der Nachweis der "*negativen Gate-Kapazität*" erfolgt durch [Omu97c] auf Grundlage des Kurzschlussfalles I. In diesem Abschnitt wird eine weitere Möglichkeit vorgestellt, mit derer dieser Effekt während der Einschaltflanke nachgewiesen werden kann. Dadurch kann der Einfluss des Effektes sowohl simulativ als auch experimentell bestimmt werden, ohne dass der IGBT im Kurzschluss betrieben werden muss.



Abbildung 3.4.: Topologie zur Simulation des Ein- und Abschaltverhaltens

Die Simulationsergebnisse, welche in diesem Abschnitt präsentiert werden, sind mit Hilfe des TCAD (<u>Technology Computer-Aided Design</u>) Programmes *Taurus Medici* erstellt worden. Dabei wird auf ein FEM-Modell eines Planar-Feld-Stopp-IGBT (FZ600R65KF2) zurückgegriffen.

Zunächst soll der Einfluss des Laststromes auf die Gate-Emitter-Spannung untersucht werden. Dafür wird die Doppelpuls-Simulationstopologie in Abbildung 3.4 genutzt. Zusätzlich wurden alle dargestellten parasitären Induktivitäten entfernt, um insbesondere die Beeinflussungen durch induktive Spannungsabfälle, welche in der Analyse zu Abbildung 2.3 bereits auffällig wurden, zu vermeiden. Dieser Schritt erleichtert die Interpretation der Simulationsergebnisse und reduziert die Kopplungen der Kollektor-Emitter-Spannung und des Kollektor-Stromes auf IGBT-interne Vorgänge. Eine indirekte Beeinflussung über die Miller-Kapazität in Zusammenhang mit dem induktiven Spannungsabfall an der Kommutierungskreisinduktivität findet während der Stromflanke nicht mehr statt. Die Simulationen werden bei einer Zwischenkreisspannung von $U_{Zk} = 3.6 \, \text{kV}$ durchgeführt, wobei der Gate-Widerstand auf $10\,\Omega$ gesetzt wurde. In Abbildung 3.5 ist zu erkennen, dass die Verläufe der Kollektor-Ströme sowie beider Spannungen bis zum Zeitpunkt, an dem die Diode Spannung aufnehmen kann, gleich sind. Damit sind sie bis dahin unabhängig vom Laststrom. Ab diesem Zeitpunkt sinkt die Kollektor-Emitter-Spannung, was zu einer Gegenkopplung seitens der *Miller*-Kapazität führt. Zu diesem Zeitpunkt wird die Gate-Emitter-Spannung durch drei wesentliche Einflussgrößen bestimmt.



Abbildung 3.5.: Simulation: Einschaltverhalten eines Planar-IGBT (6,5 kV / 600 Å) bei $U_{Zk} = 3,6$ kV mit $I_{Last} = \{10\%, 50\%, 100\%, 200\%\}$ I_{nom}

- 1. Ladevorgang der IGBT Eingangskapazität durch die Treiberversorgung
- 2. positiven Kollektor-Gate-Strom i_{CG} durch kollektor
stromabhängige "negative Gate-Kapazität"
- 3. negativen Kollektor-Gate-Strom i_{CG} durch negative Änderung der Kollektor-Gate-Spannung

Aufgrund dessen, dass die Gate-Emitter-Spannung geringer als die Treiberspannung ist, wird die Eingangskapazität des IGBT weiterhin geladen. Dieser Vorgang wird verstärkt durch den Effekt der "*negativen Gate-Kapazität*", der einen positiven Kollektor-Gate-Strom hervorruft. Im Laufe der Reverse-Recovery-Spitze nimmt die Ursache, die zu der "*negativen Gate-Kapazität*" führt, ab. Das führt dazu, dass der Gate-Knoten seitens des Kollektor-Stromes weniger stark mitkoppelnd beeinflusst wird. Der Grund hierfür wird bei der Betrachtung der Spannungsabhängigkeit dieses Effektes deutlich, worauf im Abschnitt 4.1 eingegangen wird. Hingegen führt die negative Spannungsänderung zu einen gegenkoppelnden Effekt. Auffällig ist das entstehende Plateau in der Kollektor-Emitter-Spannung, dass nach dem ersten Spannungseinbruch für jeden Laststrom auf ungefähr dergleichen Höhe liegt. Es unterscheidet sich lediglich in der Zeitverzögerung, welcher durch die Aufnahme der Spannung durch die Freilaufdiode vorgegeben ist.

Im Wesentlichen zeigt die Abbildung 3.5 den Einfluss der Mitkopplung. Mit steigenden Lastströmen steigt das Intervall, bis der Kollektor-Strom den Laststrom übersteigt, da bis zu diesem Zeitpunkt die Stromänderung konstant bleibt. Das führt dazu, dass die Mitkopplung mit höheren Lastströmen deutlicher in Erscheinung tritt und der positive Kollektor-Gate-Strom länger bestehen bleibt. Die Gate-Emitter-Kapazität wird dadurch länger geladen, weshalb die Gate-Emitter-Spannung höher steigt.

Besonders interessant ist die Simulation mit einem Laststrom, der dem doppelten des Nennstromes des IGBT entspricht. Die Simulation mit diesem Arbeitspunkt ist für eine detailliertere Analyse in Abbildung 3.6 dargestellt, wobei der Gate-Strom ergänzt wurde. Im Intervall zwischen t_1 und t_2 zeigt sich deutlich, dass die kollektorstromabhängige Rückkopplung aus der Auflistung vorhanden ist. Ab t_1 überschreitet die Gate-Emitter-Spannung die Treiberspannung, sodass der Gate-Strom negativ wird. Zeitgleich sinkt die Kollektor-Emitter-Spannung, was zu einem negativen Kollektor-Gate-Strom führen müsste. Trotz zunehmender Kollektor-Emitter-Spannungsänderung, steigt der negative Gate-Strom bis die Kollektor-Stromänderung zu null wird. Weder der Treiber noch die Änderung der Kollektor-Emitter-Spannung können für den negativen Gate-Strom und damit verbundener Gate-Emitter-Spannung verantwortlich sein. Ebenso wurde der parasitäre Einfluss durch Induktivitäten ausgeschlossen, sodass nur der Mechanismus der "*negativen Gate-Kapazität*" für den negativen Gate-Strom ursächlich sein kann.



Abbildung 3.6.: Simulation: Einschaltverhalten eines Planar-IGBT (6,5 kV / 600 A) bei $U_{Zk} = 3,6$ kV mit 200% I_{nom} erweitert um Gate-Strom

Insofern kann bereits durch diese Simulation ein Mitkoppeleffekt nachgewiesen werden. Diese Simulationen bildet die Grundlage für mehrere Fragestellungen, die im Folgenden diskutiert werden sollen. Neben der Analyse der Einflussparameter auf diesen Effekt wird eine weitere Möglichkeit zu dessen Nachweis vorgestellt.

3.2.2.1. Experimenteller Nachweis der Mitkopplung während der Einschalttransiente

Im ersten Schritt soll der in Abschnitt 3.2.1 vermutete Mitkoppeleffekt innerhalb einer Messung der Einschalttransiente zum ersten Mal direkt experimentell nachgewiesen werden. Dadurch wird dessen Relevanz für den Gebrauch des IGBT bestätigt, sodass der Effekt einen tatsächlich nennenswerten Einfluss während der Schalttransiente von HV-IGBT aufweist. Die zugehörigen Ergebnisse wurden im Rahmen von [Mün16a] veröffentlicht. Per Definition äußern sich intrinsische Mitkopplungen des IGBT während der Einschalttransiente derartig, dass die Kontrollierbarkeit der Transiente durch den Treiber abnimmt, je höher die Impedanz im Ansteuerkreis ist. Demzufolge muss für den Nachweis der Mitkopplung der Gate-Knoten des IGBT während der Einschalttransiente möglichst hochohmig angesteuert werden. Grundsätzlich ist die hochohmige Ansteuerung des IGBT mittels eines Treibers durch die maximalen Schaltverluste des IGBT begrenzt. Insofern wird ein Verfahren genutzt, bei dem der Gate-Knoten des IGBT von dessen Ansteuerung getrennt werden kann, sodass Robustheitsprobleme vermieden werden.



Abbildung 3.7.: Topologie für die experimentelle Bestimmung des *Self Turn*-ON von Abbildung 3.8; bereits veröffentlicht in [Hen18] (S.104)

Die Messung wird mit der Topologie, die in Abbildung 3.7 dargestellt ist, durchgeführt. Gewöhnlicher Weise wird nur ein Treiber benötigt, um einen IGBT anzusteuern. Jedoch ist der Gate-Knoten des IGBT jeweils über eine Diode und einen Gate-Widerstand mit zwei unterschiedlichen Treibern verbunden, die in der Abbildung durch Spannungsquellen symbolisiert werden. Zum einen wird dadurch der IGBT über Treiber 1 ein- und über Treiber 2 ausgeschaltet, sofern beide die gleiche Treiberspannung führen. Zum anderen eröffnen die Dioden die Möglichkeit den Gate-Knoten während der Einschalttransiente hochohmig vom Treiber 1 zu trennen. Dafür verbleibt Treiber 2 auf der positiven Treiberspannung, während Treiber 1 auf die negative geschaltet wird. Mittels dieses Verfahrens können intrinsische Einflüsse des IGBT auf dessen Gate-Emitter-Spannung während der Spannungsflanke untersucht werden.

Als Leistungshalbleiterschalter wird ein Trench-IGBT als Single-Chip-Ausführung (6,5 kV / 31,25 A) aus einem *FZ750R65KE3* Multi-Chip-Modul genutzt. Die Nutzung einer Single-Chip-Ausführung anstatt eines Voll-Moduls bietet durch die Ausnutzung der relativen Streuinduktivität Vorteile. Diese ist nach [Buc15] durch die Gleichung 3.3 definiert. Sie beschreibt die Skalierung, die im Bereich des Hauptstrompfades getätigt werden muss, um vergleichbare Schalttransienten zu erhalten.

$$I_{nom,SC} * L_{\sigma,SC} = I_{nom,VM} * L_{\sigma,VM}$$
(3.3)

In einem Voll-Modul befinden sich 24 IGBT-Chips. Im Experiment mit der Single-Chip-Anordnung wird dieselbe Zwischenkreisinduktivität für Voll-Modulanwendungen genutzt. Bei gleichbleibendem Stromdichteanstieg reduziert sich dadurch der induktive Spannungsabfall während der Einschalttransiente um das 24-fache. Grundsätzlich kann der induktive Spannungsabfall gegenüber der Mitkopplung aus der Auflistung von Abschnitt 3.2.2 als Effekt mit gegenkoppelndem Charakter verstanden werden. Die während des induktiven Spannungsabfalles auftretende negative Änderung der Kollektor-Gate-Spannung führt zu dem negativen Kollektor-Gate-Strom, der bereits in der Auflistung erwähnt wurde. Durch die Skalierung kann der induktive Spannungsabfall reduziert werden, wodurch sich die Gegenkopplung reduziert und die Mitkopplung weniger stark gehemmt wird. Um vergleichbare Schalttransienten bei Single-Chip-Anordnungen und Voll-Modulanordnungen zu erhalten, muss bei der Verwendung einer Zwischenkreisverschienung für Voll-Modulanordnungen im Experiment mit Single-Chip-IGBT eine 24-fach größere Streuinduktivitäten genutzt werden. Im Sinne der Skalierung für das Experiment mit Single-Chip-Anordnungen werden die Gate-Widerstände ebenfalls um das 24-fache erhöht. Allerdings entspricht die gegenüberliegende Diodefläche nicht dem üblichen Verhältnis eines IGBT zu einer halbe Diode. In diesem Fall wurde ein ein-drittel Modul kontaktiert, sodass der Single-Chip-Ausführung zwei Diode gegenüber liegen. Der Einfluss dieses Missverhältnisses auf die Messung kann bis zu dem Zeitpunkt, ab dem die Dioden beginnen ihre Speicherladung abzugeben, vernachlässigt werden.

Im gewöhnlichen Doppelpuls-Test werden beide Treiber synchron mit den gleichen Schaltzuständen betrieben, sodass zum Einschalten des IGBT beide Treiber die gleiche positive Einschaltspannung führen. Im ersten Puls des Experimentes baut sich in der Lastdrossel ein Strom in der Höhe des Nennstromes des Single-Chip-IGBT auf. Der Jitter, welcher zu unterschiedliche Schaltzeiten beider Treiber führt, wurde hierfür vernachlässigt. Der IGBT_{DUT} wird ausgeschaltet, sodass die Freilaufdiode D_{T1} den Strom zwischen beiden Doppelpulsen führt. In dieser Phase beträgt die Treiberspannung u_{T1} = $-\frac{2}{3} \cdot U_{T1,+}$. Die Messergebnisse, welche in Abbildung 3.8 dargestellt sind, beginnen ab diesem Moment.

Zum Zeitpunkt t_0 werden beide Treiber auf +15 V (schwarz) geschaltet, sodass der IGBT einschaltet. Entsprechend dem Gate-Widerstand $R_{G,1}$ steigt der Gate-Strom (lila) und die Eingangskapazität des IGBT wird umgeladen, weshalb die Gate-Emitter-Spannung (grün) steigt. Nachdem der IGBT beginnt, Strom zu führen, wird der Treiber 1 bei t_1 auf -15 V geschaltet, wobei Treiber 2 auf +15 V gehalten wird. Dieser Schaltzustand der Treiber führt dazu, dass der Gate-Knoten des IGBT durch die Dioden hochohmig von den Treibern getrennt wird. Aufgrund des Umschaltverhaltens und der Ausgangsimpedanz des Treibers 1 ist der Abfall der Treiberspannung begrenzt, sodass sie erst ab dem Zeitpunkt t_2 unter die Gate-Emitter-Spannung fällt. Ab diesem Zeitpunkt ist der Gate-Strom gleich null, was bedeutet, dass der Gate-Knoten hochohmig von den Treibern entkoppelt ist. Zeitgleich kann beobachtet werden, dass die Gate-Emitter-Spannung und dementsprechend der Kollektor-Strom unvermindert ansteigen. Dadurch, dass der Gate-Strom zu null geworden ist, kann der Einfluss der parasitären Gate-Induktivität ausgeschlossen werden.



Abbildung 3.8.: Experiment: Hochohmige Abschaltung während der Einschalttransiente eines Trench-IGBT als Single-Chip-Ausführung (6.5 kV / 31.25 A) bei U_{Zk} = 3.6 kVmit I_{Last} = I_{nom}; bereits veröffentlicht in [Hen18] (S. 105) und verfeinert dargestellt in der Abbildung A.1

Deren Einfluss dürfte ohnehin durch den höher skalierten Gate-Widerstand geringer gegenüber Voll-Modulen sein, da diese wie auch die Zwischenkreisinduktivität unskaliert verblieben. Der weitere Anstieg der Gate-Emitter-Spannung kann ebenfalls kein Resultat des induktiven Spannungseinbruches der Kollektor-Emitter-Spannung sein, da diese zu einer Entladung der Gate-Emitter-Kapazität über die *Miller*-Kapazität führen würde. Demzufolge bestätigt diese Messung die Präsenz einer kollektorstromabhängigen Mitkopplung der Einschalttransiente, bei der der IGBT intrinsisch seine Gate-Emitter-Kapazität auflädt, wodurch der Kollektor-Strom während der Einschaltflanke steigen kann. Bei $t = 1,5 \,\mu s$ erreicht der Kollektor-Strom den Laststrom, sodass die gegenüber liegende Diode ihre Speicherladung abgibt.

Im Gegensatz zum gewöhnlichen Einschaltverhalten beginnt die Diode nur geringfügig mit der Spannungsaufnahme, obwohl ihre Speicherladung abgebaut wird. Im Anhang in Abbildung A.1 ist die Spannungsaufnahme verfeinert dargestellt. Dieses Verhalten ist das Resultat des Missverhältnisses zwischen den IGBT- und Diodenflächen, sodass wesentlich mehr Speicherladung als üblich abgebaut werden muss, bis die Diode Spannung aufnimmt. Die Abnahme der Kollektor-Emitter-Spannung in Kombination mit dem instabilen Steuerzustand, in dem sich der IGBT befindet, führt ab $t = 1.6 \,\mu s$ offensichtlich zu zunehmenden Oszillationen der Treiberspannung, der Gate-Emitter-Spannung sowie des Gate-Stromes. Damit der IGBT im Experiment nicht zerstört wird, wird der Treiber 2 zum Zeitpunkt $t = 3 \,\mu s$ auf $-15 \,V$ geschaltet, wodurch der IGBT insgesamt abschaltet.

Im Rahmen der nachfolgenden Untersuchungen wird der Mechanismus, der im Kurzschlussfall I in [Omu97c] zu einer negativen Gate-Kapazität führt, aufgrund des intrinsischen Charakters als *Self Turn*-ON betitelt. Dadurch werden weiterführende Erläuterungen vereinfacht, da der Akkumulationsmechanismus von der Messgröße entkoppelt wird. Insofern wird mit dem Begriff *Self Turn*-ON der Mechanismus in Zusammenhang mit dessen Charakter bei seinem Nachweis verknüpft. Dadurch erleichtert sich die Anwendung dieses Begriffes, wenngleich die "*negative Gate-Kapazität*" und damit der Mechanismus zuerst durch [Omu97c] entdeckt wurden.

3.2.2.2. Simulativer Nachweis des Mitkoppeleffektes

Um den Effekt vollständig analysieren zu können, wird das vorherige Experiment durch eine Simulation mit einem FEM-Modell des IGBT wiederholt. Mit diesem können elektrische Feldstärken sowie Ladungsträgerkonzentrationen entlang diverser Schnitte im IGBT ausgewertet werden. Die Nachbildung der Topologie des Experimentes von Abbildung 3.7 erfolgt mit der Topologie in Abbildung 3.9, wobei die Kommutierungskreisinduktivität L_{σ} und die Induktivität zwischen Chip- und Hilfs-Emitter $L_{\sigma,CE-HE}$ zu Null gesetzt wurden, um den Einfluss induktiver Spannungsabfälle auszuschließen.



Abbildung 3.9.: Topologie für die simulative Bestimmung des *Self Turn*-ON von Abbildung 3.10

Für die Nachbildung der Diode D_{T1} wurden das TCAD-Modell einer 6,5 kV EMCON-Diode genutzt. Im Gegensatz zur Messung kann bei der Simulation auf die Abschaltung des IGBT verzichtet werden, sodass Treiber 2 nicht weiter benötigt wird. Dennoch ist die hochohmige Trennung des Gate-Knotens vom restlichen Treiberschaltkreis zu einem beliebigen Zeitpunkt während der Einschaltflanke weiterhin möglich.

In Abbildung 3.10 sind die Ergebnisse der Simulation dargestellt. Zu Beginn der Simulation wurde I_{Last} auf 600 A gesetzt, wobei der IGBT mit einer Gate-Emitter-Spannung von -15 V ausgeschaltet ist. Dadurch fließt der Strom zunächst durch die Diode D_{T1}. In dieser Phase liegen über dem IGBT die Zwischenkreisspannung sowie die Durchlassspannung der Diode an. Sobald U_{T1} auf +15 V gesetzt wird, steigt analog zum Experiment die Gate-Emitter-Spannung. Ab dem Zeitpunkt, ab dem die Gate-Emitter-Spannung überschreitet, beginnt der IGBT Strom zu führen. Im Vergleich zu den Vorgängen, welche in Abbildung 2.3 dargestellt sind, erfolgt kein Einbruch der Kollektor-Emitter-Spannung, da keine parasitären Induktivitäten vorgesehen sind. Bis t_3 erfolgt eine Änderung der Kollektor-Emitter-Spannung lediglich aufgrund der Änderung der Durchlassspannung der Diode D_{T1}, die mit steigendem Kollektor-Strom abnimmt. Zum Zeitpunkt t_1 hat der Kollektor-Strom 7,5 A erreicht, die Treiberquelle wird von +15 V auf -15 V umgeschaltet und der Treiber aufgrund der Diode D_{ideal} vom Gate-Knoten abgekoppelt.



Abbildung 3.10.: Simulation: Hochohmige Trennung des Gate-Knotens vom Treiberschaltkreis während der Einschaltflanke eines Planar-IGBT (6.5 kV / 600 A) bei $U_{Zk} = 3.6 \text{ kV}$ mit $I_{Last} = I_{nom}$

Im Vergleich mit den Messergebnissen entspricht der Zeitpunkt t_1 in Abbildung 3.10 dem Zeitpunkt t_2 in Abbildung 3.8. Dabei ist die Kollektor-Stromschwelle willkürlich aber deutlich unterhalb des Laststromes gewählt, sodass der Abstand bis zum Einsetzen des Reverse-Recovery der Diode D_{T1} groß ist. Statt jedoch auf einen stationären Wert zu verharren, steigen die Gate-Emitter-Spannung und der Kollektor-Strom weiter an. Demzufolge hat der *Self Turn*-ON neben seiner generell mitkoppelnden Eigenschaft eine zeitliche Komponente, die bewirkt, dass der IGBT sich selbst einschaltet.

Beim Zeitpunkt t_3 in Abbildung 3.10 hat der Kollektor-Strom den Laststrom erreicht und die Diode beginnt ihr Elektronen-Loch-Plasma auszuräumen. Dadurch nimmt die Diode zunehmend Spannung auf, wodurch die Kollektor-Emitter-Spannung fällt. Die negative Spannungsänderung führt zu einer weiteren Rückkopplung über die Kollektor-Gate-Strecke, welche jedoch gegenkoppelnd wirkt. Die fallende Kollektor-Emitter-Spannung in Kombination mit der *Miller*-Kapazität bewirkt ein Kollektor-Gate-Strom, der zur Entladung der Gate-Emitter-Kapazität führt. Nach der Diodenrückstromspitze fällt der Kollektor-Strom, weshalb der *Self Turn*-ON im Vergleich zur positiven Kollektor-Stromflanke einen ebenfalls negativen Kollektor-Gate-Strom bewirkt. Beide Effekte in Summe führen zu einem verstärkten Verschiebungsstrom, der zur Entladung der Gate-Emitter-Kapazität führt. Ab t = 1 µs stellt sich für den IGBT ein Zustand ein, bei dem dieser einen Teil der Zwischenkreisspannung sperrt und zeitgleich den kompletten Laststrom führt. Dieser Zustand ist in Hinblick auf das Experiment besonders kritisch, da eine enorme Verlustleistung im IGBT generiert wird.

Um die Einflussgrößen auf den Kollektor-Gate-Strom während der steigenden und fallen Kollektor-Emitter-Spannung nachweisen zu können, wurden drei Schnitte in das FEM-Modell des IGBT gelegt. Diese sind in Abbildung 3.11a vermerkt. Dabei handelt es sich um einen horizontalen Schnitt eins im Gate-Oxid, mit dem im Wesentlichen die y-Komponente der elektrische Feldstärke analysiert wird. Mit dem Vergleich der elektrischen Feldstärke an mehreren Zeitpunkten können entsprechend der Gleichung 3.4 Bereiche identifiziert werden, in denen der Verschiebungsstrom I_v besonders ausgeprägt ist. Die Unterscheidung zwischen dem Gate-Emitter- und dem Kollektor-Gate-Strom ergibt sich anhand der Integrationsgrenzen. Diese lauten für den Anteil der x-Koordinate des Gate-Emitter-Stromes $0 < x / x_{max} < 0.25$. Der Kollektor-Gate-Strom ergibt sich in den Grenzen von $0.25 < x / x_{max} < 1$.

$$I_v = \iint_A \frac{\epsilon \vec{E}}{dt} \cdot d\vec{A}$$
(3.4)



(a) Querschnitt eines Planar-IGBT inklusive Schnitte; Erweiterung der bereits veröffentlichten Darstellung in [Mün18]





(b) y-Komponente der elektrischen Feldstärke entlang des Schnittes eins, Originalergebnisse in [Mün17b]





t₂ Loecher



(d) Elektronen- und Löcherkonzentration entlang des (e) Elektronen- und Löcherkonzentration entlang des Schnittes zwei

Schnittes drei, Originalergebnisse in [Mün17b]

Abbildung 3.11.: Auswertung der Änderung der elektrischen Feldstärke im Gate-Oxid und im Drift-Gebiet des IGBT sowie der Ladungsträgerkonzentration während der Transiente von Abbildung 3.10 vor dem Reverse-Recovery

Der horizontale Schnitt zwei befindet sich in den dotierten Bereichen des MOS-Steuerkopfes und verläuft horizontal parallel zur Gate-Oxidgrenze. Mit diesem Schnitt werden Änderungen in der Ladungsträgerkonzentration verdeutlicht, welche die wesentliche Ursache für den *Self Turn*-ON in Abschnitt 3.2.2.1 bilden. Schnitt drei wird genutzt, um die Änderung der y-Komponente des elektrischen Feldes und der Ladungsträgerkonzentration in die Tiefe des Bauelementes auszuwerten. Dieser verläuft ausgehend von der Gate-Oxidgrenze zur Kollektor-Elektrode, wobei dessen horizontale Lage mittig zwischen der p-Wanne und der äußeren Gate-Oxidkante liegt. Dabei passen die farblichen Zuordnungen in den Abbildungen der Schnitte zu den Zeitpunkten, welche durch die gestrichelten vertikalen Linien in Abbildung 3.10 angezeigt werden.

In Abbildung 3.11b ist die y-Komponente des elektrischen Feldes in Braunabstufungen entsprechend ihrer Helligkeit im Vergleich zu den grau abgestuften Zeitpunkten aus Abbildung 3.10 dargestellt. Dabei ist in den Bereichen zwischen x / $x_{max} = 0,26$ bis x / $x_{max} = 0,35$ sowie zwischen x / $x_{max} = 0,6$ bis x / $x_{max} = 1$ eine deutliche Änderung der elektrischen Feldstärke zu erkennen. Diese Änderung der elektrischen Feldstärke resultiert aus der Änderung der Ladungsträgerkonzentration unterhalb der Gate-Struktur, welche in Abbildung 3.11d erkennbar ist. Die Ladungsträgerkonzentrationen sind auf einer logarithmischen Skala eingetragen, sodass die Änderung der Elektronenkonzentration optisch genauso stark wirkt, jedoch vernachlässigbar gegenüber der Erhöhung der Löcherkonzentration ist. Diese ist in diesem Zeitintervall ursächlich für den Verschiebungsstrom vom Drift-Gebiet in den Gate-Knoten.

Beim Vergleich der Abbildungen 3.11b und 3.11c fällt auf, dass in Abbildung 3.11b der Betrag der y-Komponente der elektrischen Feldstärke im Gate-Oxid vom Zeitpunkt t_2 bis t_4 zunimmt. Im Gegensatz dazu nimmt der Betrag in Abbildung 3.11c ab. Ebenso ist in Abbildung 3.11c erkennbar, dass sich der Wert der elektrischen Feldstärke über y / y_{max} zwischen den Zeitpunkten t_3 und t_4 nicht gleichmäßig ändert. Insofern müssen mehrere Einflussgrößen auf den Verlauf des elektrischen Feldes innerhalb des Drift-Gebietes vorhanden sein. Für die vereinfachte Beschreibung werden diese entsprechend ihrer Auswirkung in eine lokale und eine globale Einflussgröße unterteilt. Beide können unabhängig voneinander dazu führen, dass das elektrische Feld an der Gate-Oxidgrenze reduziert wird, was zu einer Anhebung der elektrischen Feldstärke im Gate-Oxid führt.

Im Abschnitt 2.1 wurde der trapezförmige Verlauf der y-Komponente der elektrischen Feldstärke während des Sperrbetriebes des Feld-Stopp-IGBT beschrieben. Dieser unterscheidet sich von dem Verlauf entlang des Schnittes drei, da der Schnitt nicht durch die p-Wanne verläuft. Unterhalb der p-Wanne ist dieser Unterschied nur noch geringfügig vorhanden. Sobald während der Einschalttransiente ein positiver Kollektor-Strom fließt, wird der Gradient des elektrischen Feldes von der Ladungsträgerkonzentration beeinflusst. Dabei verteilen sich, entsprechend der Abbildung 3.11d, die Ladungsträger in der Nähe der Gate-Elektrode ungleichmäßig über die Halbleiterfläche, was in Abbildung 3.12 schematisch dargestellt wird.

Neben der aufgenommenen Kollektor-Gate-Spannung entscheidet das Verhältnis zwischen Elektronen- und Löcherkonzentration im Drift-Gebiet (Abbildung 3.11e) über die Höhe der y-Komponente des elektrischen Feldes an der Grenzfläche zum Gate-Oxid. Dieser Einfluss auf die y-Komponente des elektrischen Feldes bei y / $y_{max} = 0$ wird im Folgenden als globaler Feldeinfluss bezeichnet. Zusätzlich existiert eine lokale Feldbeeinflussung an der Grenzfläche zwischen Gate-Oxid und dem Drift-Gebiet. Die Beeinflussung des Feldes basiert auf der Akkumulation von Löchern, welche zur Bildung einer Oberflächenladung führen.

Der Unterschied der zeitlichen Änderung des elektrischen Feldes im Gate-Oxid zum Drift-Gebiet erschließt sich aus der Steuerung des Potentials an der Gate-Oxidgrenze. Dieses ändert sich durch den globalen und lokalen Feldeinfluss, deren örtliche Zuordnung in Abbildung 3.13 eingetragen ist. Das Kriterium für die Zuordnung ist die Änderung der Steigung der y- Komponente des elektrischen Feldes. In Abbildung 3.11c ist erkennbar, dass im Bereich von y / $y_{max} = 0,0001$ bis y / $y_{max} = 0,002$ der komplette Betrag der y-Komponente des elektrischen Feldes von t_2 nach t_4 absinkt.

Das ist auf die Änderung des globalen Feldes zurückzuführen. Ebenso ändert sich die Steigung des elektrischen Feldes zwischen den Zeitpunkten im Bereich y / y_{max} kleiner 0,0001 drastisch.



Abbildung 3.12.: Löcher- und Elektronenstromfluss im Steuerkopfbereich des IGBT; veröffentlicht als Bestandteil des Berichtes in [Hen18] (S. 108)



Abbildung 3.13.: Verdeutlichung der Bereiche von lokaler und globaler Feldbeeinflussung anhand t_4 aus Abbildung 3.11c

Dieses Verhalten ist das Resultat der Bildung der Oberflächenladung an der Grenzfläche zum Gate-Oxid, welche die Ursache für die lokale Feldbeeinflussung ist. Der *Self Turn*-ON führt zwischen den Zeitpunkten t_2 bis t_4 zu einer Änderung der Löcherkonzentration an der Gate-Elektrode. Dadurch erhöht sich die elektrische Feldstärke, was in Abbildung 3.11d bei y / y_{max} = 0 deutlich wird. Entsprechend der *Poisson*-Gleichung vergrößert sich aufgrund einer höheren Löcherkonzentration gegenüber der Donatorenund Elektronenkonzentration die Steigung des negativen elektrischen Feldes. Dabei ist die zu verzeichnende Änderung der Elektronenkonzentration entsprechend der gleichen Abbildung vernachlässigbar klein. Der Vergleich von Abbildung 3.11c mit 3.11e im Zeitpunkt t_4 verdeutlicht diesen Zusammenhang, da das elektrische Feld gemeinsam mit den Ladungsträgerkonzentrationen nahe der Gate-Oxidgrenze schlagartig abknickt.

Während der Zeitpunkte t_2 und t_3 befindet sich der Kollektor-Strom noch unterhalb des Laststromes, was zur Folge hat, dass noch die komplette Zwischenkreisspannung über dem IGBT abfällt. Demzufolge ändert sich die Kollektor-Gate-Spannung nur, wenn sich die Gate-Emitter-Spannung ändert. Die Reduktion des elektrischen Feldes von t_2 zu t_3 in Abbildung 3.11c ist folglich durch die Ladungsträger bedingt, welche am Kollektor-Stromfluss beteiligt sind. Zusätzlich äußert sich im Zeitpunkt t_3 die Beeinflussung durch die lokale Oberflächenladung. Es ist offensichtlich, dass die lokale Feldbeeinflussung an der Grenzfläche der globalen entgegenwirkt. Die Verringerung der elektrischen Feldstärke bewirkt eine Anhebung des Potentials an der Grenzfläche. Die Potentialanhebung gegenüber dem Gate-Potential bewirkt eine Erhöhung des elektrischen Feldes im Gate-Oxid, was in Schnitt eins in Abbildung 3.11a erkennbar ist. Die positive Feldänderung führt zu einem Verschiebungsstrom in die Gate-Elektrode, wodurch schlussendlich die Gate-Emitter-Spannung angehoben wird. Grundsätzlich ist der Kanal, nachdem die Gate-Emitter-Spannung die Threshold-Spannung überschritten hat, während der restlichen Simulation abgeschnürt, weshalb sich ein Kanalstrom entsprechend der Gleichung 3.5 einstellt.

$$I_{CHn} = \frac{K_n}{2} * (U_{GE} - U_{th})^2$$
(3.5)

Eine Erhöhung der Gate-Emitter-Spannung führt folglich zu einem steigenden Kanalstrom I_{CHn} . Unter Zuhilfenahme des Maschengesetzes kann der Abbildung 3.12 die vereinfachten Gleichung 3.6 entnommen werden. Nach dieser erhöht sich mit steigendem Kanalstrom der Spannungsabfall über dem Kanal. Somit gilt für die Spannung vom Kollektor zum Driftgebiet:

$$U_{CD} = U_{CHn} - U_{GE} \tag{3.6}$$

Der Elektronenstrom bewirkt am Rückseitenemitter eine Löcherinjektion, wobei diese Ladungsträger aufgrund ihrer Sättigungsgeschwindigkeit entsprechend Zeit benötigen, bevor sie an der Gate-Elektrode akkumulieren und von dort aus in Richtung der Emitter-Elektrode lateral abfließen.

Die folgenden Analysen sollen ein Verständnis schaffen, wie die Gegenkopplungen der Kollektor-Emitter-Spannung auf die Gate-Emitter-Spannung wirkt. Insofern werden die Zustände im IGBT zwischen den Zeitpunkten t_5 bis t_8 untersucht. Für die Analyse der Effekte werden dieselben Schnitte wie bei den Zeitpunkten t_2 bis t_4 genutzt. Im Gegensatz zu den vorherigen Analysen in den Abbildungen 3.11 wird in Abbildung 3.14b der Bereich des Rückseitenemitters bei y / y_{max} von 0,8 bis 1 analysiert.

Grundsätzlich bestätigen die Zusammenhänge zwischen 3.14a und 3.14c die bisherigen Ergebnisse, welche mit den Auswertungen der Abbildungen 3.11b und 3.11d ermittelt wurden. Analog zu der vorherigen Auswertung zeigt sich, dass die Ladungsträgerkonzentration unterhalb des Gate-Oxids in Abhängigkeit vom Kollektor-Strom steht. Dabei geht die Änderung der Löcherkonzentration in Abbildung 3.14c einher mit der Änderung des elektrischen Feldes im Gate-Oxid in Abbildung 3.14b.

Vom Zeitpunkt t_5 bis zu t_6 verdeutlicht sich das daran, dass trotz negativer Kollektor-Emitter-Spannungsänderung in Abbildung 3.10 die Gate-Emitter-Spannung bis kurz vor t_6 zunimmt. Damit muss der Einfluss des Kollektor-Stromes auf den Verschiebungsstrom dominieren. Der dafür notwendige Verschiebungsstrom kann mittels der Änderung der y-Komponente in Abbildung 3.14a ermittelt werden.





(a) y-Komponente der elektrischen Feldstärke entlang des Schnittes eins

(b) y-Komponente der elektrischen Feldstärke entlang des Schnittes drei am Rückseitenemitter



 (c) Elektronen- und Löcherkonzentration entlang des Schnittes zwei
 (d) Elektronen- und Löcherkonzentration entlang des Schnittes drei an der Gate-Oxidgrenze

Abbildung 3.14.: Auswertung der Änderung der elektrischen Feldstärke im Gate-Oxid und im Drift-Gebiet des IGBT sowie der Ladungsträgerkonzentration während der Transiente von Abbildung 3.10 - Beschreibung der Gegenkopplung in der Reverse-Recovery-Transiente; a) und d) entsprechen Ausschnitten der Originalergebnisse in [Mün17b]

Zwischen den Zeitpunkten t_5 und t_6 liegt eine betragsmäßige Anhebung der elektrischen Feldstärke in negative Richtung vor. Das führt trotz negativer Kollektor-Emitter-Spannungsänderung zu einem Verschiebungsstrom in den Gate-Knoten. Der Grund hierfür ist in Abbildung 3.14c anhand der Erhöhung der Löcherkonzentration am Gate-Oxid ersichtlich. Demzufolge wirkt der negativen Kollektor-Emitter-Spannungsänderung der *Self Turn*-ON entgegen, sodass die Gate-Emitter-Spannung trotz negativer Kollektor-Emitter-Spannungsänderung ansteigen kann. Der Einfluss der Kollektor-Emitter-Spannungsänderung kann besonders am Rückseitenemitter beobachtet werden. In Abbildung 3.14b zeigt sich zwischen t_5 und t_6 ein deutlicher Unterschied, wobei der elektrische Feldverlauf noch trapezförmig bleibt. Dennoch verkleinert sich die Raumladungszone. Dieser Vorgang geschieht bei einem trapezförmigem Feldverlauf deutlich langsamer als bei einem dreieckförmigem. Der Abstand zwischen Raumladungszone und Rückseitenemitter beeinflusst nach [Lut12] den Transportfaktor α_T und darüber die Stromverstärkung des kollektorseitigen pnp-Transistors. Dabei beschreibt der Transportfaktor α_T den Anteil der injizierten Löcher am Gesamtstrom, welche den Emitter des IGBT erreichen. Sofern die Raumladungszone kleiner wird, sinkt nach [Lut12] der Transportfaktor und demzufolge auch die Stromverstärkung des pnp-Transistors. Das führt dazu, dass die Löcherakkumulation an der Gate-Oxidgrenze trotz hohen Kollektor-Stroms rückläufig ist, sofern der Abfluss der Löcher in den Emitter gleich bleibt. Entsprechend reduziert sich dadurch der Self Turn-ON. Zum Zeitpunkt der Gate-Emitter-Spannungsspitze, bei t_6 in Abbildung 3.10, liegt ein Gleichgewicht zwischen dem Self Turn-ON und dem gegenkoppelnden Globalfeldeffekt vor, sodass der Verschiebungsstrom in den Gate-Knoten zu null wird. Gleichzeitig erreicht der Kanalstrom ein Maximum, da dieser aufgrund des abgeschnürten Kanales direkt von der Gate-Emitter-Spannung abhängig ist. Das führt dazu, dass die Löcherinjektion am Rückseitenemitter stagniert. Zeitgleich sinkt, aufgrund der Änderung der Kollektor-Emitter-Spannung, die Stromverstärkung des pnp-Transistors.

Beide Einflussgrößen bewirken, dass die Löcherkonzentration am Gate-Oxid zu sinken beginnt. Das führt dazu, dass der *Self Turn*-ON invertiert, denn in diesem Augenblick führt die Abnahme der Löcherkonzentration aufgrund des sinkenden Kollektor-Stromes gemeinsam mit der abnehmenden Kollektor-Emitter-Spannung zu einem verstärkten negativen Verschiebungsstrom. Dieser entlädt die Gate-Emitter-Kapazität. Je nachdem wie ausgeprägt die Invertierung des *Self Turn*-ON ist, könnte es dazu führen, dass die Gate-Emitter-Kapazität bis unter die Threshold-Spannung des IGBT entladen wird. Das hätte zur Folge, dass der Laststrom wieder in die Diode kommutiert. Dieses Verhalten wird in Abschnitt 5.1 und 4.1 unter Anwendung bisheriger Erkenntnisse diskutiert, weshalb ein derartiges Verhalten vermutlich nicht stattfinden kann. Im Falle dieser Simulation fällt der Kollektor-Strom auf den Laststrom ab, dabei wird die Gate-Emitter-Spannung durch den invertierten *Self Turn*-ON bis zum Ende der negativen Änderung der Löcherstromkonzentration beeinflusst. Die Kollektor-Emitter-Spannung strebt einem konstanten Wert entgegen.

3.3. Übersicht intrinsischer Kopplungen auf den Gate-Knoten des IGBT

Die Ergebnisse der globalen und lokalen Feldeinflüsse können im Wesentlichen mit den Abbildungen 3.15 zusammengefasst werden. Dabei wird die eindimensionale Darstellung der y-Komponente der elektrischen Feldstärke entlang der y-Achse des Schnittes dargestellt. Den Ausgangspunkt bildet der Verlauf der elektrischen Feldstärke gemäß der *Poisson*-Gleichung. Aufgrund dessen, dass der Schnitt 3 ausgewertet wird und dieser in rein mit Donatoren $(N_{\rm D})$ dotierten Gebieten verläuft, kann der Einfluss von Akzeptoren $(N_{\rm A})$ vernachlässigt werden. Das Ziel der folgenden Ausführungen ist die verhältnismäßige Betrachtung der Feldstärke bei y / $y_{max} = 0$. Dieser Punkt entspricht der Grenze zwischen Gate-Oxid und Drift-Gebiet. Entsprechend den Ergebnissen aus Abschnitt 3.2.2.2 führt eine Anhebung der Feldstärke an diesem Punkt im Drift-Gebiet in Abbildung 3.11c zu einer Reduktion der elektrischen Feldstärke im Gate-Oxid in 3.11b, sodass dadurch ein Verschiebungsstrom vom Drift-Gebiet in den Gate-Knoten entsteht. Darüber hinaus soll der Abstand des Raumladungszonenendes zum Rückseitenemitter bewertet werden. Dieser führt zu einer Beeinflussung des Transportfaktors α_T , sodass dieser mit steigendem Abstand geringer wird. Der Hintergrund hierfür wird in der Betrachtung der Spannungsabhängigkeit des Self Turn-ON in Abschnitt 4.1 verdeutlicht. Insofern führt eine Reduktion des Transportfaktors zu einer Reduktion der Stromverstärkung des kollektorseitigen pnp-Transistors, wodurch letztlich der Löcherstrom sinkt.

Der schematische Einfluss der Kollektor-Emitter-Spannung auf den Ansatzpunkt am Gate-Oxid wurde bisher durch [Lut12] anhand der *Miller*-Rückwirkung beim MOSFET verdeutlicht. Dieser Effekt wird in Abbildung 3.15a aufgegriffen und ist mit der Änderung der Kollektor-Emitter-Spannung bei konstantem Kollektor-Strom dargestellt. Unter der Voraussetzung, dass der Emitterwirkungsgrad gleich bleibt und sich das Verhältnis zwischen Elektronen- und Löcherkonzentration nicht ändert, bleibt der Gradient der elektrischen Feldstärke in erster Näherung unbeeinflusst. Jedoch verkleinert sich die Kollektor-Emitter-Spannung vom Zeitpunkt eins zu zwei. Das führt dazu, dass sich die Fläche oberhalb der Kurve des elektrischen Feldes verkleinert und der Ansatzpunkt am Gate-Oxid bei y / $y_{max} = 0$ sinkt. Das hat eine positive Änderung der y-Komponente der elektrischen Feldstärke im Gate-Oxid zur Folge, was zu einem Verschiebungsstrom aus der Gate-Elektrode in das Drift-Gebiet führt.

Die Abbildung 3.15b verdeutlicht den Einfluss einer Elektronenstromänderung bei konstanter Kollektor-Emitter-Spannung. Entsprechend der *Poisson*-Gleichung bewirkt eine größere Elektronenstromdichte von Zeitpunkt eins zu drei einen geringere Gradienten des elektrischen Feldes. Analog zu den bisherigen Ergebnissen entsteht dadurch eine negative Feldänderung am Gate-Oxid.



(a) Einfluss der Kollektor-Emitter-Spannung unter der Voraussetzung eines konstanten Verhältnisses zwischen Elektronen- und Löcherstromdichten





(b) Einfluss der Änderung der Elektronenstromdichte unter der Voraussetzung einer konstanten Kollektor-Emitter-Spannung



 (c) Einfluss der Änderung der Löcherstromdich- (d) te unter der Voraussetzung einer konstanten Kollektor-Emitter-Spannung auf den Verlauf des globalen Feldes

Einfluss eines steigenden Kollektor-Stromes inklusive der Einbeziehung des *Self Turn*-ON bei einer konstanten Kollektor-Emitter-Spannung

Abbildung 3.15.: Idealisierte Zusammenfassung der unterschiedlichen Einflussfaktoren auf die y-Komponente des elektrischen Feldes im Drift-Gebiet des IGBT entlang des Schnittes 3 in Hinblick auf y / $y_{max} = 0$

Dessen Änderung wird verstärkt, sobald sich das Feld vom dreieckigen in den trapezförmigen Verlauf ändert. Daraus resultiert ein Verschiebungsstrom, der prinzipiell die Gate-Emitter-Kapazität entlädt. Grundsätzlich handelt es sich beim IGBT um ein bipolares Bauelement, bei dem eine Änderung des Elektronenstromes mit einer Änderung des Löcherstromes einhergeht. Eine dominierende Änderung der Elektronenstromdichte kann dann in Erscheinung treten, wenn die Stromverstärkung des kollektorseitigen pnp-Transistors besonders gering ist, was im Abschnitt 4.1 beobachtet werden kann. Im Gegensatz zum IGBT kann dieser dynamische Einfluss beim n-Kanal MOSFET unmittelbar während der Einschalttransiente beobachtet werden.

Im Vergleich zum Einfluss der Elektronenstromdichte bewirkt eine Zunahme der Löcherstromdichte vom Zeitpunkt eins bis zwei eine Feldaufsteilung, die beispielsweise während der Abschalttransiente beobachtbar ist. Unter der Voraussetzung, dass sich die Elektronenstromdichte nicht ändert, keine Löcherakkumulation stattfinden kann sowie die Kollektor-Emitter-Spannung gleich bleibt, ergibt sich ein Verhältnis nach Abbildung 3.15c.



Abbildung 3.16.: Adaption des kapazitiven Ersatzschaltbildes nach *Fuhrmann* aus [Fuh16a] in Hinblick auf den *Self Turn-*ON

Sobald sich die Löcherstromdichte anhebt, nimmt die elektrische Feldstärke an der Gate-Oxidgrenze zu. Das führt zu einem Verschiebungsstrom in den Gate-Knoten ausgehend vom Drift-Gebiet. Die drei erwähnten Effekte entsprechen den bereits dokumentierten Grundlagen aus [Lut12].

Zuletzt soll der Einfluss des *Self Turn*-ON betrachtet werden. Dazu dient die Abbildung 3.15d. Das Bild zeigt, verglichen mit der Abbildung 3.15c, die Änderung der Löcherstromdichte bei konstanter Kollektor-Emitter-Spannung sowie konstanter Elektronenstromdichte. Allerdings wird in diesem Fall die Möglichkeit einer Löcherakkumulation am Gate-Oxid mit betrachtet. Vom Zeitpunkt eins bis drei steigt mit zunehmender Löcherstromdichte die Akkumulation von Löchern am Gate-Oxid. Folglich nimmt im Bereich nahe der Gate-Elektrode, entsprechend der *Poisson*-Gleichung, der Gradient der elektrischen Feldstärke betragsmäßig zu. Entsprechend den bisherigen Erkenntnissen sinkt dadurch das elektrische Feld im Gate-Oxid, weshalb ein Verschiebungsstrom in den Gate-Knoten fließt. Dieser lädt während der Einschalttransiente die Gate-Emitter-Kapazität zusätzlich.

Das Zusammenspiel dieser vier Kopplungstypen, bestehend aus zwei mit- (Abbildung 3.15c und 3.15d) und zwei gegenkoppelnden Effekten (Abbildung 3.15a und 3.15b), bewirkt den Verschiebungsstrom während transienter Vorgänge. Diese Kopplungen sollen im kapazitiven Ersatzschaltbild mit eingebracht werden. Dabei werden die bereits in Abbildung 2.5b erläuterten Bestandteile in Abbildung 3.16 grau hinterlegt, sodass die neu formulierten Bestandteile schwarz hervorgehoben werden. Auf dieser Basis erfolgt die Integration der reinen Rückkopplung aus der Kollektor-Emitter-Spannungsänderung aus Abbildung 3.15a über die *Miller*-Kapazität C_{CG} . Der Einfluss auf den Verschiebungsstrom in den Gate-Knoten seitens der Änderung der Elektronen- beziehungsweise der Löcherstromdichte entsprechend der Abbildungen 3.15b und 3.15c werden weiterhin als Bestandteile der *Miller*-Kapazität betrachtet. Trotz dessen, dass es sich hierbei um kollektorstromabhängige Rückwirkungen handelt, ist keine zusätzliche Berücksichtigung im Ersatzschaltbild notwendig. Beispielsweise führt die Änderung der Löcherstromdichte aufgrund der Änderung des Kollektor-Stromes während einer "Gate-Strom-gesteuerten" Abschalttransiente zu einem höheren Gradienten der elektrischen Feldstärke. Diese Änderung des globalen Feldes ist durch die Strom-Spannungs-Beziehung an der Kapazität mit abgedeckt.

Die Umsetzung des Self Turn-ON im Rahmen des Ersatzschaltbildes wird durch die Stromquelle J_{STon} vorgenommen, da die Beschreibung des Effektes als Bestandteil der Miller-Kapazität deutlich komplexer ist. Resultierend aus der Ausführung des Abschnittes 3.2.2 und entsprechend der Abbildung 3.15d führt ein zunehmender Löcherstrom im Hochinjektionsfall zu einem Verschiebungsstrom vom Drift-Gebiet respektive vom Kollektor in die Gate-Elektrode. Dieser wurde im Ersatzschaltbild in der Abbildung 3.16 mit $j_{n-dp,t}$ bezeichnet. Demzufolge führt eine positive Änderung des Stromes $j_{p-igbt,t}$ zu einem positiven Strom $j_{n-dp,t}$ in den Gate-Knoten des IGBT.

4. Untersuchung der Einflussfaktoren auf den Self Turn-ON

4.1. Einfluss der Kollektor-Emitter-Spannung auf die Einschalttransiente

In diesem Abschnitt soll der Einfluss der Kollektor-Emitter-Spannung auf den *Self Turn*-ON untersucht werden. In diesem Kontext wurden erste Ergebnisse zum tendenziellen Einfluss bereits in [Eck16] veröffentlicht. Die grundsätzliche Beschreibung der Ursachen erfolgt in [Mün18] und in [Hen18] (S. 110). Im Rahmen dieser Arbeit werden diese Ergebnisse vervollständigt, sodass das erweiterte kapazitive Ersatzschaltbild mit der Spannungsabhängigkeit des *Self Turn*-ON ergänzt werden kann.

Die Untersuchung in Abbildung 4.1 umfasst Zwischenkreisspannungen von 0,6 kV bis 4,2 kV. Dazu wurde die Doppelpuls-Topologie in Abbildung 3.9 mit der Möglichkeit der hochohmigen Trennung des Gate-Knotens vom Treiberkreis genutzt.



Abbildung 4.1.: Simulation: Hochohmige Trennung des Gate-Knotens vom Treiberschaltkreis während der Einschaltflanke eines Planar-IGBT (6,5 kV / 600 A) bei Variation der Zwischenkreisspannung $U_{Zk} = \{0,6 \text{ kV}, 1,2 \text{ kV}, 2,4 \text{ kV}, 3,6 \text{ kV}, 4,2 \text{ kV}\}$ mit $I_{Last} = I_{nom}$; bereits veröffentlicht in [Mün18] und in [Hen18] (S. 110)

Der Vergleich unterschiedlicher Gate-Emitter-Spannungen in Abbildung 4.1 zeigt, dass mit höherer Zwischenkreisspannung aber gleicher Gate-Ansteuerung, die Gate-Emitter-Spannung zunehmend ansteigt. Mit größer werdender Kollektor-Emitter-Spannung nimmt die Weite der Raumladungszone zu. Dadurch sinkt die Eingangskapazität des IGBT, weshalb diese bei gleicher Gate-Ansteuerung schneller aufgeladen wird. Das führt dazu, dass sich die Gate-Emitter-Spannungen bereits unterscheiden, bevor der IGBT Strom führt. Damit die Simulationsergebnisse für unterschiedliche Kollektor-Emitter-Spannungen verglichen werden können, wird der Gate-Knoten des IGBT ab dem Zeitpunkt, an dem der Kollektor-Strom 7,5 A übersteigt, hochohmig von der Treiber-Spannungsquelle getrennt. Dieser Ansatz ist damit begründet, dass die Kollektor-Emitter-Spannung keinen Einfluss auf die Transfercharakteristik des IGBT hat. In der Abbildung 4.1 ist diese Trennung mit dem Verlauf von U_{T1} (schwarz) exemplarisch für 0,6 kV und 4,2 kV dargestellt. Die Verläufe der Kollektor-Emitter-Spannung und der Gate-Emitter-Spannung sowie des Kollektor-Stromes verhalten sich analog zu denen, welche in Abschnitt 3.2.2 unter der Abbildung 3.10 erläutert wurden. Auffällig ist, dass mit steigender Kollektor-Emitter-Spannung der Anstieg des Kollektor-Stromes, die Gate-Emitter-Spannungsspitze sowie die Kollektor-Stromspitze zunehmen. In den Abbildungen 4.2 wird der Einfluss der Kollektor-Emitter-Spannung auf diese Kennwerte reduziert dargestellt. Mit größer werdender Spannung ist ein annähernd linearer Zusammenhang erkennbar, sodass eine Spannungsabhängigkeit der Mitkopplung nahe liegt. Die Vermutung wird ebenfalls dadurch bestärkt, dass in [Omu97c] eine Zunahme der negativen Gate-Kapazität mit steigender Zwischenkreisspannung gemessen werden kann.



(a) Amplitude der Gate-Emitter-Spannung als Funktion der Zwischenkreisspannung

(b) Amplitude des Kollektor-Stromes als Funktion der Zwischenkreisspannung

(c) Anstieg des Kollektor-Stromes als Funktion der Zwischenkreisspannung





Abbildung 4.3.: Simulation: Hochohmige Trennung des Gate-Knotens vom Treiberschaltkreis während der Einschaltflanke eines Planar-IGBT (6,5 kV / 600 A) bei Variation der Zwischenkreisspannung $U_{Zk} = \{0,6 \text{ kV}, 4,2 \text{ kV}\}$ mit $I_{Last} = I_{nom}$ also Ausschnitt von Abbildung 4.1; bereits veröffentlicht in [Mün18]

Der Einfluss soll am Beispiel für 0,6 kV und 4,2 kV der vorherigen Simulationen detailliert untersucht werden. Dazu wurden nach der Trennung des Gate-Knotens für beide Simulationen drei Zeitpunkte ausgewählt, die in Abbildung 4.3 mit Graustufen dargestellt sind. Der zeitliche Abstand der Punkte ist zur Bewertung der Feldänderung gleich gehalten. Prinzipiell handelt es sich bei dieser Abbildung um einen Ausschnitt aus Abbildung 4.1. Jedoch wurde für eine feinere Simulation insbesondere des inhomogenen Elektronenstromes die Knotenanzahl in der oberen Hälfte des IGBT-Modells erhöht, sodass sich ein quantitativer Unterschied zwischen Abbildung 4.1 und 4.3 ausbildet, wenngleich die tendenziellen Verläufe bestehen bleiben. Zur Analyse des Einflusses der Kollektor-Emitter-Spannung auf den Self Turn-ON erfolgt zunächst die Auswertung der Änderung der y-Komponente der elektrischen Feldstärke im Gate-Oxid des IGBT anhand des Vergleiches dreier Zeitpunkte. Die Feldstärke entlang des Schnittes 1 von Abbildung 3.11a ist in Abbildung 4.4 gemeinsam mit einer makroskopischen und mikroskopischen Ansicht unterteilt worden. Dabei korreliert die Helligkeit der Kurven mit jener der jeweiligen Zeitpunkte in Abbildung 4.3. Für die Differenzierung der Kennlinien zwischen beiden Kollektor-Emitter-Spannungen sind die jeweiligen Feldverläufe in gleichen Maßstäben mikroskopisch aufgelöst. Es ist in der makroskopischen Ansicht zu erkennen, dass sich die Kurven im Bereich oberhalb der Abszisse geringfügig unterscheiden.



Abbildung 4.4.: Simulation: Vergleich der Änderung der y-Komponente des elektrischen Feldes mit $U_{Zk} = 0,6 \text{ kV}$ und $U_{Zk} = 4,2 \text{ kV}$ entlang des Schnittes 1 im Gate-Oxid des IGBT im Zeitraum farbig markiert in Abbildung 4.3 - Einfluss der Zwischenkreisspannung auf den *Self Turn*-ON; bereits veröffentlicht in [Mün18]

Gemeinsam mit den nicht dargestellten Bereichen der Gate-Emitter-Kapazität aus den Teilen der x-Komponente ergibt sich so eine initial ungleiche Gate-Emitter-Spannung von 6 mV. Im stationären Durchlasszustand ist der Kollektor-Strom des IGBT über dessen Transfercharakteristik an die jeweilige Gate-Emitter-Spannung gebunden, sodass diese Differenz theoretisch kaum einen Einfluss haben sollte. Im weiteren Verlauf der Analyse wird sich herausstellen, dass diese Annahme in Hinblick auf diese Art der Simulation differenziert betrachtet werden muss. Das führt dazu, dass die Wahl des Abtrennungszeitpunktes anhand des Kollektor-Stromes nur für die qualitative Einschätzung des Einflusses der Kollektor-Emitter-Spannung auf den Self Turn-ON sinnvoll ist. Unterhalb der Abszisse befindet sich im Wesentlichen der Bereich, welcher die Gate-Drain-Kapazität des Steuerkopf-MOSFET bildet. Es ist deutlich erkennbar, dass die elektrische Feldstärke mit höheren Kollektor-Emitter-Spannungen betragsmäßig steigt. Die höheren Feldstärken sind das Resultat der in dem Drift-Gebiet höher aufgenommenen Kollektor-Gate-Spannung, sodass sich an der Grenze zwischen dem Gate-Oxid und dem Drift-Gebiet höhere Feldstärken einstellen. Die mikroskopische Ansicht der y-Komponente der elektrischen Feldstärke in Abbildung 4.4 zeigt, dass sich für die Kurven bei einer geringeren Kollektor-Emitter-Spannung eine deutlich geringere zeitliche Änderung der elektrischen Feldstärke ausbildet. Hingegen ist diese Änderung bei der höheren Kollektor-Emitter-Spannung für das gleiche Zeitintervall und im gleichen Maßstab deutlich erkennbar.



Abbildung 4.5.: Simulation: Vergleich der Änderung der Ladungsträgerkonzentrationen an Punkten gleicher Zeitdifferenz im Drift-Gebiet des IGBT entlang Schnitt 3 im Zeitraum farbig markiert in Abbildung 3.11a; bereits veröffentlicht in [Mün18]

Dieses Ergebnis wird durch die Beobachtung der Ladungsträgerkonzentrationen in Abbildung 4.5 an der Grenzschicht zwischen Gate-Oxid und Drift-Gebiet bestätigt. Dabei sind die Elektronen- (blau) und die Löcherkonzentrationen (rot) entlang des Schnittes 3 in Abbildung 3.11a für die gleichen drei Zeitpunkte aus Abbildung 4.3 entsprechend ihrer Helligkeit innerhalb des Drift-Gebietes aufgenommen. Bei geringerer Kollektor-Emitter-Spannung (gestrichelt) nimmt die Löcherkonzentration geringfügig zu, wobei die Änderung der Elektronenkonzentration durch den logarithmischen Maßstab vernachlässigbar ist. Im gleichen Zeitintervall nimmt die Löcherkonzentration für höhere Kollektor-Emitter-Spannungen deutlicher zu, was zu der stärkeren Rückwirkung auf den Gate-Knoten führt. Die Änderung der Elektronenkonzentration ist ebenso vernachlässigbar. Besonders auffällig ist der Unterschied zwischen den Löcherkonzentrationen beider Kollektor-Emitter-Spannungen bereits im ersten Zeitpunkt (hellrot) bei y / $y_{max} = 0,001$. Dieser Unterschied kann mittels der bisher bewerteten Abbildungen nicht erklärt werden.

Erst die Analyse der y-Komponente der Stromdichte bietet ein vollständiges Bild. Dazu wurde diese in Abbildung 4.6 entlang diverser Schnitte aufgenommen und entsprechend ihrer Ladungsträgerart separiert. Schnitt vier befindet sich direkt unterhalb der p-Wanne im Drift-Gebiet, sodass dort die inhomogene Elektronenstromverteilung besonders in Erscheinung tritt. Die hohe Elektronenkonzentration bei x / $x_{max} = 0.3$ zeigt den Elektronenkanal, der sich in Richtung des Kollektors aufweitet, was im Vergleich zu Schnitt fünf und sechs deutlich wird. Entlang des Schnittes vier unterscheidet sich der Löcherstrom vom Elektronenstrom neben dessen Wert durch seine homogenere Verteilung. Dabei ist der Löcherstrom in der Spitze bei 4,2 kV ungefähr 500-mal kleiner als der Elektronenstrom und für 600 V sogar vernachlässigbar klein. Allein dieser Unterschied verdeutlicht, dass der *Self Turn*-ON für 600 V kleiner als bei 4,2 kV sein muss. Im Gegensatz dazu zeigt sich bei der Kollektor-Emitter-Spannung von 4,2 kV, dass die Löcherstromdichte in Richtung der Kollektors deutlich ansteigt. Während bei Schnitt vier, die mittlere Elektronenstromdichte größer als die Löcherstromdichte ist, invertiert sich diese Verhältnis bei Schnitt acht.



Abbildung 4.6.: Simulation: Vergleich der y-Komponente der Stromdichten am hellgrau markierten Zeitpunkt in Abbildung 4.3 für $U_{Zk} = 0.6 \text{ kV}$ und $U_{Zk} = 4.2 \text{ kV}$ zum Nachweis der Abhängigkeit des *Self Turn*-ON von der Zwischenkreisspannung; bereits veröffentlicht in [Mün18]

Der Elektronenstrom, der durch den n-Kanal in das Drift-Gebiet injiziert wird, führt am Rückseitenemitter bei Schnitt acht zu einer entsprechenden Löcherstrominjektion. Dabei ist durch den Injektionsprozess die Elektronenstromdichte verglichen mit der Löcherstromdichte bereits um das Fünffache kleiner als diese geworden. Der dafür ausschlaggebende Faktor ist der Emitterwirkungsgrad, der ausgehend vom konstanten Quotienten zwischen Löcher- und Elektronenstromdichte unabhängig von der Kollektor-Emitter-Spannung gleich bleibt. Ebenfalls ist bemerkbar, dass die Elektronen- und Löcherstromdichte im Mittel gleich ist, sodass die Startbedingungen der Löcher für den Fluss in Richtung Emitter nahezu gleich sind.

Demzufolge wird der entscheidende Grund für die massive Löcherreduktion an der Gate-Oxidgrenze bei niedriger Kollektor-Emitter-Spannung zwischen Schnitt vier und Schnitt acht vermutet, sodass Schnitt fünf bis sieben in der Abbildung im Folgenden diskutiert werden. Es ist erkennbar, dass ausgehend vom Schnitt acht, die Löcherstromdichte bei 4,2 kV Kollektor-Emitter-Spannung deutlich langsamer als bei 600 V abnimmt. Der Grund hierfür liegt in der Ausbreitung der Raumladungszone. Für 4,2 kV Kollektor-Emitter-Spannung reicht diese bis in die Feld-Stopp-Schicht hinein, sodass die Löcher frühzeitig eine hohe Feldstärke erfahren und mit hoher Geschwindigkeit in Richtung Emitter-Elektrode getrieben werden. Hingegen reicht die Raumladungszone bei 600 V Kollektor-Emitter-Spannung nur bis y / $y_{max} = 0.62$, sodass die Löcher ausgehend vom Rückseitenemitter ein geringes elektrisches Feld erfahren und sie sich mit sehr geringer Geschwindigkeit in Richtung Emitter bewegen. Das führt dazu, dass die Löcherstromdichte durch die Rekombination im feldfreien Raum, ausgehend von der Raumladungszonengrenze bis zum Rückseitenemitter, stärker als bei einer Kollektor-Emitter-Spannung von 4,2 kV absinkt. Dieser Effekt wurde zum ersten Mal durch James M. Early für Bipolartransistoren beschrieben und wird seither als *Early*-Effekt oder auch Basisweitenmodulation bezeichnet. Aus diesem Grund erreichen bei der geringeren Kollektor-Emitter-Spannungen weniger Löcher das Gate-Oxid. Die dortige geringere Änderung der Löcherkonzentration führt zu einem geringeren Self Turn-ON. Der Einfluss des feldfreien Raumes zeigt sich darüber hinaus in der Homogenität der Stromdichten entlang der Schnitte. Solange sich die Elektronen innerhalb der Raumladungszone befinden, werden sie mit hoher Geschwindigkeit Richtung Kollektor bewegt. Dabei ist der horizontale Drift gering. Sobald die Elektronen jedoch die Raumladungszonengrenze zum feldfreien Raum überschreiten, verteilen sie sich homogen. Das ist besonders bemerkbar anhand des Vergleiches der Elektronenstromdichte zwischen Schnitt vier und fünf bei 600 V Kollektor-Emitter-Spannung.

Mit diesen Erkenntnissen lässt sich für die hochohmige Trennung des Gate-Knotens vom Treiber ein Wirkkreis beschreiben. Der Elektronenstrom ist, wie bereits in Gleichung 3.5 beschrieben wurde, abhängig von der Gate-Emitter-Spannung.


Abbildung 4.7.: Adaption des kapazitiven Ersatzschaltbildes von Abbildung 3.16 in Hinblick auf Spannungsabhängigkeit des *Self Turn*-ON

Dieser bewirkt am Rückseitenemitter eine Löcherinjektion. Zunächst durchlaufen die injizierten Löcher ein Gebiet mit geringen elektrischen Feldstärken, dass vom Rückseitenemitter bis zum Ende der Raumladungszone reicht. Die Länge dieses Gebietes steht in Abhängigkeit zur Kollektor-Emitter-Spannung, wodurch die Ladungsträgerverweildauer der Löcher und damit der Grad der Rekombination innerhalb dieses Gebietes beeinflusst werden. Bei hohem Abstand der Raumladungszone zum Rückseitenemitter und demzufolge geringer Kollektor-Emitter-Spannung akkumuliert eine geringere Anzahl der Löcher an der Gate-Oxidgrenze. Eine dementsprechende Änderung der Löcherkonzentration bewirkt einen Verschiebungsstrom in den Gate-Knoten, sodass die Gate-Emitter-Spannung und damit rückwirkend der Elektronenstrom steigt. Dieser Prozess wird erst dann beendet, wenn der Kollektor-Strom den Laststrom übersteigt und damit die Freilaufdiode Spannung aufnimmt. Die damit verbundene Spannungsrückwirkung führt entsprechend Abbildung 3.15a zu einem Verschiebungsstrom aus dem Gate-Knoten ins Drift-Gebiet und bildet damit die Gegenkopplung zum *Self Turn*-ON.

Im Sinne der Ersatzschaltbildbeschreibung bedeutet die Interpretation dieses Effektes als Ergänzung zur Abbildung 3.16 einen spannungsabhängigen Verstärker der Elektronenstromdichte $j_{n-igbt,t}$ zur Löcherstromdichte $j_{p-stat,t}$ entsprechend der Abbildung 4.7. Dieser ist entsprechend dem *Early*-Effekt abhängig von der Kollektor-Emitter-Spannung, sodass für große Spannungen und bei gleichen Elektronenstromdichten die Löcherstromdichte und damit der *Self Turn*-ON während der Einschalttransiente zunimmt.

4.2. Analyse der Spannungsabhängigkeit der Einschalttransiente eines IGBT im Vergleich zu einem MOSFET

Die zuvor erarbeiteten Erkenntnisse werfen die Frage auf, in wie weit sich das Einschaltverhalten eines IGBT zu dem eines MOSFET gleicher Spannungsklasse unterscheiden. Zugehörige Ergebnisse wurden bereits in [Mün18] veröffentlicht. Die dort bereits beschriebenen Erkenntnisse werden in dieser Arbeit erneut aufgegriffen, sodass ein weiterer Nachweis für die Spannungsabhängigkeit der Einschalttransiente des IGBT im Vergleich zum MOSFET vorliegt.

Um eine vergleichbare Bewertung zwischen beiden Halbleitern treffen zu können, wurde der Rückseitenemitter im IGBT-Modell entfernt und die Feld-Stopp-Schicht um die Dicke des Rückseitenemitters erhöht, sodass die prinzipielle Bauelementlänge bestehen bleibt. Am Steuerkopf und an den restlichen Gebieten wurden keine Änderungen vorgenommen. Der für die Simulation gewählte Laststrom von $I_{Last} = 1,3$ A entspricht dem Durchlassspannungsäquivalent des MOSFET, sofern der IGBT unter Nennstrombedingungen stationär betrieben wird. Dieser Laststrom wurde als Grundlage zur Ermittlung des Einschaltverhaltens beider Halbleiter mittels der Simulationstopologie aus Abbildung 3.4 genutzt.



Abbildung 4.8.: Simulation: Vergleich des Einschaltverhaltens eines Planar-IGBT (6,5 kV / 600 Å) mit einem Planar-MOSFET (6,5 kV / 1,3 Å) bei Variation der Zwischenkreisspannung $U_{Zk} = \{0,6 \text{ kV}, 1,8 \text{ kV}, 4,2 \text{ kV}\}$ mit $I_{Last} = I_{nom, MOSFET}$; bereits veröffentlicht in [Mün18] und in [Hen18] (S. 109)

Die parasitären Induktivitäten wurden vernachlässigt, damit diese nicht zusätzlich die Schaltkurven beeinflussen. Die Simulationsergebnisse sind für drei Zwischenkreisspannungen $U_{Zk} = 0.6 \text{ kV}, 1.8 \text{ kV}$ sowie 4.2 kV mit $U_{T1,+} = 15 \text{ V}$ und $R_G = 10 \Omega$ ermittelt worden und in Abbildung 4.8 dargestellt. Im Wesentlichen ist zu erkennen, dass die Gate-Emitterrespektive die Gate-Source-Spannungen solange übereinander liegen, wie sich die Kollektorbeziehungsweise die Drain-Ströme nicht unterscheiden. Das zeigt zum einen, dass zu Beginn des Kollektor-Stromanstieges der Gesamtstrom durch den Elektronenstrom dominiert ist, weshalb sich zum Drain-Strom kein Unterschied einstellt. Zum anderen zeigt sich, dass bei geringeren Kollektor-Emitter-Spannungen die Stromkurven erst mit höheren Stromwerten auseinander laufen. Es bestätigt sich der Early-Effekt, dass bei geringeren Kollektor-Emitter-Spannungen aufgrund der höheren Löcherrekombination ein größerer Elektronenstrom benötigt wird, um eine ausreichende Löcherinjektion zu bewirken, die einen ausschlaggebenden Verschiebungsstrom in den Gate-Knoten bewirkt. Erst sobald dieser Strom erreicht ist, nimmt die Kollektor-Stromänderung beim IGBT zu. Dabei ist ersichtlich, dass der Stromanstieg beim IGBT mit höheren Kollektor-Emitter-Spannungen stärker steigt. Der Abbildung ist ebenfalls zu entnehmen, dass die Drain-Stromänderung unabhängig von der Drain-Source-Spannung zu sein scheint, da sich diese für alle drei Zwischenkreisspannungen nicht unterscheidet.

4.3. Einfluss der Gate-Struktur auf die Mitkopplung

In diesem Abschnitt soll der Einfluss des Self Turn-ON in Abhängigkeit der Gate-Kontaktfläche erläutert werden. Dazu wird die Doppelpuls-Topologie in Abbildung 3.9 samt Gate-Ansteuerverfahren aus Abschnitt 3.2.2.2 und der bekannten Vernachlässigung parasitärer Induktivitäten genutzt. Weitere Einzelheiten zum Steuerverfahren und zum grundsätzlichen Verlauf der Simulationsergebnisse werden in Abschnitt 3.2.2 detailliert beschrieben. Im Rahmen der Simulation wurde die Länge des Gate-Kontaktes l_G eines 6,5 kV / 600 A Planar-IGBT-Modelles, welches in Abbildung 3.11a markiert ist, variiert. Die Simulationsergebnisse sind in Abbildung 4.9 dargestellt und zeigen das Einschaltverhalten, bei dem der Gate-Knoten bei 0,5 A hochohmig von der Treiberquelle getrennt wurde. Dieser Zeitpunkt ist für eine Gate-Länge von $l_{\rm G}$ / $x_{\rm max} = 0.17$ mit der durchgezogenen und für $l_{\rm G}$ / $x_{\rm max} = 0.65$ mit der gestrichelten fallenden Flanke markiert. Den Ausgangspunkt für diese Simulation bildet die Gate-Länge mit $l_G / x_{max} = 0.17$ (siehe in Abbildung 3.11a), sodass bei Vergrößerung dieses Wertes die Gate-Fläche über der p-Wanne und damit der den Kanal bildenden Schicht nicht beeinflusst wird (siehe Abbildung 3.11a, Gate-Länge $l_{\rm G}$ / $x_{\rm max} = 0.65$ gestrichelt eingezeichnet). Folglich liegt es nahe, dass dieser Eingriff einen nur unwesentlichen Einfluss auf die generelle Transfercharakteristik des IGBT hat.



Abbildung 4.9.: Simulation: Vergleich des Einschaltverhaltens eines Planar-IGBT (6,5 kV / 600 A) mit unterschiedlichen Gate-Längen $l_G / x_{max} = \{0,17, 0,35, 0,52, 0,65\}$ bei $U_{Zk} = 3,6$ kV mit $I_{Last} = 600$ A; bereits veröffentlicht in [Hen18]

Eine hochohmige Trennung des Gate-Knotens bei 0,5 A sollte unabhängig vom IGBT-Modell uneingeschränkt möglich sein. Der Einfluss der Vergrößerung der Gate-Länge ist bereits sichtbar, bevor die Threshold-Spannung erreicht wird, indem sich die Eingangskapazität vergrößert. Bei gleich bleibendem Gate-Widerstand flacht die Ladekurve ab und die Threshold-Spannung wird zu entsprechend späteren Zeitpunkten erreicht. Der Wert der Threshold-Spannung bleibt unbeeinflusst. Weiterhin ist zu erkennen, dass mit steigender Gate-Länge das Maximum der Gate-Emitter-Spannung (Abbildung 4.10a) sowie die Kollektor-Stromspitze (Abbildung 4.10b) zunehmen. Das Gleiche gilt für die Kollektor-Stromänderung (Abbildung 4.10c). Die vorher beschriebenen Ergebnisse wurden bereits in [Eck16] und [Mün17b] veröffentlicht. Im Rahmen dieser Arbeit werden im Folgenden Zusammenhänge detaillierter beschrieben, sodass sich weitere Erkenntnisse ergeben.

Diese Zunahme resultiert bei gleichem Elektronenstrom und demzufolge gleicher Löcherinjektion bei vergleichbarer Kollektor-Emitter-Spannung aus einer vergleichbaren Löcherakkumulation an der Grenze zwischen Gate-Oxid und dem Drift-Gebiet. Mit höherer Gate-Länge steigt die Fläche der grenznahen Gate-Elektrode, wodurch eine vergleichbare Löcherakkumulation zu einer größeren Änderung des elektrischen Feldes führt. Demzufolge wirkt sich der *Self Turn*-ON stärker für größere Gate-Längen aus.



Abbildung 4.10.: Simulation: Kenngrößen extrahiert aus der Abbildung 4.9 zum Nachweis der Abhängigkeit des *Self Turn*-ON von der Fläche der Gate-Elektrode über dem Drift-Gebiet; bereits veröffentlicht in [Mün17b]

Neben der Zunahme der Kollektor-Stromspitze äußert sich das ebenfalls in einer geringeren stationären Kollektor-Emitter-Spannung, nachdem die Reverse-Recovery-Spitze überschritten wurde. Dieser Hinweis, verbunden mit der im vorherigen Abschnitt erläuterten Spannungsabhängigkeit des *Self Turn*-ON, deutet darauf hin, dass mit steigender Gate-Fläche der Effekt verstärkt wird, sodass die Reduktion der Spannung und damit die effektive Reduktion des *Self Turn*-ON erst mit geringeren Kollektor-Emitter-Spannungen einsetzt. Dadurch führt dieses Zusammenspiel zu tiefer liegenden Kollektor-Emitter-Spannungen am Ende der Transiente, was sich letztlich auch in dem geringen Unterschied in der Gate-Emitter-Spannung zeigt.

4.4. Optimierung der Gate-Strukturen in Hinblick auf den Self Turn-ON

In den 90er Jahren wurden bereits Instabilitäten im Steuerverhalten der IGBT auffällig. Daher wurde frühzeitig mit der Optimierung des IGBT-Aufbaues begonnen, sodass etwaige Mitkopplung im Laufe der Entwicklung reduziert werden konnten. Demzufolge dient dieses Unterkapitel lediglich zur Zusammenfassung der entwickelten Optimierungsmöglichkeiten und schafft ein weitreichendes Verständnis zum *Self Turn*-ON.

Entsprechend der im kapazitiven Ersatzschaltbild in Abbildung 4.7 dargestellten Hintergründe für den *Self Turn*-ON zeigt sich im Grunde genommen nur die Reduktion des Steuerstromes von J_{STon} oder eine Änderung der Steuerkopfstruktur als Optionen der Optimierung. In Hinblick auf die Einschalttransiente und das Verhalten im Kurzschlussfall I wäre es durchaus denkbar, den Rückseitenemitterwirkungsgrad abzusenken, beziehungsweise eine Ladungsträgerlebensdauereinstellung vorzunehmen. Damit würde der Löcherstrom stark reduziert werden, was bereits in Abschnitt 3.2 dargelegt und ebenfalls durch [Ten15] untersucht wird. Die Abschwächung des *Self Turn*-ON erhöht die Kontrollierbarkeit des IGBT während der Einschalt- und Kurzschlussfall I Transiente. De facto wird die Eingriffsmöglichkeit des Treibers verstärkt. Folglich bewirkt die Anpassung, dass das Elektronen-Loch-Plasma im Durchlassbetrieb auf Seiten des Kollektors reduziert wird, weshalb sich die Durchlassverluste erhöhen. Die Effektivität dieser Optimierung gemessen an einem Trade-OFF zwischen Durchlassverlusten und Schalteigenschaften stellt keine zufriedenstellende Lösung dar.

Aus diesem Grund ist es eher zweckmäßig eine Reduktion des *Self Turn-*ON über die Eigenschaften des Steuerkopfes anzustreben. Im Rahmen dieser Arbeit ist eine derartige Bewertung nur in Relation zu den in der jeweiligen Literatur genutzten Vergleichsbauelementen möglich. Aufgrund der Komplexität eines quantitativen Vergleiches der unterschiedlichen Steuerkopfstrukturen wird der Vergleich nur qualitativ und auch nur in Hinblick auf den *Self Turn-*ON, also die Steuerbarkeit des Bauelementes, und den Einfluss auf das Elektronen-Loch-Plasma durchgeführt. In einigen Quellen wird statt der Darstellung aussagekräftiger Schalttransienten lediglich der Einfluss der Veränderungen der Gate-Strukturen auf die Steigung der Kathoden-Anoden-Spannung der Diode während des Reverse-Recovery dargestellt. Dabei kann nicht bewertet werden, ob die Spannungsflanke durch beispielsweise induktive Spannungsabfälle aufgrund etwaiger Stromabrisse des Kathoden-Stromes beeinflusst wird. Im Rahmen dieser Arbeit werden diesbezüglich keine Vergleichssimulationen durchgeführt, sodass die Ergebnisse nicht final bewiesen werden können.

Im ersten Schritt werden unterschiedliche Planar-Steuerköpfe analysiert. Diese sind in Abbildung 4.11 dargestellt. Auf der linken Seite der Abbildung, mit a) beschrieben, zeigt sich die simpelste Variante. Dabei werden zwei Steuerköpfe mit jeweils zwei Elektronenkanälen dargestellt. Die Fläche der Gate-Elektrode liegen plan über dem Drift-Gebiet und verläuft parallel zum Gate-Oxid. Dadurch bildet sich eine flache Gate-Struktur, welche dem gängigen Lehrbuch-Basismodell in [Lut12] und [Lin06] entspricht.

Diese Anordnung ist besonders empfindlich gegenüber dem *Self Turn*-ON, da die Gate-Elektrode flächig und üblicherweise nah über dem Drift-Gebiet verläuft. Allein eine Erhöhung des Abstandes zwischen Drift-Gebiet und der Gate-Elektrode, wäre in Bezug auf den *Self Turn*-ON sicher hilfreich. Jedoch führt das ebenso zu einer Erhöhung der Threshold-Spannung, sodass im Fall nieder sperrender IGBT gegebenenfalls höhere Treiberspannungen gewählt werden müssen, um den Effekt des höheren Kanalwiderstandes zu kompensieren.

Neben der Manipulationen der Gate-Elektrode zeigt [Omu97b], dass mittels der Einstellung des Abstandes W zwischen den Steuerkopfzellen, die emitterseitige Ladungsträgerinjektion im Durchlassbetrieb optimiert werden kann. Dabei wird in [Omu97b] der Quotient aus Kanal- und Kollektor-Strom beziehungsweise das Verhältnis aus der Weite W zur Weite *Cell*, dargestellt in Abbildung 4.11, zu Grunde gelegt.





- a) Steuerkopf mit flacher Gate-Struktur
- b) Steuerkopf mit Terrassen-Gate-Struktur
- c) *Terrassen-Gate*-Steuerkopf mit Emitter-Shielding
- d) Terrassen-Gate-Steuerkopf mit zusätzlichem Floating p-Gebiet
- e) Terrassen-Gate-Struktur mit an den Emitter kontaktiertem Floating p-Gebiet



Abbildung 4.12.: Abhängigkeit des Spannungsabfalles über dem Kanalwiderstand und dem Drift-Gebiet von der Zellweite; basierend auf den Darstellungen von [Lin06] (Seite 230 - Abbildung 8.7 und Seite 248 - Abbildung 8.15)

Es kann beobachtet werden, dass durch einen weiteren Zellabstand W und gleicher p-Wannen Weite *Cell* der Elektronenstrom bei gleich bleibenden Kollektor-Strom zunimmt. Der Grund hierfür liegt in [Omu97b] in der Reduktion des Löcherabflusses, was dazu führt, dass der Elektronenstromanteil am Gesamtstrom zunimmt. [Lin06] begründet den Zusammenhang durch den Spannungsabfall über den n-Kanal. In 4.12 zeigt sich, dass dieser mit der Zellweite W zunimmt. Dabei nutzt der Autor einen Vergleich zur Plasmaverteilung in einer *pin*-Diode. Der obere Bereich in Abbildung 4.13 wird hierbei der Diode gleichgesetzt, sodass dieser als Dioden-Bereich definiert wird. Durch den Anstieg der Zellweite W erhöht sich nach [Lin06] der Elektronenemitter dieses Bereiches, sodass der Löcherabfluss stärker verhindert wird, weshalb die Plasmakonzentration im Bereich des Gate-Oxides ansteigt. Da Löcher aufgrund der Neutralitätsbedingung dem Elektronenstrom folgen, werden diese ebenfalls nah an der vergrößerten Gate-Elektrode entlang geführt. Dadurch, dass der Löcherabfluss mit der Zellweite stärker verhindert wird, findet folglich eine stärkere Löcherakkumulation während der Einschalttransiente statt. Insofern nimmt der Self Turn-ON zwangsläufig mit der Weite der Gate-Fläche über dem Drift-Gebiet zu. Der Einfluss der Zellweite auf den Elektronenemitter ist ebenfalls nach [Lin06] in der Abbildung 4.13 erkennbar. Während der Spannungsabfall über dem n-Kanal U_{CHn} mit der Zellweite steigt, nimmt der Spannungsabfall U_{Drift} über dem Drift-Gebiet ab. Die Summe dieser beiden Spannungen und der Spannung über dem kollektorseitigen pn-Gebiet ergeben die ebenfalls dargestellte Durchlassspannung $U_{CE,sat}$.

Für Planar-IGBT ergibt sich hier eine Einschränkung. Grundsätzlich weist der Elektronenemitter nach [Lin06] ein Maximum auf. Daher strebt U_{Drift} gegen einen konstanten Wert. Lediglich die Gate-Fläche steigt beim Planar-IGBT weiterhin, was zu einem verstärkten Einfluss des *Self Turn*-ON führt.



Abbildung 4.13.: Verlauf der Plasmakonzentration ausgehend vom Gate-Oxid und von der p-Wanne zur Feld-Stopp-Schicht; basierend auf den Darstellungen von [Lin06] (Seite 229 - Abbildung 8.6)

Insofern bedarf die Nutzung dieser Option für die Optimierung der Durchlassspannung einer ausreichende Analyse von Randeffekten wie beispielsweise dem *Latch-Up* und dem *dynamischen Avalanche*, da die Löcherstromdichten mit der Zellweite während der Transienten in und um die p-Wannen herum zunehmen. Eine Zusammenfassung des Einflusses auf den *Latch-Up*-Effekt findet sich in [Lut12].

Eine Hybrid-Struktur, bestehend aus geringem Abstand über dem Elektronenkanal- und größerem Abstand über dem Drift-Gebiet, ist in Abbildung 4.11 b) dargestellt. Hierbei handelt es sich um die Terrassen-Gate-Struktur, entnommen aus [Omu97a], [Miy98] und [Omu00]. Diese wird dort als Optimierung gegenüber der "negativen Gate-Kapazität" oder auch dem Self Turn-ON dargestellt. Ein Vergleich beider kann aus den Untersuchungen der Terrassen-Gate-Struktur in Abschnitt 4.3 entnommen werden. Bei $l_{\rm G}$ / $x_{\rm max} = 0.23$, dargestellt in Abbildung 4.10, treten der geringste Kollektor-Stromanstieg sowie die geringste Kollektor-Stromspitze und die geringste Gate-Emitter-Uberspannungsspitze auf. Folglich ist bei diesem Verhältnis der Verschiebungsstrom, bewirkt durch den Self Turn-ON am geringsten. Demzufolge liegt hier ein konstruktives Optimum vor, sofern der Einfluss des Self Turn-ON während der Transienten reduziert werden soll. Ein Ergebnis für die flache Gate-Elektrode (a)) ist nur indirekt ablesbar. Für ein $l_{\rm G}$ / $x_{\rm max} = 0.66$ sind 70 % des Drift-Gebietes der Halbzelle überdeckt mit der Gate-nahen-Elektrode analog zum Gebiet oberhalb des Elektronenkanales. Der um den Faktor sechs größere Stromanstieg für $l_G / x_{max} = 0.66$ zeigt demzufolge die Tendenz der flachen Gate-Struktur (a)), bei der der Einfluss des Self Turn-ON entsprechend stärker ausfällt.

Mittels einer Elektrode innerhalb des Gate-Oxids, zwischen der Gate-Elektrode und dem Drift-Gebiet, dargestellt in Abbildung 4.11 c), kann der Löcherstrom, welcher in diesem Gebiet für den *Self Turn*-ON verantwortlich ist, gegenüber der Gate-Elektrode abgeschirmt werden. Dabei wird diese Elektrode mit dem Emitter-Potential verbunden. Diese Methode ist das Analogon zu einer *IEGT-TSE*-Struktur (Injection Enhanced Gate Transistor-Trench Shield Emitter) eines Trench-IGBT, welche durch [Omu00] und [Mat13] publiziert wurden. In diesem Sinne wird der Verschiebungsstrom, welcher durch die Änderung des Löcherstromes in dem Drift-Gebiet darunter auftritt, direkt in den Emitter abgeleitet. Zwar erhöht sich maßgeblich die Gate-Emitter-Kapazität, aber der *Self Turn*-ON kann reduziert werden, ohne einen wesentlichen Einfluss auf das Elektronen-Loch-Plasma zu nehmen.

In [Ji08] und [Wat11] werden Floating p-Layers benannt. Das Design einer derartigen Schicht ist schematisch in Abbildung 4.11 d) dargestellt. Durch die Einbettung einer p-dotierten Schicht an der Grenze zwischen dem Drift-Gebiet und dem Gate-Oxid entsteht eine Elektronenbarriere gegenüber dem Kanalstrom. Diese Schicht kann in Hinblick auf den Planar-IGBT flacher als dessen p-Wanne ausgelegt sein. Sie dient dazu, Elektronen gegenüber dem Gate-Oxid abzuschirmen. Ähnlich wie bei der Löcherbarriere eines Carrier Storage-IGBT [Lut12] wird der Elektronenfluss gegenüber dem Eindringen in das p-Gebiet gehemmt und fließt hauptsächlich an dessen Randschicht entlang. Erst am Ende dieser Schicht spreizt sich der Elektronenfluss wieder vollständig auf. Das hat zur Folge, dass der Elektronenstrom definierter im Steuerkopf geführt wird, sodass der Elektronenemitter gleichzeitig groß ist und die Löcherstromdichte aufgrund der Neutralitätsbedingung an der Stelle, an der das p-Gebiet sitzt, sinkt. In Summa reduziert sich dadurch der Löcherstromfluss an der Grenze zum Gate-Oxid, wenngleich er nicht stagniert. Insofern bietet sich hierbei eine Methode zur Reduktion des Self Turn-ON. In Bezug auf den Planar-IGBT kann der Self Turn-ON bei gleicher Gate-Fläche im Vergleich zwischen reinem n⁻-Gebiet und eingefügtem p-Gebiet reduziert werden.

Diese Möglichkeit wird in Kombination mit der Anbindung an eine Elektrode L in Abbildung 4.11 e) nach [Ji08] für eine Kurzschlussdetektion verwendet. Dabei wird das Potential des *Floating p-Layers* über die Elektrode hochohmig abgegriffen. Gleichzeitig wurde dafür der parasitäre p-Kanal MOSFET analysiert. In bestimmten Arbeitspunkten ist es notwendig diesen einzuschalten, sodass die akkumulierten Löcher im *Floating p-Layer* ausgeräumt werden können. Das muss getan werden, damit die Funktion der Kurzschluss-Erkennung gewährleistet werden kann, da es sich hier prinzipiell um eine parasitäre Kapazität handelt, die permanent geladen wird. Wie bereits zuvor angedeutet wurde, hat die Impedanz der Anbindung der Elektrode L einen entschiedenen Einfluss auf die Löcherakkumulation unterhalb des Gate-Oxides. Aus den Ergebnissen in [Toy13], welche mittels Untersuchungen an Trench-IGBT mit einem *Floating p-Layer* getätigt wurden, kann der Einfluss auf den Planar-IGBT abgeleitet werden. Die niederohmige Kontaktierung der Elektrode L in Abbildung 4.11 e) führt zu der Möglichkeit, dass Löcher in diesem Gebiet abfließen können. Insofern fließt ein Teil des Kollektor-Stromes durch dieses Gebiet, was zu einer Rückwirkung auf das Durchlassverhalten führt. Dabei sinkt die Löcherkonzentration, was zu einer Reduktion der steuerkopfseitigen Plasmakonzentration führt. Zeitgleich reduziert sich die Stärke der Löcherakkumulation während der Einschalttransiente, weshalb der Einfluss des *Self Turn-*ON sinkt. Durch die Einstellung des Kontaktierungswiderstandes an die Elektrode Lkann ein Kompromiss zwischen dem Einfluss des *Self Turn-*ON und dem Durchlassverhalten eingestellt werden. Darüber hinaus entsteht durch die Ohm'sche Anbindung ein Sprung im Ausgangskennlinienfeld des IGBT. Dieser wird näher bei der Ausarbeitung der Trench-Struktur erläutert.

Als Referenz für die schematischen Optimierungsschritte der Trench-IGBT soll die Steuerkopfstruktur aus Abbildung 4.14a dienen. Aufgrund der im Vergleich zu den folgenden Trench-IGBT hohen Zelldichte fällt die Kurzschlussrobustheit und die emitterseitige Plasmaanhebung geringer aus.



(a) Schematisches Modell eines Trench-IGBT-Steuerkopfes



(c) Durchlass-optimierter Trench-IGBT Steuerkopf mit *Floating p-Layer* und optimierter Steuerkopfspitze



(b) Durchlass-optimierter Trench-IGBT-Steuerkopf mit *Floating p-Layer*



(d) Optimierung der *Floating p-Layer*-Schicht mit und ohne Emitter-Kontaktierung

Abbildung 4.14.: Aufbau und Vergleich unterschiedlicher Trench-IGBT Steuerköpfe; Schematische Darstellung Teil 1 Entsprechend [Omu97b] und [Lin06] hat die Erhöhung des Abstandes zwischen den Gate-Elektroden und damit eine Absenkung der Zelldichte einen positiven Effekt auf die emitterseitige Elektroneninjektion zur Folge. Neben der steigenden Kurzschlussrobustheit sinkt dadurch die Sättigungsspannung, was bereits in Abbildung 4.12 erwähnt wurde. Ein weiterer Hebel in Bezug auf die Anhebung der Elektroneninjektion liegt nach [Lin06] in der Nutzung tiefer Trench-Gräben, bei denen namentlich die Gate-Elektroden tiefer in das Drift-Gebiet hineinragen. Dadurch sinkt die Sättigungsspannung, was in Abbildung 4.12 dargestellt wird. Dabei bleibt die Fläche, auf die der *Self Turn*-ON einen Einfluss hat, nahezu gleich. Diese ist in Abbildung 4.14a weiß gestrichelt umkreist und befindet sich hauptsächlich am unteren Ende der Gate-Elektroden. Der Löcherstrom, der nicht dort entlang fließt, fließt konzentriert in der Mitte der p-Wannen ab, sodass der Effekt in der Einschalttransiente für dieser Anordnung eine eher untergeordnete Rolle spielen dürfte.

In [Mor07] wird das Konzept des Floating p-Layers, dargestellt in Abbildung 4.14b, mit dem konventionellen Trench-IGBT Konzept von Abbildung 4.14a verglichen. Im Vergleich beider Abbildungen kennzeichnet sich der Floating p-Layer dadurch, dass zwischen zwei Gate-Gräben statt einer Emitter-Elektrode samt n⁺-Gebiet nur die p-Wanne erscheint. Die Gate-Elektroden sind dabei oberhalb des Gate-Oxides kurzgeschlossen. Insofern steigt dadurch der Zellabstand, was nach [Omu97b] zu einer geringeren Durchlassspannung des IGBT führt. Allerdings gelangen während der Einschalttransiente Löcher in dieses Gebiet, sodass in den weiß umkreisten Gebieten in der Abbildung 4.14b eine Löcherakkumulation und folglich ein Verschiebungsstrom in Erscheinung tritt. Damit verbunden folgt für den Floating p-Layer-IGBT ein verstärkter Self Turn-ON. In [Wat11] wird die Zellweite in Relation mit dem Self Turn-ON gesetzt. Hierfür bildet der Autor die Spannungsflanke der Diode während des Reverse-Recovery gegenüber der Zellweite ab. Aus der Änderung der Kathoden-Anoden-Spannung während der Transiente leitet [Wat11] die Änderung der Kollektor-Emitter-Spannung an dem einschaltenden IGBT ab. Darüber schlussfolgert der Autor, dass bei konstant gehaltenem Gate-Widerstand unter vergleichbaren Einschaltbedingungen die Gate-Emitter-Spannung mit steigender Zellweite des IGBT stärker angehoben wird. Folglich entsteht ein größerer Kollektor-Stromanstieg. Dieser führt nach [Wat11] wiederum zu einer vergrößerten Ausräumungsgeschwindigkeit der im Kommutierungskreis befindlichen Diode, weshalb sich die Kathoden-Anoden-Spannungsänderung erhöht. Mit den Ergebnissen von [Wat11] deutet sich indirekt eine Verstärkung des Self Turn-ON an, wenngleich der Einfluss der Zellweite zwischen der Änderung der Miller-Kapazität und der Verstärkung des Self Turn-ON nicht getrennt betrachtet werden kann. Auf weiterführende Details wird in [Wat11] nicht eingegangen.

In [Iku17] werden Möglichkeiten aufgezeigt, wie der *Self Turn*-ON reduziert werden kann. Unabhängig von der Änderung von Stoffeigenschaften wie der Permittivität des Gate-Oxides wird die Steuerkopfelektroden-Anordnung von Abbildung 4.14c analysiert. Folglich ergibt eine Reduktion der Fläche der Gate-Elektrode am unteren Ende des Trench-Grabens sowie eine Erhöhung des Abstandes zwischen der Elektrode und dem Drift-Gebiet eine Reduktion des *Self Turn*-ON. Unglücklicherweise wird die Durchlassspannung nicht analysiert, sodass der Einfluss ergebnisoffen bleibt.

Ein weitaus vielversprechenderer Ansatz zur Optimierung des Floating p-Layer-Konzeptes, dargestellt in Abbildung 4.14d, gegenüber dem Self Turn-ON liefern die Ergebnisse von [Wat11]. Der Floating p-Layer ist nach [Wat11] von der Kanal-abgewandten Seite des Trench-Grabens getrennt worden, sodass sich zwischen Gate-Oxid und Floating p-Layer Teile vom Drift-Gebiet befinden. Außerdem ragt der Floating p-Layer tief in das Drift-Gebiet hinein. Aus den Ergebnissen von [Wat11] kann abgeleitet werden, dass der Einfluss des Self Turn-ON stark von der Zellweite abhängig ist. Insofern wird bei sehr geringen Zellweiten der Self Turn-ON verstärkt, was über eine geringere Änderung der Kathoden-Anoden-Spannung während des Reverse-Recovery der Diode abgeleitet wird. Allerdings wird darauf nicht eingegangen, wie sich die Steuerkopfstruktur in Bezug auf die Zellweite im Detail verändert. Nach [Wat11] und [Toy13] kann durch mehrere Einflussgrößen die Löcherakkumulation während der Einschaltflanke reduziert werden. Beispielsweise akkumulieren weniger Löcher in dem betroffenen Gebiet, sofern ein Floating p-Layer genutzt wird. Das resultiert nach [Wat11] daher, da das Gebiet tief implantiert ist, wodurch der Löcherstromfluss eher in Richtung Emitter gelenkt wird. Insofern erfahren die Löcher einen stärkeren Drift in Richtung der p-Wanne. Diejenigen, die im Floating *p-Layer* akkumulieren, können nach [Wat11] erst über das Drift-Gebiet in Richtung Emitter abfließen, sobald sich dort eine Löcherinversionsschicht gebildet hat. Dieser p-Kanal entspricht einer Löcherakkumulationsschicht am Gate-Oxid zwischen p-Wanne und p-Layer. Durch ihn wird laut [Toy13] das Potential des *Floating p-Layers* stabilisiert, sodass nur noch geringere Feldänderungen im Gate-Oxid zu erwarten seien. Ebenso wird die Ohm'sche Anbindung dieses Floating p-Layers mittels einer Elektrode zum Emitter publiziert. Dieses ist in Abbildung 4.14d gestrichelt angedeutet. Dadurch wird nach [Toy13] die Löcherakkumulation reduziert und folglich der Self Turn-ON abgeschwächt. Durch den Autor wird gezeigt, dass bei vergleichbaren Einschaltenergien der maximale Anstieg der Kathoden-Anoden-Spannung während des Reverse-Recovery der Diode abnimmt, sofern der Floating p-Layer über einen externen Widerstand an den Emitter angeschlossen wird. Ein Teil der Löcher, welche in diesen Bereich der Steuerkopf-Struktur fließen, werden direkt zum Emitter abgeleitet, weshalb sie nicht Bestandteil einer etwaigen Löcherakkumulation sein können. Insofern kann durch diese Ergebnisse eine Reduktion des Self Turn-ON geschlussfolgert werden.

Zusätzlich kann dieses Verhalten nach [Toy13] über den externen Widerstand optimiert werden. Mit dieser Möglichkeit zeigt der Autor, dass sich die Gate-Emitter-Überspannungsspitze während der Einschalttransiente reduzieren lässt. Das ist damit verbunden, dass in diesem Arbeitsbereich einer der Hauptgründe für die Höhe dieser Überspannung der *Self Turn-ON* ist. Insofern stellt dieser Zusammenhang das Bewertungskriterium für die Reduktion des Einflusses des *Self Turn-ON* innerhalb dieses Abschnittes dar. Unter der Randbedingung, dass der *Floating p-Layer* nach [Toy13] niederohmiger angebunden wird, wird ein größerer Anteil des Löcherstromes von der Gate-Elektrode weggeführt. Zeitgleich reduziert diese Anbindung das emitterseitige Elektronen-Loch-Plasma, sodass sich die Sättigungsspannung des IGBT verringert. Demzufolge ist diese Möglichkeit zwar hilfreich gegenüber dem *Self Turn-ON*, erhöht aber die Durchlassverluste.

Darüber hinaus hat der *Floating p-Layer* nach [Mor07] den Effekt, dass die Feldstärke am unteren Ende des Trench-Gates reduziert wird und damit die Durchbruchspannung des IGBT steigt. Im Umkehrschluss sinkt diese, sofern der *Floating p-Layer*, wie in Abbildung 4.15a dargestellt, komplett entfernt wird. In [Wat11] wird deutlich, dass die Entfernung dieses Gebietes einen Einfluss auf die Spannungssteilheit der Kathoden-Anoden-Spannung während des Reverse-Recovery der Diode hat. Entsprechend treten ohne den *Floating* p-Layer die geringsten Spannungssteilheiten auf.



(a) Querschnitt eines Trench-IGBT-Steuerkopfes ohne Floating p-Layer



(c) Querschnitt eines Trench-IGBT-Steuerkopfes aufgebaut als SD-IGBT



(b) Querschnitt eines Trench-IGBT-Steuerkopfes aufgebaut als *IEGT-TSE* oder *FD*-IGBT



(d) Querschnitt eines Trench-IGBT-Steuerkopfes mit side gate HiGT-Elektroden



Aus diesem Punkt kann in Bezug auf die Einschalttransiente des IGBT eine Reduktion des *Self Turn-*ON abgeleitet werden, wodurch die Kontrollierbarkeit der Einschaltflanke steigt.

Durch [Omu00] beziehungsweise [Mat13] wird das IEGT-TSE-Steuerkopfkonzept vorgestellt. Dessen Aufbau ist schematisch in Abbildung 4.15b dargestellt. Dabei wird ein Trench-Steuerkopf genutzt, der beidseitig einen Elektronenkanal ausbilden kann. Das hochdotierte n⁺-Gebiet, welches üblicherweise auf der gegenüberliegenden Seite des Emitter-Kontaktes vorkommt und für die Bildung eines weiteren Elektronenkanales verantwortlich ist, wird in diesem Fall weggelassen. Die zugehörige Gate-Elektrode wird dennoch mit aufgebaut, allerdings direkt mit dem Emitter-Potential verbunden. Dadurch resultiert eine einen Elektronenkanal erzeugende Trench-Elektrode, die von zwei Emitter-gebundenen Trench-Elektroden vom *Floating p-Layer* abgeschirmt wird. Die Zellweite kann so erhöht werden, während die Emitter-gebundenen Trench-Elektroden dafür sorgt, dass während der Einschalttransiente im Floating p-Layer akkumulierende Löcher abgeschirmt und zur Emitter-Elektrode abgeleitet werden. Zwar erhöht sich die Gate-Emitter-Kapazität, jedoch reduzieren sich gleichzeitig der Self Turn-ON sowie die Durchlasssättigungsspannung. Dieses Konzept trägt in [Gej14] die Bezeichnung FD-IGBT (<u>FloatingDummy-IGBT</u>), welcher ebenfalls in [Mor07] mit analysiert wurde. Er unterscheidet sich zum IEGT-TSE aus [Mat13] lediglich dadurch, dass statt nur einer Emitter-Trench-Elektrode mehrere parallel sitzen, sodass die Zellweite stark vergrößert wird.

Der SD-IGBT (Shorted Dummy-Cell-IGBT) aus [Gej14] entspricht praktisch dem FD-IGBT, nur dass der Floating p-Layer in diesem Fall mit dem Emitter kontaktiert ist. Das entsprechende Schema wird in Abbildung 4.15c vorgestellt. Das Durchlassverhalten ähnelt stark der Anbindung in Abbildung 4.14d. Die Emitter-Kontaktierung des Floating p-Layers hat zur Folge, dass das Elektronen-Loch-Plasma emitterseitig abgesenkt wird. Zeitgleich ist die Kontrollierbarkeit durch den geringen Self Turn-ON, aufgrund der stark reduzierten Löcherstromdichte in der Nähe der Gate-Elektrode, hoch.

Ein völlig anderes Steuerkopf-Konzept wird durch [Fen15] als Fin-p-IGBT beziehungsweise durch [Shi16] als side gate HiGT (side gate <u>High-conductive IGBT</u>) in Abbildung 4.15d verfolgt. Dabei wird das dotierte Gebiet des Halbleiters auf der Kanal abgewandten Seite durch Gate-Oxid ersetzt. Dadurch wird quasi ein "Steuerkopfturm" erschaffen, der einer möglichen Löcherakkumulation während der Einschalttransiente kaum Elektroden-Oberfläche bietet. Zeitgleich können nach [Shi16] mit der Einstellung einer bestimmten Zelldichte die optimalen Durchlasseigenschaften eingestellt werden. Aus dem Vergleich der Einschalttransiente eines konventionellen Trench-IGBT mit *Floating p-Layer*-IGBT und dem side gate HiGT zeigt [Shi16] eine deutlich reduzierte Gate-Rückwirkung. Beim side qate HiGT fällt die Gate-Emitter-Überspannungsspitze im Vergleich zum Trench-IGBT geringer aus. Zusätzlich ist eine Erhöhung des Anstieges der Gate-Emitter-Spannung, nachdem diese die Threshold-Spannung überschritten hat, nicht mehr erkennbar. Das stellt einen ausreichenden Hinweis auf einen stark reduzierten Self Turn-ON Effekt dar. In [Miy17] wird eine weitere Möglichkeit vorgestellt, den side gate HiGT zu betreiben. Dabei können die beiden gegenüberliegenden Gate-Elektroden G_1 und G_2 in Abbildung 4.15d unabhängig voneinander angesteuert werden. Das bedeutet, dass der Elektronenkanalstrom dynamisch variiert werden kann, wodurch sich nach [Miy17] die Abschaltenergien reduzieren lassen. Im Durchlassbetrieb werden nach [Miy17] beide Elektronenkanäle gleich betrieben, sodass sich die Verluste im Durchlassbetrieb im Vergleich zu einem konventionellen side gate HiGT prinzipiell nicht unterscheiden. In [Miy17] wird beispielsweise während der Einschalttransiente die Gate-Elektrode G₂ an die negative Treiberspannung geklemmt. Mittels der Auswertung der Gate-Emitter-Spannung dieser Elektrode kann nach [Miy17] das gewöhnliche Einschalten auf eine induktive Last vom Einschalten auf einen Kurzschluss unterschieden werden. Somit wird durch [Miy17] die Möglichkeit einer in den Niederspannungspfad des Gate-Treibers integrierbaren Kurzschlussdetektion geschaffen.

Theoretisch bietet sich hierdurch die Möglichkeit die Löcherakkumulation unterhalb von G_1 während der Einschalttransiente zu beeinflussen. Mit größer negativer Gate-Emitter-Spannung fließt ein größerer Anteil der Löcherstromes im Bereich von G_2 zum Emitter. Dadurch reduziert sich der Löcherstrom unterhalb von G_1 und folglich die Löcherakkumulation. Der steigende Löcherstrom an G_2 bewirkt durch den *Self Turn*-ON einen vergleichsweise hohen Verschiebungsstrom vom Drift-Gebiet in die Elektrode G_2 . Dieser Punkt muss bei einem Nachweis dieser Theorie beachtet werden.

Zusammenfassend bilden die *IEGT-TSE-* sowie die *side gate HiGT-*Steuerkopfstrukturen die wohl aussichtsreichsten Kandidaten für eine effektive Reduktion des *Self Turn-ON* bei zeitgleich gut einstellbarem Durchlassverhalten.

5. Auswirkungen des *Self Turn-ON* auf das Betriebsverhalten des IGBT

In dem Kapitel 3 wurde der Einfluss des *Self Turn*-ON und dessen Wirkung während der Einschalttransiente nachgewiesen. Auf Grundlage der erzielten Ergebnisse werden im Folgenden das Abschalt- sowie das Kurzschlussverhalten des IGBT analysiert, um die Bedeutung des *Self Turn*-ON während dieser Transienten dazulegen. Das Kapitel endet mit der Untersuchung einer Einschalttransiente in der Parallelschaltung. Dabei wird die Stromfehlverteilung aus der Einleitung nachgebildet, sodass auch dort die Bedeutung des *Self Turn*-ON hervorgehoben werden kann.

5.1. Ausschaltverhalten

Die Betrachtung des Ausschaltverhaltens des IGBT wird in diesem Abschnitt anhand der Abbildung 5.2 lediglich grundsätzlich und entsprechend dem bisherigen Verständnis der *Miller*-Kapazität vorgenommen. Die dafür notwendigen Grundlagen werden anhand von [Lut12; Win15; Böh14; Sch09; Boc05] erarbeitet und spiegeln den grundsätzlichen Kenntnisstand zur Abschalttransiente dar. Dabei dient der Abschnitt 5.1.1 zur Abgrenzung der in dieser Arbeit gewonnenen Erkenntnisse. Diese werden im Abschnitt 5.1.2 anhand der Diskussion der Ergebnisse von [Böh14] über den *Self Turn*-OFF erarbeitet.



Abbildung 5.1.: Schematische Darstellung der Elektronenakkumulationsschichten im Steuerkopf des IGBT während seines stationären Durchlasszustandes

5.1.1. Grundlegende Analyse des Schaltverhaltens

Der Zustand des IGBT, bevor ein Abschaltvorgang durch den Treiber des IGBT eingeleitet wird, wird als stationärer Durchlassbetrieb bezeichnet. Über der Gate-Emitter-Kapazität liegt die Einschalttreiberspannung an, welche entsprechend Abbildung 5.2 bei 15 V liegt. In diesem Zustand ist im Drift-Gebiet des IGBT das Elektronen-Loch-Plasma enthalten, bei dem die Elektronen- der Löcherkonzentration entspricht. Unter Nennstrombedingungen liegt das Kollektor-Potential deutlich niedriger als das Gate-Potential. Diese Potentialdifferenz bewirkt im stationären Durchlasszustand nach [Lut12] eine Akkumulation von Elektronen unterhalb des Gate-Oxides in dem Drift-Gebiet, welche exemplarisch in Abbildung 5.1 dargestellt wurde. Der Nachweis dieser Schicht erfolgt als Bestandteil der Analyse der Abbildung 5.16c in Abschnitt 5.2.2.2. Diese befindet sich in dem gleichen Gebiet, wie die Löcherakkumulation, dargestellt in Abbildung 3.3. Dabei sind zur Vereinfachung die Elektronen im Kanal nicht mit eingetragen. Der dynamische Einfluss dieser Akkumulation wird bei der Diskussion der Ergebnisse des Abschnittes 5.1.2 verdeutlicht. Entsprechend [Lut12] führt diese Ladungsträgeransammlung zu der großen *Miller*-Kapazität während des stationären Durchlassbetriebes.

In Abbildung 5.2 schaltet der Treiber zum Zeitpunkt t_0 von der positiven Einschaltspannung auf die negative Abschaltspannung.



Abbildung 5.2.: Experiment: Exemplarisches Abschaltverhalten eines Trench-Feld-Stopp-IGBT $(U_{Zk} = 3.6 \text{ kV}, I_{Last} = 750 \text{ A})$ - Spannungen an den Hilfsanschlüssen des Moduls gemessen

Über den Gate-Widerstand stellt sich ein dementsprechender Strom ein, der die Gate-Emitter- gemeinsam mit der *Miller*-Kapazität umlädt. Die Reduktion der Gate-Emitter-Spannung in Abbildung 5.2 führt zu einer Modulation des Kanalwiderstandes, sodass dieser steigt und der Elektronenstrom reduziert wird. Zunächst wird, in Bezug auf die Umladung der *Miller*-Kapazität, die erwähnte Elektronen-Akkumulationsschicht im Drift-Gebiet abgebaut. Hinsichtlich der Zustände an der Gate-Elektrode ändert sich im Wesentlichen die *Miller*-Kapazität, was beispielsweise in [Lut12] beschrieben wird. Diese Aussage basiert auf der Annahme, dass eine virtuelle Kondensatorplatte von der Gate-Elektrode in Richtung des Drift-Gebietes verschoben wird. Diese Verschiebung macht sich durch einen Elektronenabzug an der Gate-Oxidgrenze in Abbildung 5.1 bemerkbar und wird aufgrund der Nähe zur Gate-Elektrode als Kapazitätsänderung interpretiert. Die negative Änderung der Elektronenkonzentration bewirkt im Gate-Oxid eine Änderung der elektrischen Feldstärke. Daraus folgt im Wesentlichen ein Verschiebungsstrom aus dem Drift-Gebiet in den Gate-Knoten, der den Entladestrom der Gate-Emitter-Kapazität hemmt.

$$i_{C,CG} = C_{CG} * \frac{dU_{CG}}{dt} + U_{CG} * \frac{dC_{CG}}{dt}$$

$$(5.1)$$

Die Akkumulationsschicht ist zum Zeitpunkt t_1 in Abbildung 5.2 abgebaut und es stellt sich ein Gleichgewicht aus dem Treiberstrom und dem Verschiebungsstrom durch die *Miller*-Kapazität ein. Das ist entsprechend [Lut12] nach Gleichung 5.1 möglich. Bei geringer Kollektor-Emitter-Spannung hat die *Miller*-Kapazität nach [Lut12] einen großen Wert, sodass trotz eines geringen du_{CG}/dts ein Verschiebungsstrom fließen kann, der den Treiberstrom kompensiert. Aufgrund der induktiven Last wird der Emitter-Strom konstant gehalten, sodass ein sinkender Elektronenstrom einen steigenden Löcherstrom erfordert. Dieser wird durch die Ausräumung des Elektronen-Loch-Plasmas bereitgestellt. Zwischen dem noch nicht ausgeräumten Plasma und dem Emitter entsteht eine Raumladungszone, wodurch die Löcher fließen müssen. Mit steigendem Löcherstrom resultiert nach der *Poisson*-Gleichung in 2.1 eine dynamische Feldaufsteilung.

Bei der bisher beschriebenen Transiente handelt es sich um einen "Gate-gesteuerten" Abschaltvorgang. Demgegenüber steht der "intrinsische" Abschaltvorgang, bei dem durch einen vergleichsweise großen Gate-Entladestrom unmittelbar der Elektronenkanal geschlossen ist und der Laststrom emitterseitig komplett über den Löcherstrom getragen wird. Grundsätzlich führt das zu einem schnelleren Abbau des Plasmas und zu einer entsprechenden Zunahme der dynamischen Feldaufsteilung.

Zum Zeitpunkt t_2 hat der IGBT die Zwischenkreisspannung aufgenommen und der Laststrom kommutiert vom IGBT in die gegenüber liegende Freilaufdiode. Die Überspannungsspitze, welche zum Zeitpunkt t_3 ihren Maximalwert erreicht hat, setzt sich zusammen aus dem Forward-Recovery der Freilaufdiode und dem Spannungsabfall über der Kommutierungskreisinduktivität. Der Anteil des Forward-Recovery an der Überspannungsspitze nimmt besonders bei Leitungshalbleitern mit höherer Spannungsklasse zu. Sobald der Emitter-Strom sinkt, sinkt ebenfalls die Löcherkonzentration in der Raumladungszone, weshalb die Feldaufsteilung rückläufig ist und die Weite der Raumladungszone steigt. In dieser Phase kann sich ab t_3 ein sogenannter "Tailstrom" ausbilden. Dessen Ursache beruht darauf, dass das Plasma im Drift-Gebiet bis zum stationären Sperren ab t_4 nicht komplett abgebaut ist. In diesem Fall wird das Plasma nicht weiter durch den Feldstrom beeinflusst, sodass es lediglich durch den Diffusionsstrom abgebaut wird. Dieser Vorgang dauert vergleichsweise länger, sodass sich der Tailstrom ausbildet. Besonders bei NPT-IGBT oder Feld-Stopp-IGBT, welche unter sehr niedriger Zwischenkreisspannung abgeschaltet werden, kann dieser Effekt beobachtet werden. In Hinblick auf die Schalttransiente in Abbildung 5.2 endet ab t_4 der wesentliche Anteil des Abschaltvorganges mit der kompletten Umladung der Gate-Emitter-Kapazität auf die negative Treiberspannung.

5.1.2. Auswirkungen des Koppeleffektes *Self Turn-OFF* auf den Abschaltvorgang des IGBT

Einen Beitrag zum Verständnis des Abschaltvorganges und zur Analyse von Koppeleffekten in IGBT liefert [Böh11; Böh14]. Zunächst werden in diesem Abschnitt dessen bisherige Ergebnisse aufgegriffen und bisher nicht erklärbare Effekte aufgelistet. Im Anschluss werden die Erkenntnisse zum *Self Turn*-ON genutzt, um eine schlüssige Erläuterung der Auffälligkeiten zu liefern. Insgesamt resultiert hieraus ein umfassenderes Verständnis zu den intrinsischen Koppeleffekten des IGBT, welche in einer Erweiterung des kapazitiven Ersatzschaltbildes eingebracht werden.

Analyse des simulativen Nachweises

Für die Analyse von Koppeleffekten wird in [Böh14] auf die vereinfachte Erklärung der Rückkopplung des Kollektor-Potentials auf die Gate-Elektrode über die *Miller*-Kapazität nach Gleichung 5.1 verzichtet. Stattdessen wird die y-Komponente des elektrischen Feldes im Drift-Gebiet ausgewertet und die zeitliche Änderung der dortigen elektrischen Feldstärkespitze nach Gleichung 5.2 (Siehe [Böh14]) als Ursache für einen Verschiebungsstrom identifiziert.

$$i_{C,CG} \approx \frac{dE_{Oxid}}{dt} \approx \frac{d\hat{E}_{y,RLZ}}{dt}$$
 (5.2)



Abbildung 5.3.: Simulation: Nachweis des *Self Turn*-OFF Effektes während der Abschalttransiente ($U_{Zk} = 3,6 \text{ kV}, I_{nom} = 600 \text{ A}$); Reproduktion einer Simulation aus [Böh14]

Diese Hypothese wird durch die Abbildung 5.3 gestützt. Bei dieser Simulation handelt es sich um eine Reproduktion der Simulationsergebnisse von [Böh14], bei der während der Abschaltflanke der Gate-Widerstand vergrößert wird. Zum Zeitpunkt t_0 wird der IGBT mit 22 Ω gegen -10 V abgeschaltet. Die Umschaltung des Gate-Widerstandes erfolgt bei Zeitpunkt t_2 auf 2 k Ω . Das führt dazu, dass ein deutlich geringerer Treiberstrom die Eingangskapazität des IGBT entlädt. Zeitgleich wird weiterhin das Plasma des IGBT ausgeräumt, sodass dessen Kollektor-Emitter-Spannung steigt und der IGBT bei t_3 die Zwischenkreisspannung aufgenommen hat.

Das Intervall zwischen t_2 und t_3 wird durch [Böh14] nicht analysiert, obwohl die Gate-Emitter-Spannung interessanter Weise geringfügiger als erwartet ansteigt. Mit der grundsätzlichen Betrachtungsweise aus 5.1.1 bildet sich ein *Miller*-Plateau aus, bei dem der *Miller*-Effekt im Gleichgewicht mit dem Treiber-Entladestrom liegt. Insofern wäre die Erwartungshaltung gewesen, dass eine 90-fache Reduktion des Treiber-Entladestromes durch die Anpassung des Gate-Widerstandes zu einem deutlich höher liegenden *Miller*-Plateau führen müsste. Jedoch steigt die Gate-Emitter-Spannung nicht schlagartig wieder an. Aufgrund der Komplexität der Hintergründe für diesen Effekt erfolgt eine Analyse erst im späteren Verlauf dieses Abschnittes. Ab t_3 stellt sich während der Kommutierung des Laststromes auf die gegenüberliegenden Freilaufdiode eine induzierte Überspannungsspitze durch die Stromänderung an der Kommutierungskreisinduktivität ein. Dieses Verhalten ist ebenso während einer Abschalttransiente ohne Widerstandsumschaltung beobachtbar. Zeitgleich kann ab t_3 in Abbildung 5.3 die Rückwirkung der Kollektor-Emitter-Spannung auf den Gate-Knoten des IGBT nicht mehr ohne Weiteres über die gängige Strom-Spannungs-Beziehung an der *Miller*-Kapazität beschrieben werden. Trotz zunehmendem und positivem du_{CE}/dt ist ein negatives du_{GE}/dt beobachtbar. Während in [Böh11] dieses Verhalten einer negativ differentiellen *Miller*-Kapazität zugesprochen wird, mit der nach Gleichung 5.1 ein Verschiebungsstrom vom Gate-Knoten ins Drift-Gebiet des IGBT fließen kann, liefert [Böh14] eine schlüssige aber nicht vollständige Erklärung. Diese ist begrenzt auf den Abfall der Gate-Emitter-Spannung ab t_4 und wird mit der alleinigen Betrachtung des Verlaufes der elektrischen Feldstärkespitze im Drift-Gebiet des IGBT dargelegt. Ab t_4 ist diese rückläufig und [Böh14] führt dieses auf ein entsprechendes dE_{OXID}/dt im Gate-Oxid des Steuerkopfes zurück, wodurch ein Verschiebungsstrom vom Gate-Knoten in das Drift-Gebiet bewirkt wird. Aufgrund der hochohmigen Treiberanbindung führt dieser zur Entladung der Gate-Emitter-Kapazität, weshalb die Gate-Emitter-Spannung sinkt.

Die Ursache liegt seitens [Böh14] in der negativen Kollektor-Stromänderung. Der geringere Kollektor-Strom führt zu einem geringeren Löcherstrom. Entsprechend der *Poisson*-Gleichung reduziert sich dadurch das $dE_{y,RLZ}/dt$, wodurch die Spitze des elektrischen Feldes rückläufig ist. Derselbe Prozess, der die Spitze des elektrischen Feldes beeinflusst, beeinflusst die elektrische Feldstärke an der Grenzschicht zum Gate-Oxid gleichartig und steuert diese im Falle des *Self Turn*-OFF. Allerdings kann der Abfall der Gate-Emitter-Spannung im Intervall zwischen t_3 bis t_4 weder durch den *Self Turn*-OFF von [Böh14] noch durch die herkömmliche Herangehensweise mit der Rückwirkung über die *Miller*-Kapazität erklärt werden. In diesem Fall ist weder der Anstieg der Feldstärkespitze noch der Kollektor-Emitter-Spannung negativ, was theoretisch zu einer Entladung der Gate-Emitter-Kapazität führen würde. Auch ein stagnierender *Miller*-Effekt erscheint aufgrund des provozierten geringen Treiber-Entladestromes und der höheren Kollektor-Emitter-Spannungsänderung nicht plausibel.

Einfluss dynamischer Ladungsträgerbewegungen während des Nachweises des *Self Turn-OFF*

Eine schlüssige Erklärung ergibt sich erst durch die Zuhilfenahme der bisherigen Erkenntnis vom *Self Turn*-ON sowie unter der Zuhilfenahme der in Abschnitt 3.2.2 angewandten Analysetechniken. Insofern vervollständigt sich mit der Betrachtung der Abbildung 5.4 das Bild.



Abbildung 5.4.: Darstellung der Entwicklung der Elektronen- und Löcherkonzentration an der Gate-Oxidgrenze zu den Zeitpunkten markiert in Abbildung 5.3

Es stellt die zeitliche Entwicklung der Löcher- und Elektronenkonzentration am Punkt y / $y_{max} = 0$ von dem Schnitt dar, welcher in [Böh14] zur Analyse der Spitze der elektrischen Feldstärke genutzt wurde. Dieser Punkt liegt in der Abbildung 5.1 im Drift-Gebiet direkt unterhalb der Gate-Elektrode an der Grenze zum Gate-Oxid.

Im Durchlassbetrieb des IGBT, bevor der Abschaltvorgang beginnt, ist an dieser Stelle die Elektronenkonzentration deutlich erhöht, was bereits im Abschnitt 5.1 erwähnt wurde. Die Akkumulationsschicht findet sich entlang der kompletten Grenzschicht innerhalb des Drift-Gebietes und führt dazu, dass sich die elektrische Feldstärkespitze direkt an der Grenzschicht befindet. Im Intervall zwischen t_0 und t_1 wird der n-Kanal moduliert und in dem benannten Bereich die Elektronenkonzentration reduziert, was gemäß der Poisson-Gleichung zu einer Reduktion des elektrischen Feldstärkegradienten führt. Die Reduktion bewirkt eine Änderung der Feldstärke im Gate-Oxid und führt zu einem Verschiebungsstrom in den Gate-Knoten. Dieser kompensiert den Treiberstrom und hemmt entsprechend die Entladung der Gate-Emitter-Kapazität, weshalb das erste Plateau sichtbar wird. Damit ist dieser Verschiebungsstrom das Resultat einer lokalen Einflussgröße auf das elektrische Feld im Drift-Gebiet. In dem betroffenen Bereich während der Abschalttransiente hat eine Reduktion der Elektronenkonzentration einen vergleichbaren Einfluss auf den Verschiebungsstrom in den Gate-Knoten vergleichbar mit einer Löcherakkumulation während der Einschalttransiente. Durch diesen Hintergrund kann dieser Effekt dem Self Turn-ON zugeordnet werden.

Ab t_1 ist die Elektronen-Akkumulationsschicht nahezu abgebaut. Dadurch sinkt die elektrische Feldstärke an der Gate-Oxidgrenze. Im gleichen Intervall wird die Differenz vom Elektronen- zum Gesamtstrom durch den Löcherstrom getragen, was zum Abbau des Elektronen-Loch-Plasmas führt.

Entsprechend der Definition in Abbildung 3.13 dominiert in Abbildung 5.5 durch den Abbau des Plasmas ab t_1 der globale und nicht mehr der lokale Feldeffekt die Änderung der Feldstärkespitze. Der steigende Löcherstromanteil bewirkt eine dynamische Feldaufsteilung, was dazu führt, dass der Ansatzpunkt der Feldstärke an der Gate-Oxidgrenze in die gleiche Richtung mit beeinflusst wird. Zusätzlich bewirkt die steigende Spannung höhere elektrische Feldstärken zwischen der Kollektor- und der Gate-Elektrode, sodass Löcher stärker in Richtung der Gate-Elektrode getrieben werden. Das wird in Abbildung 5.4 sichtbar. Die folgende Akkumulation beeinflusst ebenso die elektrischen Feldstärke und hat die gleiche Einflussrichtung auf die Feldstärke im Gate-Oxid wie die dynamische Feldaufsteilung. Bis t_2 ist ersichtlich, dass immer mehr Löcher an der Gate-Oxidgrenze akkumulieren. Jedoch ist im Vergleich zwischen t_1 und t_2 aus Abbildung 5.5 ersichtlich, dass der Effekt im Wesentlichen durch die Zunahme des globalen Feldeffektes getragen wird. Trotz einer deutlichen Ladungsträgerakkumulation spielt der lokale Feldeffekt auf die Änderung der Feldstärke an der Gate-Oxidgrenze eine untergeordnete Rolle.



Abbildung 5.5.: Darstellung der Entwicklung der elektrischen Feldstärke entlang des vertikalen Schnittes im Drift-Gebiet des IGBT zu den Zeitpunkten markiert in Abbildung 5.3



Abbildung 5.6.: Simulation: Nachweis des *Self Turn*-OFF Effektes während der Abschalttransiente inklusive der Darstellung der Elektronen- und Löcherstromanteile am Emitterstrom; Reproduktion einer Simulation aus [Böh14]

Nachdem bei t_2 der Gate-Widerstand hochohmig gesetzt wurde, nimmt der Akkumulationseffekt ab, sodass die Löcherkonzentration in Abbildung 5.4 ab diesem Zeitpunkt sinkt. Das äußert sich unter anderem darin, dass der Verschiebungsstrom vom Drift-Gebiet in den Gate-Knoten ebenfalls um das 90-fache sinkt.

Andernfalls wäre durch den 90-fach geringeren Treiber-Entladestrom die Gate-Emitter-Spannung zum Zeitpunkt t_2 schlagartig auf ein höher liegendes *Miller*-Plateau gehoben worden. Das Elektronen-Loch-Plasma wird in diesem Zustand weiterhin abgebaut, weshalb die Kollektor-Emitter-Spannung ebenso steigt. Die elektrische Feldstärkespitze nimmt dadurch zu und provoziert den verbleibenden Verschiebungsstrom in den Gate-Knoten.

Durch den geringen Treiber-Entladestrom kann die Gate-Emitter-Spannung erneut steigen und der n-Kanal wird geweitet, wodurch der Elektronenstromanteil am Kollektor-Strom steigt. Entsprechend sinkt der Löcherstromanteil und weniger Löcher werden in Richtung der Gate-Oxidgrenze getrieben, wodurch dort die Löcherkonzentration am Gate-Oxid in Abbildung 5.4 sinkt. Der Zusammenhang zwischen Elektronen- und Löcherstrom mit dem Kollektor-Strom kann der Abbildung 5.6 entnommen werden. Dort wurde der Emitterelektronenstrom $(i_{E,n})$ und der Emitterlöcherstrom $(i_{E,p})$ auf den Kollektor-Strom bezogen. Trotz sinkender Löcherkonzentration am Gate-Oxid steigt die Gate-Emitter-Spannung. Demzufolge ist im Intervall zwischen t_2 und t_3 der Verschiebungsstrom maßgeblich durch den globalen Feldstärkeeffekt, also die Änderung der Kollektor-Emitter-Spannung, beeinflusst und nicht durch eine Änderung der Löcherkonzentration an der Gate-Oxidgrenze.

Zum Zeitpunkt t_3 kann der Laststrom in die Diode kommutieren, da die Kollektor-Emitter-Spannung die Zwischenkreisspannung überschreitet. Folglich sinkt der Kollektor-Strom, weshalb die auf den Nennstrom des Chips (I_{nom} = 600 A) bezogenen Elektronen- und Löcherströme, gestrichelt dargestellt in Abbildung 5.6, sinken. Das hat zur Folge, dass die Löcherakkumulationsschicht am Gate-Oxid weiter abgebaut wird. Wie bereits im Abschnitt 3.2.2.2 beschrieben wurde, führt der Abbau der Löcherakkumulationsschicht zu einem Verschiebungsstrom vom Gate-Knoten in das Drift-Gebiet des IGBT. Jedoch wirken auf den Verschiebungsstrom noch zwei weitere Einflussgrößen, die in die gleiche Richtung wie der Abbau der Löcherakkumulationsschicht wirken und damit den Verschiebungsstrom verstärken.

Zum einen nimmt der Gradient des elektrischen Feldes durch den sinkenden Löcherstrom ab. Das wird ersichtlich beim Vergleich der Differenz der elektrischen Feldstärke zwischen t_3 und t_4 . Dabei ist der Unterschied bei y / $y_{max} = 0$ größer als bei y / $y_{max} = 0,017$. Insofern führt der sinkende Gradient des elektrischen Feldes im Bereich zwischen y / $y_{max} = 0$ und y / y
 $_{\rm max}$ = 0,011 zu einer größeren elektrischen Feldstärke am Gate-Oxid bei
y / y $_{\rm max}$ = 0. Zum anderen steigt die Kollektor-Emitter-Spannung, weshalb die Feldstärkespitze bei y / $y_{max} = 0.017$ und zwangsläufig der Ansatzpunkt des elektrischen Feldes bei y / $y_{max} =$ 0 in negative Richtung ansteigt. In der Abbildung 5.5 zeigt sich, dass vor allem die steigende Kollektor-Emitter-Spannung sowie die rückläufige Feldaufsteilung den Verschiebungsstrom vom Gate-Knoten ins Drift-Gebiet bewirken, was zum ersten Mal im Rahmen dieser Arbeit verdeutlicht wird. Insofern findet sich hier ein Widerspruch zu der ursprünglichen Anschauung aus Gleichung 5.1. In diesem Fall müsste bei positiver Kollektor-Emitter-Spannungsänderung ein Verschiebungsstrom vom Drift-Gebiet in den Gate-Knoten fließen, sodass zwischen t_3 und t_4 die Gate-Emitter-Kapazität bei hochohmiger Treiberanbindung geladen werden müsste. Jedoch ist das Gegenteilige der Fall. Der gleiche Widerspruch gilt für den beschriebenen Zusammenhang nach der Änderung der elektrischen Feldstärkespitze in Gleichung 5.2 durch [Böh14]. Die Änderung der elektrischen Feldstärkespitze ist positiv und trotzdem wird die Gate-Emitter-Kapazität entladen.

Aus der Abbildung 5.6 kann ein weiterer Punkt entnommen werden. Ab t_2 ist zu erkennen, dass der Löcherstrom bezogen auf den Kollektor-Strom (durchgezogene Kurve) steigt, während der Elektronenstrom mit diesem sinkt. Das liegt daran, dass der Elektronenstrom neben dem Kollektor-Strom mit der Gate-Emitter-Spannung gekoppelt ist. Sofern diese sinkt, nimmt bei abgeschnürtem Kanal der Elektronenstrom ab. Zeitgleich muss der Löcherstromanteil am Kollektor-Strom zunehmen. Theoretisch müsste mit steigenden Löcherstrom die Löcherakkumulation am Gate-Oxid wieder zunehmen. In Abbildung 5.4 kann jedoch Gegenteiliges beobachtet werden, sodass trotz steigendem Löcherstromanteil am Kollektor-Strom die Löcherakkumulationsschicht weiter abgebaut wird, da der absolute Löcherstrom insgesamt sinkt. Die Zeit in der sich das Verhältnis zwischen Elektronen- und Löcherkonzentration ändert bestimmt demzufolge den Einfluss des Abbaus der Löcherakkumulationsschicht auf den Verschiebungsstrom.

Ab t_4 stagniert die dynamische Feldaufsteilung komplett, sodass die Feldstärkespitze bei y / y_{max} = 0,017 rückläufig ist. Schlussendlich wird die Gate-Emitter-Kapazität entsprechend dem *Self Turn*-OFF, dokumentiert durch [Böh14], parasitär entladen.

In Hinblick auf das Ersatzschaltbild in Abbildung 5.7 ist es sinnvoll, den Einfluss der *Miller*-Kapazität (globaler Feldeffekt) und dem *Self Turn*-ON (lokaler Feldeffekt) auf den Verschiebungsstrom stärker abzugrenzen. Hierfür wird die Kollektor-Emitter-Spannung in Relation zur Gate-Emitter-Spannung als Kriterium genutzt. In der Abbildung 5.7 bedeutet das, dass für Kollektor-Emitter-Spannungen, größer als die Gate-Emitter-Spannung $(U_{CE} > U_{GE})$, eine positive Änderung der Löcherstromdichte j_{p-igbt} zu einem Verschiebungsstrom in den Gate-Knoten führt. Dieses Verhalten wurde bereits in Abschnitt 4.1 beschriebenen. Für Kollektor-Emitter-Spannungen unterhalb der Gate-Emitter-Spannung $(U_{CE} < U_{GE})$ führt der benannte Abbau der Elektronenkonzentration unterhalb des Gate-Oxides im Drift-Gebiet zu einem Verschiebungsstrom in den Gate-Knoten.



Abbildung 5.7.: Adaption des kapazitiven Ersatzschaltbildes von Abbildung 3.16 in Hinblick auf den Abbau der Elektronenakkumulationsschicht bei negativer Kollektor-Gate-Spannung, sofern der IGBT mit Elektronen-Loch-Plasma geflutet war

Eine definierte Spannungsgrenze, ab der eine Reduktion von Elektronen oder eine Ansammlung von Löchern stattfindet, kann nicht bestimmt werden. Der Wechsel der Ursache für den Verschiebungsstrom ist in Abbildung 5.7 beschrieben und liegt in einem Bereich, bei dem die Kollektor-Emitter-Spannung der Gate-Emitter-Spannung entspricht.

Der Abbau der Elektronenakkumulationsschicht ist getrieben durch die positive Änderung der Kollektor-Gate-Spannung und damit durch das entstehende elektrische Feld zwischen der Gate-Elektrode und dem kollektorseitigen n⁺-Gebiet. Aus diesem Grund wurde zur Vereinfachung die Ursache für die Ladungsträgeränderung in das Ersatzschaltbild eingetragen. In Hinblick auf die praktische Interpretation der Schaltkurven erscheint dieser Schritt einfacher als der Verweis auf Änderungen lokaler Ladungsträgeransammlungen. Streng genommen wäre diese Wirkungsweise in der *Miller*-Kapazität abbildbar. Jedoch sollte für die explizite Trennung von lokalem und globalem Feldeffekt beide Ursachen unabhängig voneinander betrachtet werden. Trotzdem ist die Änderung der Elektronenkonzentration von der Änderung der Kollektor-Gate-Spannung abhängig, sodass der Effekt als Bestandteil der Miller-Kapazität beschreibbar gewesen wäre. Insgesamt bildet die Stromquelle J_{STon} im Ersatzschaltbild einen Verschiebungsstrom aufgrund einer dynamischen lokalen Änderung von Ladungsträgerkonzentrationen im Drift-Gebiet unterhalb des Gate-Oxides ab. Der Einfluss der dynamischen Änderung der Kollektor-Emitter-Spannung sowie des stromabhängigen Gradienten des elektrischen Feldes wird über den Verschiebungsstrom durch die Kapazität C_{CG} erfasst.

5.2. Transiente Rückkopplungen während des Kurzschlussverhaltens von IGBT

Moderne IGBT bieten neben den bereits erwähnten Schalteigenschaften eine gewisse Robustheit gegenüber außerhalb des Halbleiters ausgelösten Ereignissen wie Kurzschlüssen. Die Ursachen für Kurzschlüsse werden generell in umrichterinterne und -externe Ereignisse unterteilt. Dabei sind interne in der Regel deutlich niederimpedanter aufgrund der niederimpedanten Anbindung zum Zwischenkreiskondensator. Diese Kurzschlüsse treten beispielsweise immer dann auf, wenn in einer Halbbrückenanordnung, dargestellt in Abbildung 5.8, der Leistungshalbleiterschalter IGBT_{HS.1} einen Isolations- beziehungsweise Sperrversager aufweist. Ebenso ist es denkbar, dass durch ein fehlerhaftes Pulsmuster von IGBT_{HS.1} und IGBT_{DUT.1} beide zeitgleich eingeschaltet werden. Dadurch ergibt sich ebenfalls ein niederimpedanter Brückenkurzschluss. Externe Kurzschlussereignisse können beispielsweise durch ein Isolationsversagen in der Last hervorgerufen werden. In diesem Fall wird, entsprechend der Abbildung 5.8, der eingeschaltete $IGBT_{HS,2}$ über die Kurzschlussstelle mit IGBT_{DUT.1} verbunden. Insofern erfolgt ein Kurzschluss über die Umrichterphasen. Aufgrund der Last-Zuleitungen und der Kurzschlussstelle fällt die Verbindung üblicherweise deutlich höherimpedanter aus als bei einem internen Kurzschlussereignis.

Im Folgenden werden die theoretischen Grundlagen entsprechend dem aktuellen Wissensstand zum Kurzschlussfall I und II detailliert beschrieben. Bei diesen handelt es sich um die am häufigsten vorkommenden Fälle. Weiter vorkommende, wie der Kurzschlussfall III, werden unter anderem in [Lut09], [Fuh16a] und [Ham18] behandelt. Im Rahmen der Untersuchungen werden die Erkenntnisse bezüglich des *Self Turn*-ON angewendet, welche während der Untersuchung der Ein- und Ausschalttransiente beschrieben wurden.



Abbildung 5.8.: Übersicht unterschiedlicher Kurzschlussszenarien innerhalb einer Umrichterausgangsstufe mit angeschlossener induktiver Last

Insofern bildet dieses Kapitel den Abschluss, bei dem die reine Analyse der Auswirkung des *Self Turn*-ON innerhalb eines IGBT im Vordergrund steht.

5.2.1. Kurzschlussfall I

Zunächst soll der Kurzschlussfall I betrachtet werden. Dieser ist in der gängigen Literatur [Bas14] auch unter der Bezeichnung HSF (<u>Hard-Switching-Fault</u>) bekannt. Im Rahmen dieser Arbeit wird der Kurzschlussfall I nur grundlegend analysiert, da eine ausreichende Analyse bereits in [Omu97c] und [Bas14] erfolgte. Außerdem wird der *Self Turn-ON* als Synonym für die Ursache des kollektorstromabhängigen Verschiebungsstromes weitergeführt, wenngleich der Effekt ursprünglich in [Omu97c] als "*negative Gate-Kapazität*" bezeichnet wurde.

Die entsprechende Testtopologie zur Analyse dieses Kurzschlusses ist in Abbildung 5.8 dargestellt. Dabei liegt diese Art des Kurzschlusses immer dann vor, sobald der $IGBT_{DUT}$ kollektor- sowie emitterseitig über eine Kurzschlussstelle mit dem Zwischenkreiskondensator verbunden ist und daraufhin einschaltet. Die Induktivität der entstehenden Kurzschlussverbindung zum Zwischenkreiskondensator wird in L_{Ks} zusammengefasst. Bei dem Kurzschlussfall I ergibt sich die Besonderheit, dass der Kurzschluss auch durch einen Montagefehler an der Last oder den Kontakten der Leistungshalbleiter zur Kupferverschienung ausgelöst werden kann, sodass zwei Phasen beziehungsweise der Kollektormit dem Emitter-Kontakt des jeweiligen IGBT mit einer niederimpedanten Verbindung kurzgeschlossen sind.

Entsprechend der vorangegangenen Beschreibung liegt im Zeitpunkt t_0 in Abbildung 5.9 die komplette Sperrspannung über dem IGBT an, wobei der Schalter mit -15 V ausgeschaltet und der Kurzschlusspfad durch eine elektrisch leitfähige Verbindung über IGBT_{HS} geschlossen ist. Sobald der Treiber von IGBT_{DUT} auf +15 V schaltet, wird die Gate-Eingangskapazität des IGBT umgeladen. Für den direkten Vergleich mit einer Einschalttransiente mit dem Kurzschlussfall I eines IGBT wurde eine Simulation durchgeführt, bei der die Kurzschlussinduktivität der Kommutierungskreisinduktivität entspricht. In Abbildung 5.10 sind beide Transienten eingetragen. Analog zum Einschaltvorgang überschreitet die Gate-Emitter-Spannung bei t_1 in Abbildung 5.9 die Threshold-Spannung, an der eine Inversionsschicht in der p-Wanne des IGBT gebildet wurde. Dadurch beginnt der IGBT einen Elektronenstrom zu führen und die Stromänderung bewirkt an der Kurzschluss- beziehungsweise Kommutierungskreisinduktivität einen entsprechenden Spannungsabfall. Die Spannungsänderung ihrerseits bewirkt über die *Miller*-Kapazität theoretisch einen Verschiebungsstrom vom Gate-Knoten in das Drift-Gebiet.

Zeitgleich wird der Verschiebungsstrom durch den Anstieg des Kollektor-Stromes aufgrund der "*negativen Gate-Kapazität*" beziehungsweise des *Self Turn-ON* beeinflusst. Der Einfluss des *Self Turn-ON* ist so gerichtet, dass der Verschiebungsstrom durch den *Miller-Effekt* reduziert wird. Insofern ist der Anstieg des Kollektor-Stromes durch den Einfluss beider Rückwirkungen vom Leistungs- auf den Steuerkreis sowie durch den Treiberstrom bestimmt. Im Vergleich zum Einschaltvorgang auf Abbildung 5.10 unterscheiden sich die Kurven erst mit Beginn der Laststromkommutierung. Damit zeigt sich, dass aufgrund der Spannungsaufnahme der Diode beim normalen Einschaltvorgang eine weitere Anhebung der Gate-Emitter-Spannung reduziert wird und so der Anstieg des Kollektor-Stromes zurückgeht.

Der induktive Spannungsabfall zwischen t_1 und t_2 entspricht dem Produkt aus Kurzschlussinduktivität und Kollektor-Stromänderung des IGBTs. Sofern geringe Kurzschlussinduktivitäten vorliegen, führt die hohe Kollektor-Emitter-Spannung zu einem vergleichsweise hohen Verschiebungsstrom vom Drift-Gebiet in den Gate-Knoten, ausgelöst durch den *Self Turn*-ON. Gleichzeitig ist der entgegengesetzte Einfluss auf den Verschiebungsstrom durch die *Miller*-Rückwirkung aufgrund der geringeren Spannungsrückwirkung geringer ausgeprägt. In Summa führt das zu einer stärkeren Anhebung der Gate-Emitter-Spannung.

Für höher induktive Kurzschlussfälle I mit gleicher Treiberankopplung führt bereits eine geringere Stromänderung zu einer deutlich größeren induzierten Spannung.



Abbildung 5.9.: Experiment: Kurzschlussfall I eines Trench-Feld-Stopp-IGBT $(U_{Zk} = 3.6 \text{ kV}, I_{nom} = 750 \text{ A})$



Abbildung 5.10.: Simulation: Vergleich eines gewöhnlichen Einschaltvorganges bei I_{nom} (durchgezogen) mit dem Kurzschlussfall I (gestrichelt) eines Planar-Feld-Stopp-IGBT ($U_{Zk} = 3,6 \text{ kV}, I_{nom} = 600 \text{ A}$)

Die entsprechend höhere Kollektor-Emitter-Spannungsänderung verstärkt den Einfluss des *Miller*-Effektes auf den Verschiebungsstrom vom Drift-Gebiet zum Gate-Knoten. Zeitgleich führt die reduzierte Kollektor-Emitter-Spannung zu einem geringeren Einfluss des *Self Turn-*ON, wodurch der Anteil des *Self Turn-*ON am Verschiebungsstrom, ausgehend vom Drift-Gebiet zum Gate-Knoten, sinkt. Dadurch wird die Gate-Emitter-Kapazität zunächst weniger stark geladen. Dieser Rückwirkungsmechanismus wurde in der Analyse dieser Arbeit als Spannungsabhängigkeit des *Self Turn-*ON in Abschnitt 4.1 beschrieben.

Der steigende Kollektor-Strom in Abbildung 5.9 bewirkt im hoch- wie auch im niederinduktiven Kurzschlussfall I einen steigenden Spannungsabfall über dem Inversionskanal. Sobald dieser der Differenz zwischen aktueller Gate-Emitter-Spannung und Threshold-Spannung des IGBT entspricht, wird der Inversionskanal nach [Lut12] als abgeschnürt bezeichnet. Mit dieser Randbedingung kann der Elektronenstrom bei steigendem Kollektor-Strom nicht mehr ansteigen. In diesem Fall wird der Elektronenstromanteil über die Gate-Emitter-Spannung vorgegeben. Aufgrund des weiteren Kollektor-Stromanstieges, muss der Löcherstromanteil zunehmen, was zum Ausräumen des bisher aufgebauten Plasmas führt. Dadurch nimmt der IGBT Spannung auf. Während des Entsättigungsvorganges bewirkt die positive Kollektor-Emitter-Spannungsänderung in Kombination mit dem *Self Turn*-ON einen Verschiebungsstrom vom Drift-Gebiet in den Gate-Knoten. Zu diesem Zeitpunkt trägt der Verschiebungsstrom vom Drift-Gebiet in den Gate-Knoten zusätzlich zum Treiberstrom zur Ladung der Gate-Emitter-Kapazität bei.

Dadurch kann die Gate-Emitter-Spannung deutlich über die Treiberspannung steigen, wodurch ein negativer Gate-Strom vom Gate-Knoten zum Treiber fließt. Dieser muss entsprechend groß sein, da die Gate-Emitter-Spannungsspitze erst beim 1,2-fachen der Treiberspannung erreicht ist. Zu diesem Zeitpunkt kompensiert der Gate-Strom den Verschiebungsstrom vom Drift-Gebiet in den Gate-Knoten. Sobald zum Zeitpunkt t_2 in Abbildung 5.9 die Kollektor-Emitter-Spannung mehr an, weshalb die Stromänderung zu null wird. An diesem Punkt ist die Kollektor-Stromspitze erreicht. Durch die darauffolgende negative Kollektor-Stromänderung wird an der Kommutierungskreisinduktivität eine Spannung induziert, was sich in einer Kollektor-Emitter-Spannungsspitze äußert. Der Kollektor-Strom klingt folglich auf den stationären Kurzschlussstrom ab, welcher bei t_3 erreicht ist. Der sinkende stationäre Kollektor-Strom ist nach [Lut12] das Resultat der Erwärmung des IGBT. Ab t_4 wird der Kurzschluss mit einem vergleichsweise großen Abschaltwiderstand abgeschaltet, um die bereits in der Übersicht erwähnte Überspannung gering zu halten.

5.2.2. Kurzschlussfall II

Zunächst werden in diesem Abschnitt die bisherigen aus der Literatur bekannten Vorgänge während des Kurzschlussfalles II erläutert. Insofern erfolgt die Beschreibung der Transiente ohne die Beachtung des *Self Turn-ON*. Anschließend wird in Abschnitt 5.2.2.1 der Einfluss der Änderung von Ladungsträgern im Bereich des Steuerkopfes des IGBT analysiert. Hierdurch kann im Vergleich mit der Beschreibung in der Literatur nachgewiesen werden, dass der *Self Turn-ON* einen prägenden Einfluss auf die Kurzschlusstransiente hat. Erst durch diesen Nachweis kann eine vollständige Beschreibung der Rückwirkungsmechanismen des Leistungskreises auf den Steuerkreis des IGBT erfolgen.

Im Gegensatz zum Kurzschlussfall I setzt beim Fall II das Kurzschlussereignis ein, während der IGBT gerade Strom führt. Ausschlaggebend für das Kurzschlussereignis können beispielsweise Steuer- oder Isolationsversager sein. Abermals bildet sich ein Kurzschlusspfad, dessen Impedanz vom Ausfallmechanismus und entsprechend von der Verbindung zum Zwischenkreiskondensator abhängig ist.

Der Schalter IGBT_{DUT,1} in Abbildung 5.8 befindet sich im Durchlasszustand und leitet entsprechend der Abbildung 5.11 den Laststrom. Zu diesem Zeitpunkt ist der IGBT mit dem Elektronen-Loch-Plasma durchflutet. Zum Zeitpunkt t_0 setzt der Kurzschluss ein. Der Spannungsabfall über der Kurzschlussinduktivität, beispielsweise bestehend aus L_{σ} und $L_{Ks,nieder}$, führt zu einem entsprechenden Stromanstieg.



Abbildung 5.11.: Experiment: Kurzschlussfall II eines Planar-Feld-Stopp-IGBT (3,6 kV / 25 A) mit $I_{Last} = I_{nom}$

Der Stromanstieg ist verbunden mit einem geringen Anstieg der Durchlass-Spannung des IGBT entsprechend dessen stationärer Ausgangskennlinie. Die geringe Spannungsänderung in Kombination mit einer im Durchlass großen *Miller*-Kapazität wurde bisher als Ursache für die Anhebung der Gate-Emitter-Spannung betrachtet [Lut12; Kop10; Bas14; Fuh16a; Mus02].

Im Rahmen dieser Arbeit wird verdeutlicht, dass in diesem Arbeitspunkt eine Änderung der Ladungsträgerkonzentrationen unterhalb des Gate-Oxids im Drift-Gebiet für die Anhebung der Gate-Emitter-Spannung verantwortlich ist. Die steigende Gate-Emitter-Spannung bewirkt ihrerseits einen leitfähigeren Inversionskanal, wodurch der Elektronenstrom in einem konstanten Verhältnis zum Kollektor-Strom steigen kann. Sobald allerdings der Spannungsabfall über dem Kanal der Differenz zwischen der Gate-Emitter-Spannung und der Threshold-Spannung entspricht, wird der Elektronenkanal abgeschnürt. Dadurch wird der Elektronenstrom begrenzt, sodass bei steigendem Kollektor-Strom der Löcherstrom stärker steigen muss. Dementsprechend sinkt emitterseitig der Elektronenstromanteil am Gesamtstrom. Dadurch, dass mehr Löcher für den Laststromfluss benötigt werden, als durch den Elektronenstrom injiziert werden können, erfolgt der Abbau des Plasmas und der IGBT beginnt verstärkt Spannung aufzunehmen. Durch den Abbau des Plasmas verschiebt sich die Raumladungszonengrenze in Richtung des Kollektors. Dieser Vorgang wird durch [Lut12] für die Beschreibung der Rückwirkung des Leistungskreises auf den Steuerkreis des IGBT genutzt. Demzufolge sinkt die Miller-Kapazität, während zeitgleich die Spannungsänderung zunimmt. In [Lut12] wurde die Änderung der Miller-Kapazität in Kombination mit der Kollektor-Emitter-Spannungsänderung analog zum Kurzschlussfall I im Miller-Effekt zusammengefasst. Insofern bildet dieser Effekt in [Lut12] die Grundlage für das Verständnis der Rückwirkung vom Leistungskreis auf den Steuerkreis des IGBT während der Spannungsflanke des Entsättigungsvorganges. In Abschnitt 5.2.2.1 wird die Gate-Rückwirkung differenzierter betrachtet, sodass die Einflussgrößen und die physikalischen Vorgänge klar herausgestellt werden. Damit novelliert sich das Verständnis zu den Rückwirkungen während der Spannungsflanke des Entsättigungsvorganges.

Sobald die Kollektor-Emitter-Spannung der Zwischenkreisspannung entspricht, liegt über der Kurzschlussinduktivität keine Spannung mehr an, sodass die Amplitude des Kurzschlussstromes erreicht ist. Durch die Rückwirkung der Kollektor-Emitter-Spannung auf den Gate-Knoten nach [Lut12] wurde in der Messung die Gate-Emitter-Spannung deutlich über die Treiber-Spannung angehoben. Dadurch, dass der *Miller*-Effekt stagniert, kann der Treiber die Gate-Emitter-Kapazität entladen. Die Entladung der Gate-Emitter-Kapazität führt zu einer sinkenden Gate-Emitter-Spannung und damit zu einer Reduktion des Kanalstromes. Eine Reduktion des Elektronenstromes bewirkt zeitgleich eine entsprechend starke Reduktion des Löcherstromes, da sich im Bereich der Hochinjektion die Drift-Geschwindigkeiten zwischen Elektronen und Löchern angenähert haben. Insofern sinkt der Kollektor-Strom und an der Kurzschlussinduktivität wird eine Spannung induziert, was schlussendlich zu der Kollektor-Emitter-Spannungsspitze führt. Zusätzlich zu dem Treiberstrom führt der *Self Turn*-OFF nach [Böh14] und [Bas14] zu einer verstärkten Entladung der Gate-Emitter-Kapazität. Dabei resultiert der *Self Turn*-OFF aus dem negativen Anstieg des Kollektor-Stromes.

Der Einfluss der Treiberanbindung während des Kurzschlussfalls wird in [Fuh16a] in Abschnitt 3.4 erläutert und ist auf der Abbildung 3.6 auf Seite 37 dargestellt. Zum einen wird deutlich, dass selbst bei $0\,\Omega$ Gate-Widerstand und damit perfekter Treiberanbindung eine Kollektor-Stromspitze vorhanden ist, welche durch das Plasma gespeist wird. Zum anderen bewirkt die Vergrößerung des Gate-Widerstandes, dass die Gate-Emitter-Spannung nach [Fuh16a] stärker durch die Miller-Rückwirkung anhoben wird. Damit geht eine höhere Kollektor-Stromspitze einher. Außerdem wird durch [Fuh16a] geschlussfolgert, dass der IGBT abhängig von der Treiber-Anbindung intrinsisch oder Gate-Strom-gesteuert entsättigt. Von einer intrinsischen Entsättigung wird gesprochen, wenn der Spannungsanstieg während der Flanke konstant bleibt. Das ist laut [Fuh16a] bis 100 m Ω der Fall. Dabei ist der Spannungsanstieg nach [Fuh16a] durch den Laststrom und damit von der Höhe des Plasmas und dessen Ausräumungsgeschwindigkeit bestimmt. Sobald der Gate-Widerstand zunimmt, sinkt die Spannungssteilheit, während die Kollektor-Stromspitze steigt. Das Kurzschlussverhalten wird nach [Fuh16a] stärker durch die Miller-Rückwirkungen beeinflusst. Folglich hat ein höherer Laststrom und damit ein höheres Plasma einen geringeren Einfluss auf den Kurzschlussverlauf und die Miller-Rückwirkungen werden nach [Fuh16a] zum dominierenden Faktor. Hingegen widerspricht [Bas14] dem Auftreten einer Kollektor-Stromspitze bei *intrinsischer* Entsättigung. Dabei sei bei einer Anbindung des Gate-Knotens mit 0Ω , also perfekter Klemmung, der Entsättigungsvorgang allein durch das statische Ausgangskennlinienfeld des IGBT für die entsprechenden Treiberspannung vorgegeben. Dabei werden etwaige dynamische Vorgänge durch [Bas14] vernachlässigt.

Zusätzlich wird laut [Bas14] die Gate-Emitter-Spannung in diesem Intervall durch den Self Turn-OFF beeinflusst. Der rückläufige Strom führt trotz steigender Kollektor-Emitter-Spannung nach [Böh14] zu einer negativen Änderung der elektrischen Feldstärkespitze. Das führt entsprechend [Bas14] dazu, dass die Gate-Emitter-Kapazität neben der Entladung durch den Treiber parasitär durch den Self Turn-OFF entladen wird. Schlussendlich stellt sich der Kollektor-Strom auf den stationären Kurzschlussstrom entsprechend dem stationären Ausgangskennlinienfeld ein.


Abbildung 5.12.: Experiment: Kurzschlussfall II eines Trench-Feld-Stopp-IGBT als Single-Chip-Ausführung (6,5 kV / 31,25 A) bei $U_{Zk} = 500 \text{ V}$ und $I_{Last} = 31,25 \text{ A}$

Zusätzlich kann nach [Bas14] die Gate-Emitter-Spannung derart durch den Self Turn-OFF beeinflusst werden, dass der IGBT quasi abschaltet und erneut auf einen Kurzschluss einschaltet. Dieses Verhalten ist in Abbildung 5.12 sichtbar und der in [Bas14] beschriebene Self Turn-OFF kann sogar zu einem Ausfall des IGBT führen. Dabei zeigt die Abbildung 5.12 ein zu [Bas14] vergleichbares Experiment, bei dem ebenfalls ein Self Turn-OFF und ein zweiter anschließender Kurzschluss erkennbar sind. Es wurde ein IGBT als Single-Chip-Ausführung genutzt, dessen Gate-Kreis deutlich niederimpedanter als unter Nennbedingungen angebunden ist. Der Einfluss des Effekts des Self Turn-OFF wird dabei bereits nach der ersten Kollektor-Stromspitze bei t_1 sichtbar. Grundsätzlich besteht nach [Lut12] die Annahme, dass eine große positive Kollektor-Emitter-Spannungsänderung bei geringer Miller-Kapazität zu einem Ladestrom in den Gate-Knoten führt. Diese liegt bis etwa $t = 1.9 \,\mu s$ vor und dennoch kann die Gate-Emitter-Spannung bis auf $u_{GE} / U_{T1,+} = 0.8$ absinken, weshalb der Kollektor-Strom auf den halben Laststrom absinkt. Der Effekt wird nach [Bas14] durch den Treiber und die negative Kollektor-Emitter-Spannungsänderung überkompensiert, sodass die Gate-Emitter-Spannung wieder angehoben wird. Dadurch setzt der Kurzschluss erneut ein. Im Gegensatz zum vorherigen Kurzschlusseinsatz dürfte aufgrund des bereits erfolgten Entsättigungsvorganges kaum noch Plasma im IGBT vorhanden sein, sodass sich nach [Bas14] ein hoch induktiver Kurzschlussfall I anschließt. In [Bas14] ist der nachfolgende Entsättigungsvorgang deutlich schneller, was dem geringen Plasmaanteil zugrunde liegen soll. Dieses Verhalten kann der Abbildung 5.12 nicht entnommen werden, wenngleich nach der Kollektor-Stromspitze der Self Turn-OFF erneut einsetzt. Zum gleichen Zeitpunkt wird der IGBT abgeschaltet.

Im Falle einer Zerstörung während des zweiten Endsättigungsprozesses wird der Vorgang in [Bas14] mit einer Filamentierung begründet. Solch ein Effekt ist üblicherweise dadurch gekennzeichnet, dass sich der Strom inhomogen über die Chipfläche verteilt und sich so inhomogene Ladungsträgerverteilungen ausbilden. Beispielsweise kann nach [Lut12] eine Avalanche-Generation durch Überschreiten der kritischen Feldstärke dazu führen, dass sich im Bereich zwischen Emitter und Kollektor des Chips ein negativ differentieller Widerstand einstellt. Dadurch steigt in diesem Bereich die Stromdichte und ein Filament stellt sich ein. Durch die mitkoppelnde Wirkung des Effekts nimmt die Stromdichte stetig zu, bis das Bauelement seine Sperfähigkeit verliert. In Bezug auf die Abbildung 5.12 wird die Filamentierung nach [Bas14] dadurch getriggert, dass die Gate-Emitter-Spannung der einzelnen IGBT-Zellen durch den Self Turn-OFF asynchron unter deren Threshold-Spannung fallen. Folglich übernehmen immer weniger Zellen den Strom, wodurch die Stromdichte pro Kanal steigt und dort mehr Verlustleistung entsteht. Diese wiederum führt nach [Bas14] zu einer punktuellen Erwärmung, wodurch die Threshold-Spannung sinkt und der Kanal besser leitet. Schlussendlich steigt die Stromdichte durch die thermische Mitkopplung weiter, sodass es dazu führen kann, dass ein Kanal den kompletten Rest-Kollektor-Strom führt. Als besonders sensible Regionen haben sich laut [Bas14] Bereiche nahe des Chip-Randgebietes dargestellt. Diese Art der Filamentierung kann vermieden werden, sofern die Gate-Induktivität verkleinert oder der Gate-Widerstand erhöht wird. Nach [Bas14] bewirkt ein höherer Gate-Widerstand einen verstärkten Einfluss des Self Turn-OFF. Zeitgleich wird der kritische Bereich, in dem eine höhere Filamentierungswahrscheinlichkeit vorliegt, schneller durchlaufen. Eigene Kurzschlussmessungen haben ergeben, dass der Kollektor-Strom durch eine hochohmige Verbindung zwischen IGBT und Treiber sogar bis auf null absinken kann. Dadurch sinkt der Kollektor-Strom bis auf null, wodurch eine Oszillation zwischen der Sperrkapazität des IGBT und dem Zwischenkreiskondensator bewirkt wird. Der IGBT wird durch den immer noch aktivierten Treiber erneut eingeschaltet, was allerdings in Abbildung 5.12 nicht erkennbar ist. Die mit dem erneuten Einschalten folgende Transiente entspricht der eines Kurzschlussfalles I. Grundsätzlich kann der Effekt des erneuten Einschaltens nach [Bas14] durch eine externe Gate-Emitter-Kapazität gedämpft oder der Einfluss der Gate-Induktivität durch eine Chip-nahe Gate-Emitter-*Clamping*-Diode reduziert werden.

Die Gefahr von Filamentierungsprozessen, welche in [Kop10] beschrieben wurden, ist besonders beim Kurzschlussfall II von Bedeutung. Dabei stellt [Kop10] heraus, dass der IGBT während der Spannungsflanke des Entsättigungsvorganges in einem Bereich betrieben werden kann, in dem die Robustheit des IGBT stark reduziert ist. Dabei fokussiert [Kop10] den *Miller*-Effekt als ausschlaggebenden Einflussfaktor auf den Entsättigungsvorgang, welcher in Kombination mit einer geringen Kurzschlussinduktivität und einem hochohmigen Gate-Kreis zu einer höheren Anhebung der Gate-Emitter-Spannung führen kann. Dadurch entsättigt der IGBT erst bei höheren Kollektor-Strömen, wodurch nach [Kop10] die Gefahr von Filamentierungen innerhalb des IGBT steigt. Durch den im folgenden Abschnitt nachgewiesenen *Self Turn-ON* kann verdeutlicht werden, dass der *Self Turn-ON* gemeinsam mit dem *Miller-Effekt* einen entscheidenden Einfluss auf den Verlauf der Gate-Emitter-Spannung und damit auf die Gefahr von Filamentierungen hat.

5.2.2.1. Experimentelle Evaluation des Einflusses des Self Turn-ON

Die vorangegangenen Erkenntnisse haben gezeigt, dass eine reine Betrachtung der Gate-Rückwirkungen auf Grundlage einer Spannungsänderung an der *Miller*-Kapazität in Kombination mit einem zustandsabhängigen Wert der *Miller*-Kapazität des IGBT nur eingeschränkt die Realität abbildet. Im Folgenden werden Untersuchungen getätigt, die den Einfluss dynamischer Ladungsträgerbewegungen und damit den Einfluss des *Self Turn*-ON auf den Verlauf der Kurzschlusstransiente nachweisen.

Zunächst werden zwei IGBT in einem Experiment parallel geschaltet, wobei einer den Kurzschluss erfährt, während der andere in unterschiedlichen Zuständen verharrt. Durch die Parallelschaltung kann der Einfluss der Spannungs- und von der Stromflanke separiert werden. Dadurch kann das Verständnis zu den Hintergründen, welche zur Gate-Rückwirkung führen, vertieft werden.



(a) Aufbau des Experimentes, Ergebnisse dargestellt in Abbildung 5.14



(b) Aufbau der Simulation eines Kurzschlussfalls II mit parallelgeschalteten IGBT

Abbildung 5.13.: Topologien für die Analyse des Kurzschlussfalles II; beide Abbildungen stellen Erweiterungen aus der Veröffentlichung [Hen18] (a) S. 117, b) S. 115) dar

Die entsprechenden Untersuchungen wurden in [Mün17b] bereits publiziert. Die Topologie des Experimentes ist in Abbildung 5.13a dargestellt. Hierbei handelt es sich um eine Topologie, mit der IGBT₁ den Kurzschlussfall II erfährt. Zunächst wird IGBT₁ mit $U_{T1,+} = +15 V$ eingeschaltet, wobei IGBT₂ und IGBT₃ abgeschaltet verbleiben. In Reihe zum IGBT₃ liegt die Kurzschlussinduktivität L_{KS} , die in Summe mit $L\sigma$ die effektive Kurzschlussinduktivität während der positiven Stromflanke des Kurzschlussfalls II bildet. Für das Experiment werden Planar-Feld-Stopp-IGBT als Single-Chip-Ausführung (6,5 kV / 25 A) genutzt. Im Abschnitt 4.3 hat sich der Planar-IGBT im Vergleich zum Trench-IGBT als deutlich empfindlicher gegenüber dem Self Turn-ON herausgestellt. Zeitgleich wird der Effekt der relativen Streuinduktivität ausgenutzt, sodass aufgrund der Skalierung von einer Voll-Modulanordnung auf eine Single-Chip-Anordnung die Einflüsse induktiver Spannungsabfälle auf die Gate-Emitter-Spannung reduziert werden. Der Gate-Widerstand kann im Vergleich zu Voll-Modulen vergrößert werden, sodass beispielsweise der Einfluss der Induktivität der Gate-Leitungen reduziert wird. Etwaige Mitkopplungen aufgrund des Kollektor-Stromes können demzufolge einfacher beobachtet werden. Die effektive Kurzschlussinduktivität wurde auf 3,9 µH gesetzt, was für ein Voll-Modul eine entsprechende Kurzschlussinduktivität von 162,5 nH bedeuten würde. Demzufolge handelt es sich hierbei um einen niederinduktiven Kurzschlussfall II. Die Messung wird mit einer Zwischenkreisspannung U_{Zk} von 1,5 kV mit einem Laststrom entsprechend dem Nennstrom des IGBTs durchgeführt.

In Abbildung 5.14 sind die Messergebnisse zu diesem Experiment dargestellt, die ab dem Zeitpunkt, kurz bevor der Nennstrom des IGBT₁ (25 A) in der Lastinduktivität aufgebaut wurde, beginnen. Dabei wirkt es, als wenn IGBT₂ mit $u_{GE,2} / U_{T1,+}$ ebenfalls eingeschaltet ist. Jedoch wurde IGBT₂ mit U_{T2,+} = +3V abgeschaltet und die Gate-Emitter-Spannung von IGBT₂ rechnerisch mit +12V auf den Wert der Gate-Emitter-Spannung von IGBT₁ angeglichen. Durch diese Vereinfachung wird ein Unterschied in den Gate-Emitter-Spannungen sofort optisch erkennbar. Die Abschaltung des IGBT₂ mit U_{T2,+} = +3V hat den Hintergrund, dass bisher nur von der Rückwirkung über den spannungsabhängigen *Miller*-Effekt ausgegangen werden soll. Diese Beschreibung basiert auf [Lut12] und [Fuh16a], bei der die *Miller*-Kapazität spannungsabhängig und ihr Wert antiproportional zur Kollektor-Gate-Spannung ist. Gleichzeitig soll der Einfluss des Kollektor-Stromes im Vergleich beider IGBT nachgewiesen werden, weshalb IGBT₂ abgeschaltet sein muss. Dabei bildet U_{T2,+} = +3V einen ausreichenden Abstand zur Threshold-Spannung des IGBT₂, sodass dieser aufgrund der Rückkopplung über den *Miller*-Effekt nicht einschaltet werden kann.

Zu Beginn der Messung ist der Betrag der Kollektor-Gate-Spannung von $IGBT_1$ größer als der des $IGBT_2$.



Abbildung 5.14.: Experiment: Kurzschlussfall II eines $IGBT_1$ als Single-Chip-Ausführung $(6,5 \text{ kV} / 25 \text{ A}; Planar-Feld-Stopp-Technologie})$ mit $U_{Zk} = 1,5 \text{ kV},$ $I_{Last} = I_{nom}$ und $U_{T1,+} = +15 \text{ V},$ der mit $IGBT_2$ (6,5 kV / 25 A; Planar-Feld-Stopp-Technologie) parallel geschaltet wurde, $IGBT_2$ mit $U_{T2,+} = +3 \text{ V}$ abgeschaltet; bereits veröffentlicht in [Mün16b]

Demzufolge müsste die Miller-Kapazität des IGBT₁ kleiner als die des IGBT₂ sein. Im Gegensatz zum IGBT₂ ist IGBT₁ direkt am Kurzschluss beteiligt, während IGBT₂ über seine Kollektor- und Emitter-Anbindung lediglich die Spannungsaufnahme des IGBT₁ sieht. Dadurch, dass IGBT₂ nicht am Stromfluss beteiligt ist, kann durch den Vergleich der Gate-Emitter-Spannungen zwischen strom- und spannungsbeeinflusster Rückwirkung auf den Gate-Knoten des jeweiligen IGBT unterschieden werden. Durch die Vorgabe der Spannungsänderung durch IGBT₁ bei einsetzendem Kurzschluss müsste eine entsprechend stärkere Miller-Rückwirkung auf den Gate-Knoten des IGBT₂ zu erwarten sein.

Der Kurzschluss wird mit dem Einschaltvorgang des $IGBT_3$ eingesetzt. In Abbildung 5.14 ist dieser Zeitpunkt anhand einer Einkopplung in Form einer Oszillation auf beide Gate-Emitter-Spannungen ersichtlich. Zum Zeitpunkt t_0 beginnt IGBT₃ durchzuschalten, sodass der Kollektor-Strom von IGBT₁ ansteigt. IGBT₂ verbleibt abgeschaltet, sodass dieser kein Bestandteil des Kurzschlusspfades ist. Durch den *Self Turn*-ON wird die Gate-Emitter-Spannung des IGBT₁ im Gegensatz zu der von IGBT₂ angehoben. Beide Kollektor-Gate-Spannungen erfahren die gleiche Spannungsänderung und obwohl die *Miller*-Kapazität des IGBT₂ vermeintlich größer als die von IGBT₁ sein sollte, verbleibt die Gate-Emitter-Spannung des IGBT₂ unbeeinflusst.

Erst sobald IGBT₁ bei etwa dem ungefähr Neunfachen seines Nennstromes beginnt zu entsättigen, wird die Gate-Emitter-Spannung von IGBT₂ um den gleichen Wert wie die von IGBT₁ angehoben. Diese Messung bestätigt, dass eine kollektorstromabhängige Rückkopplung für die Anhebung der Gate-Emitter-Spannung des IGBT₁ bis zum Einsetzen des Entsättigungsvorganges wirksam sein muss. Damit liegt zunächst die Vermutung nahe, dass die Ursache hierfür mit dem *Self Turn*-ON begründet werden kann, was in Abschnitt 5.2.2.2 nachgewiesen wird. Ebenso interessant ist die Tatsache, dass das Maximum der Gate-Emitter-Spannung von IGBT₁ zeitlich vor dessen Entsättigung liegt. Trotz positiven Kollektor-Emitter-Spannungsanstiegs nimmt die Gate-Emitter-Spannung ab, sobald der Kollektor-Stromanstieg von IGBT₁ zu sinken beginnt. Das weist darauf hin, dass der Verschiebungsstrom, welcher durch den vermeintlichen *Self Turn*-ON verursacht wird, wieder abnimmt. Damit kann der Treiber die Gate-Emitter-Kapazität entladen bis sich bei t = 1,25 µs ein Spannungsplateau einstellt. Dieses Plateau bildet sich aus dem neuen Gleichgewicht, bestehend aus treiberseitigem Entladestrom und dem Verschiebungsstrom, welcher durch die spannungsabhängige Rückkopplung (*Miller*-Effekt) hervorgerufen wird.

5.2.2.2. Simulative Untersuchung des Experimentes mit passiv parallel geschaltetem IGBT₂

Im Folgenden wird anhand einer dem Experiment in Abbildung 5.14 entsprechenden Simulation eine Analyse des elektrischen Feldes sowie der Ladungsträgerkonzentration in beiden IGBT getätigt. Neben der Erläuterung des Verhaltens im Experiment kann damit schlussendlich die Bedeutung des Self Turn-ON während des Kurzschlussfalles II nachgewiesen und aufgeschlüsselt werden. Für die Simulationen wird analog zum Experiment die Topologie in Abbildung 5.13 b) genutzt. Dabei ist die Lastdrossel aus dem Experiment durch eine Stromquelle, welche parallel zu beiden IGBT angeschlossen ist, ersetzt worden. Im Gegensatz zum Experiment wird der IGBT₂ mit $U_{GE} = +5.5 \text{ V}$ gegenüber $U_{th} = +7 V$ ausgeschaltet. Die Differenz zu der Threshold-Spannung kann in der Simulation verringert werden, da eine niederimpedantere Anbindung an die Treiberquelle möglich ist. Dadurch wird die Differenz zwischen den Kollektor-Gate-Spannungen reduziert, wodurch sich nach [Lut12] und [Fuh16a] ein vergleichbarer Miller-Effekt in beiden IGBT ausbilden sollte. Wie im vorangegangenen Experiment ist der Unterschied zwischen den Gate-Emitter-Spannungen beider IGBT zu Beginn der Simulation in Abbildung 5.15 nicht erkennbar. Analog zu Abbildung 5.14 wurde die Gate-Emitter-Spannung des IGBT₂ für einen vereinfachten Vergleich künstlich um $+9.5\,\mathrm{V}$ verschoben. Im Falle gleicher Spannungsflanken sollten sich vergleichbare Verschiebungsströme über die jeweilige Miller-Kapazität einstellen.



Abbildung 5.15.: Simulation: Kurzschlussfall II des IGBT₁ (6,5 kV / 600 A; Planar-Feld-Stopp-Technologie) mit $U_{Zk} = 3,6$ kV, $I_{Last} = I_{nom}$ und $U_{T1,+} = +15$ V, der mit IGBT₂ (6,5 kV / 600 A; Planar-Feld-Stopp-Technologie) parallel geschaltet wurde, IGBT₂ mit $U_{T2,+} = +5,5$ V abgeschaltet; bereits veröffentlicht in [Mün16b]

Zusätzlich werden im Vergleich zum Experiment beide IGBT mit $R_G = 0.1 \Omega$ an den jeweiligen Treiber angebunden. Ein parasitäres Einschalten des IGBT₂ durch die Ladung dessen Gate-Emitter-Kapazität wird daher nicht ermöglicht.

Durch die niederohmige Anbindung an den jeweiligen Treiber wird neben der Gate-Emitter-Spannung der Gate-Strom der IGBT dargestellt, sodass sich ein vollständiges Bild über die Gate-Rückwirkungen ergibt. Im Gegensatz zum Experiment kann auf die Diode D₁ sowie den Kurzschließer IGBT₃ verzichtet werden, wobei in $L_{KS,eff}$ die Induktivitäten L_{KS} und L_{σ} zusammengefasst wurden. In diesem Fall wird der Kurzschluss durch die Umschaltung der Spannungsquelle U_{Zk} von der Durchlassspannung des IGBT₁ auf die Zwischenkreisspannung eingesetzt. Die Diode D₁ beeinflusst den Verlauf des Kurzschlusses erst ab dem Punkt, ab dem die Kollektor-Emitter-Spannung die Zwischenkreisspannung überschreitet. Diese Gegebenheit ist erst ab t = 0,4 µs in Abbildung 5.15 erreicht, sodass der Vergleich der Simulation mit dem Experiment unter der Vernachlässigung der Diode zulässig ist. Erst ab t = 0,4 µs entsteht ein gravierender Unterschied.

Zum Zeitpunkt t_0 in Abbildung 5.15 erfolgt ein Sprung der Spannungsquelle U_{Zk} auf +3,6 kV, wodurch der Kurzschluss einsetzt. Bis zu diesem Zeitpunkt ist der IGBT₁ im stationären Durchlasszustand mit Plasma gesättigt.

Im Kurzschluss steigt der Kollektor-Strom des IGBT₁ entsprechend dem Spannungsabfall über der Kurzschlussinduktivität. Der IGBT₂ verbleibt abgeschaltet und ist damit nicht an der Führung des Kurzschlussstromes beteiligt. Dennoch ist in beiden IGBT ein Rückwirkungsmechanismus erkennbar, da der Gate-Strom des IGBT₂ ebenfalls ab t_0 in die negative Richtung steigt. Ein negativ steigender Strom bedeutet im Vergleich mit der Topologie in der Abbildung 5.13b einen Strom aus dem Gate-Knoten des IGBT in den Treiber. Die Ursache für diese Rückwirkung ist bei der Betrachtung der Abbildung 5.16a für IGBT₁ und in Abbildung 5.16b für IGBT₂ erkennbar. Dort sind die zeitlichen Änderungen der y-Komponente des elektrischen Feldes im Gate-Oxid entlang des Schnittes 1 von Abbildung 3.11a beider IGBT dargestellt, wobei die Zeitpunkte mit denen in Abbildung 5.15 übereinstimmen.





trischen Feldes im Gate-Oxid von IGBT₁



(c) Schnitt 2: Ladungsträger unterhalb des Gate-Oxids, welche das dE_v/dt im Gate-Oxid von IGBT₁ bewirken

(a) Schnitt 1: Auswertung der y-Komponente des elek- (b) Schnitt 1: Auswertung der y-Komponente des elektrischen Feldes im Gate-Oxid von $IGBT_2$



(d) Schnitt 2: Ladungsträger unterhalb des Gate-Oxids, welche das dE_v/dt im Gate-Oxid von IGBT₂ bewirken

Abbildung 5.16.: Simulation: Auswertung der Feldverläufe entlang des Schnittes 1 und der Änderung der Ladungsträgerkonzentrationen entlang des Schnittes 2 aus Abbildung 3.11a zu den Zeitpunkten markiert in Abbildung 5.15; bereits veröffentlicht in [Mün16b]

Dem grundsätzlich größeren Gate-Strom des $IGBT_1$ im Vergleich zum $IGBT_2$ liegen zwei ausschlaggebende Faktoren zu Grunde. Zum einen ist die Fläche des IGBT₁ gegenüber der des IGBT₂, über der die elektrische Feldänderung vorhanden ist, größer. Dieser Zusammenhang ist ersichtlich beim Vergleich beider Abbildungen 5.16a und 5.16b. Die Fläche, die für den Verschiebungsstrom in den Gate-Knoten ausschlaggebend ist, verläuft für IGBT₁ von x / x_{max,IGBT1} größer 0,18 sowie für IGBT₂ von x / x_{max,IGBT2} größer 0,22 bis zum Rand beider IGBT mit x_{max} . Insofern ist die aufgespannte Fläche für IGBT₁ größer als für IGBT₂. Über diesen Bereichen liegt eine gleich orientierte Änderung der elektrischen Feldstärke vor, wobei diese entsprechend der Abbildungen offensichtlich ortsabhängig variiert. Der flächenmäßige Unterschied zwischen beiden IGBT ist vermutlich auf den Einfluss des Stromflusses durch den Elektronenkanal des $IGBT_1$ und damit einhergehendem Spannungsabfall zurückzuführen. Zum anderen ist die Änderung des elektrischen Feldes zwischen den einzelnen Zeitpunkten für den $IGBT_1$ deutlich größer als für den IGBT₂. Die Ursache für diesen Unterschied wird durch den Vergleich der Ladungsträgerkonzentrationsänderungen unterhalb des Gate-Oxids ersichtlich. In Abbildung 5.16c und 5.16d sind dazu in logarithmischem Maßstab die Elektronen- und Löcherkonzentrationen an der Grenze des Drift-Gebietes zum Gate-Oxid abgebildet. Es handelt sich dabei um die Auswertung des Schnittes 2 von Abbildung 3.11a, welcher parallel zu Schnitt 1 durch die emitterseitige p-Wanne sowie das n⁺-Gebiet und das Drift-Gebiet entlang der Gate-Oxidgrenze verläuft.

Beim Vergleich von Abbildung 5.16c und 5.16d zeigt sich bei t_0 , dass die Elektronenkonzentration des IGBT₁ größer als die von IGBT₂ ist. Hierbei handelt es sich um die im Abschnitt 5.1 bereits beschriebene Elektronenakkumulationsschicht im Drift-Gebiet des Halbleiters. Die Schicht ist aufgrund der negativen Kollektor-Gate-Spannungen vorhanden, welche sich für beide IGBT aufgrund der unterschiedlichen Gate-Emitter-Spannungen unterscheiden.

Im Intervall zwischen t_0 bis t_2 ist in beiden IGBT ein deutlicher Abbau der Elektronen-Akkumulationsschicht in den Drift-Gebieten erkennbar, was durch Abbildung 5.16c und 5.16d deutlich wird. Aufgrund der logarithmischen Darstellung zeigt sich, dass die Änderung der Löcherkonzentration gegenüber der Elektronenkonzentration nahezu vernachlässigbar ist. Die Aufnahme der Kollektor-Emitter-Spannung durch IGBT₁ ist in Abbildung A.6 vergrößert dargestellt und bestimmt den Abbau der Akkumulationsschicht in IGBT₂. Der Einfluss der Änderung der Ladungsträgerkonzentration zeigt sich ebenfalls in der y-Komponente der elektrischen Feldstärke in Abbildung 5.17a und 5.17b. In dem genannten Intervall ist die Änderung der elektrischen Feldstärke für IGBT₁ bei y / y_{max,IGBT1} = 0 deutlich größer als bei IGBT₂. Außerdem zeigt sich im Vergleich mit der Definition in Abbildung 3.13, dass der lokale Feldstärkeeffekt die Feldstärke bei y / $y_{max,IGBT1} = 0$ maßgeblich verschiebt. Dieser Eindruck kann mit Hilfe der Abbildungen 5.17c und 5.17d bestätigt werden. Dort werden die Ladungsträgerkonzentrationen an der Gate-Oxidgrenze des Schnittes 3 bei y / $y_{max} = 0$ im Drift-Gebiet dargestellt. Zusammenfassend steigt durch den Abbau der Elektronenakkumulationsschicht bis zu t_2 der negative Gate-Strom beider IGBT, der durch die Anhebung der Gate-Emitter-Spannung in Abbildung 5.15 über den Gate-Widerstand fließt. Nach diesem Zeitpunkt, bei dem der IGBT₂ immer noch abgeschaltet ist, sinkt der Betrag des Gate-Stromes des IGBT₂, während der des IGBT₁ weiter zunimmt.



(a) Schnitt 3: Auswertung der y-Komponente des elektrischen Feldes entlang der y-Achse von IGBT₁



(c) Schnitt 3: Ladungsträger unterhalb des Gate-Oxids bei y / $y_{max} = 0$, welche das dE_y/dt im Gate-Oxid von IGBT₁ bewirken



(b) Schnitt 3: Auswertung der y-Komponente des elektrischen Feldes entlang der y-Achse von IGBT₂



tterhalb des Gate-Oxids (d) Schnitt 3: Ladungsträger unterhalb des Gate-Oxids dE_y/dt im Gate-Oxid bei y / $y_{max} = 0$, welche das dE_y/dt im Gate-Oxid von IGBT₂ bewirken

Abbildung 5.17.: Simulation: Auswertung der Feldverläufe entlang des Schnittes 3 und der Änderung der Ladungsträgerkonzentrationen bei y / y_{max} des Schnittes 3 aus Abbildung 3.11a zu den Zeitpunkten markiert in Abbildung 5.15; bereits veröffentlicht in [Mün16b] Die Ursache hierfür kann den Abbildungen 5.16c und 5.16d entnommen werden. Dabei ist erkennbar, dass die Elektronenakkumulationsschicht im Drift-Gebiet von IGBT₂ bei t_2 nahezu vollständig abgebaut wurde, sodass dieser Effekt als Ursache des Verschiebungsstromes vom Drift-Gebiet in den Gate-Knoten rückläufig sein muss. Dadurch, dass IGBT₁ vor dem Kurzschlussereignis eine höhere Elektronenkonzentration aufweist, ist diese Schicht zum Zeitpunkt t_2 noch vorhanden, sodass diese erst bei t_4 nahezu abgebaut ist. Demzufolge hält der Abbau der Elektronenkonzentration bei IGBT₁ länger an und verstärkt damit zusätzlich den negativen Gate-Strom.

Während beim Zeitpunkt t_3 der Gate-Strom des IGBT₂ fast gänzlich zu Null geworden ist, nimmt der Gate-Strom des IGBT₁ immer noch zu. Das rührt daher, dass ab diesem Zeitpunkt mit zunehmender Kollektor-Emitter-Spannung Löcher an der Gate-Oxidgrenze akkumulieren, was in Abbildung 5.17c erkennbar ist. Demzufolge ändert sich im Intervall zwischen t_3 und t_4 der tragende Bestandteil des Verschiebungsstromes für IGBT₁. Insofern ist die Annahme, die bei der Entwicklung des Ersatzschaltbildes in Abbildung 5.7 getätigt wurde, nur näherungsweise gültig. Folglich ist eine sprunghafte Änderung der Ursache des Verschiebungsstromes beim Vorzeichenwechsel der Kollektor-Gate-Spannung, bewirkt durch den *Self Turn*-ON, nicht erkennbar. Dennoch ist diese Betrachtung bei der Erstellung des Ersatzschaltbildes ausreichend. Zusammenfassend ändert sich im Bereich der Vorzeichenänderung der steigenden Kollektor-Gate-Spannung die Ursache für den *Self Turn*-ON kontinuierlich.

Ab t_4 nimmt der Gate-Strom des IGBT₂ in Abbildung 5.15 wieder zu. Dabei ist der betragsmäßige Anstieg der Gate-Ströme von t_4 bis t = 0,28 µs vergleichbar. Dieses Verhalten ist vermutlich auf den *Miller*-Effekt zurückzuführen, also die Auswirkung der globalen Feldbeeinflussung über die in Abschnitt 3.2.2.2 und 3.3 berichtet wurde. Ab t = 0,28 µs nimmt der Gate-Strom des IGBT₁ ab. Das korreliert mit dem sinkenden Kollektor-Strom des IGBT₁. Dadurch ändert sich ab t_6 das Vorzeichen des Gate-Stromes von IGBT₁, sodass die Gate-Emitter-Kapazität vom Treiber geladen wird. Ursächlich hierfür ist ein Verschiebungsstrom, der vom Gate-Knoten in das Drift-Gebiet fließt und damit die Gate-Emitter-Kapazität entlädt.

Im Gegensatz zu $IGBT_1$ verbleibt der Gate-Strom des $IGBT_2$ im Negativen. Insofern zeigt sich zu diesem Zeitpunkt ein gegensätzlicher Einfluss des *Self Turn*-ON sowie des *Miller*-Effektes auf den Verschiebungsstrom vom Drift-Gebiet in den Gate-Knoten. Der $IGBT_2$ ist am Kurzschluss nicht beteiligt, sodass bei gleicher Kollektor-Emitter-Spannungsänderung der Verschiebungsstrom vom Drift-Gebiet in den Gate-Knoten positiv ist. Das führt zu einem negativen Gate-Strom seitens des Treibers. Im Vergleich zum $IGBT_2$ wirken beim $IGBT_1$ beide Einflussgrößen, wobei der *Self Turn*-ON offensichtlich einen größeren Einfluss auf den Verschiebungsstrom hat. Aufgrund des Abbaus der Löcherkonzentration wird der Verschiebungsstrom vom Drift-Gebiet zum Gate-Knoten negativ, sodass die Gate-Emitter-Kapazität entladen wird. Sobald die Gate-Emitter-Spannung des IGBT₁ unterhalb der Treiberspannung liegt, fließt ein positiver Gate-Strom. Zusammenfassend zeigt sich anhand dieser Kurzschlussfall II Simulation, dass der *Miller*-Effekt sowie der *Self Turn*-ON zeitgleich während der Spannungsflanke einen Einfluss auf den Verschiebungsstrom vom Gate-Knoten in das Drift-Gebiet haben. Die Stärke des Einflusses ist dabei von der Kollektor-Emitter-Spannung beziehungsweise deren Änderung abhängig.

5.2.2.3. Simulative Untersuchung des Einflusses des *Self Turn-ON* im Vergleich zum MOSFET

Die bisherige Analyse hat den Einfluss des *Self Turn*-ON bereits bestätigt. In der Analyse von Abschnitt 5.2.2.2 unterscheiden sich die Kollektor-Gate-Spannungen aufgrund unterschiedlicher Gate-Emitter-Spannungen. Zudem ist der IGBT₂ nicht am Kurzschluss beteiligt, sodass von unterschiedlichen *Miller*-Kapazitäten ausgegangen werden kann. Das liegt daran, dass der Verlauf der elektrische Feldstärke des IGBT₂ aufgrund des nicht vorhandenen Plasmas ein anderer als der von IGBT₁ sein muss. Demzufolge unterscheiden sich die Weiten der Raumladungszonen beider IGBT bei gleicher Kollektor-Emitter-Spannung, sodass von unterschiedlich großen *Miller*-Kapazitäten ausgegangen werden kann. Mittels einer Simulation mit einem MOSFET statt eines IGBT, welcher zeitgleich am Kurzschluss beteiligt ist, soll der Einfluss gleicher Kollektor-Gate-Spannungen vor dem Einsetzen des Kurzschlusses nachgestellt werden. Die Abbildung 5.18 und der generelle Vergleich zwischen beiden Halbleitern wurde bereits in [Mün17a] veröffentlicht. Im Folgenden werden die Zusammenhänge detailliert beschrieben und anschließend diskutiert.

In 4.1 wurden bereits Untersuchungen mit einem MOSFET getätigt, der die gleiche Gate-Struktur wie ein IGBT besitzt und lediglich an seiner Rückseite verändert wurde. Mit der Parallelschaltung eines MOSFET statt des IGBT₂ kann der Einfluss des Löcherstromes vom Einfluss der *Miller*-Kapazität getrennt werden, sodass der Verschiebungsstrom im MOSFET das reine Resultat des *Miller*-Effektes ist. Dabei hat sich bereits in Abschnitt 4.2 die Einschaltflanke des MOSFET als rein spannungsabhängig erwiesen. Außerdem kann dadurch das bisher entstandene Bild, das zum einen die Reduktion von Elektronen und zum anderen die Akkumulation von Löchern unterhalb der Gate-Elektrode die Anhebung der Gate-Emitter-Spannung beschreibt, bestätigt werden. Dafür führt vor dem Einsatz des Kurzschlusses der MOSFET seinen Nennstrom. Mit dem Ansatz, dass die Miller-Kapazität eine Funktion der Kollektor-Gate- beziehungsweise der Drain-Gate-Spannung ist und der Randbedingung, dass beide Chip-Flächen gleich sind, müsste sich bei vergleichbarer Spannungsänderung eine vergleichbare Gate-Rückwirkung ausbilden. Die Simulationstopologie entspricht ebenfalls der vorherigen. Beim Vergleich der Kurzschlüsse von Abbildung 5.15 mit 5.18 ist auffällig, dass die Verläufe der Gate- und der Kollektor-Emitter-Spannung sowie des Kollektor-Stromes gleich bleiben. Demzufolge ist der Kurzschluss durch den IGBT₁ vorgegeben, weshalb die Entsättigungscharakteristik des IGBT die Rückwirkung auf den MOSFET vorgibt. Es zeigt sich beim MOSFET, dass mit Einsatz des Kurzschlusses ein Verschiebungsstrom vom Drain-Kontakt in den Gate-Knoten des MOSFET vorhanden ist. Dieser wirkt proportional zur Spannungsänderung und äußert sich in einer Elektronenreduktion unterhalb der Gate-Elektrode. Insgesamt ist der Verschiebungsstrom in den Gate-Knoten des MOSFET deutlich geringer als der des IGBT. Im Gegensatz zum IGBT wird der Gate-Strom des MOSFET auch nicht positiv sondern verbleibt negativ. Letztlich verdeutlicht sich dadurch erneut, dass die Rückwirkung auf den Gate-Knoten des IGBT einen durch Löcher dominierten Anteil aufweist. Hingegen kann die Rückwirkung auf den Gate-Knoten des MOSFET mit der gewöhnlichen Rückwirkung über die *Miller*-Kapazität interpretiert werden.



Abbildung 5.18.: Simulation: Kurzschlussfall II des IGBT₁ (6,5 kV / 600 A; Planar-Feld-Stopp-Technologie) mit $U_{Zk} = 3,6$ kV, $I_{Last} = I_{nom, IGBT} + I_{nom, MOSFET}$ und $U_{T1,+} = +15$ V, der einem MOSFET (6,5 kV / 1,47 A; Planar-Feld-Stopp-Technologie) parallel geschaltet wurde, MOSFET mit $U_{T2,+} = +15$ V eingeschaltet; bereits veröffentlicht in [Mün17a]

5.2.2.4. Simulative Untersuchung des Einflusses des *Self Turn-ON* mit passiv parallelgeschaltetem IGBT₂ bei gleicher Kollektor-Gate-Spannung

Bei der vorherigen Untersuchung wurde der Unterschied zwischen dem Einfluss des Self Turn-ON im Vergleich zum Miller-Effekt auf den Verschiebungsstrom vom Drift-Gebiet zum Gate-Knoten deutlich. Dabei zeigt sich, dass der Gate-Strom des IGBT₂ in Abbildung 5.15 im Intervall zwischen t_0 und t_3 deutlich ausgeprägter als der des MOSFET in Abbildung 5.18 ist, während sich die Verhältnisse am IGBT₁ nahezu gleichen. Der Unterschied zwischen dem MOSFET und IGBT₂ liegt in der Konzentration der Elektronen-Akkumulationsschicht. Diese ist beim IGBT₂ trotz gleicher Gate-Emitterrespektive Gate-Source-Spannungen ausgeprägter als beim MOSFET. Das führt dazu, dass bei gleicher Kollektor-Emitter- beziehungsweise Drain-Gate-Spannungsänderung unterschiedliche Verschiebungsströme vom Drift-Gebiet in den Gate-Knoten fließen. Es ist naheliegend, dass die quantitative Abhängigkeit der Akkumulationsschicht von der Gate-Emitter-Spannung bestimmt ist, sodass im Folgenden die Simulation aus Abschnitt 5.2.2.2 mit abgeschaltetem IGBT₂ bei höherer Gate-Emitter-Spannung unterschiebungsstrom vom Drift-Gebiet zum Gate-Knoten für IGBT₂ analysiert werden.

Für die Simulation wird der MOSFET durch IGBT₂ ersetzt und beide IGBT an dieselbe Treiberquelle angeschlossen. Dadurch ist sichergestellt, dass die Kollektor-Gate-Spannung beider IGBT vor dem Kurzschluss gleich ist. Dennoch soll der IGBT₂ nicht den Kurzschlussstrom führen, sodass dieser abgeschaltet verbleiben muss. Dafür wird dessen p-Wannen-Dotierung erhöht, damit die Threshold-Spannung des IGBT bei 20V liegt. In der Simulation wird der Kurzschlussfall II mit dem IGBT₁ durchgeführt, wohingegen $IGBT_2$ mit $U_{GE} = +15 V$ parallel abgeschaltet ist. Die Ergebnisse der Simulation sind in Abbildung 5.19 dargestellt. Es ist zu erkennen, dass $IGBT_1$ Strom führt, während das beim IGBT₂ nicht der Fall ist. Beide Gate-Emitter-Spannungen liegen übereinander. Sobald der Kurzschluss einsetzt, steigt die Gate-Emitter-Spannung von $IGBT_1$ sowie die von IGBT₂, was sich in dem negativen Gate-Strom äußert. Wenngleich beide eine positive Rückkopplung erfahren, laufen beide Gate-Ströme gleich zu Beginn auseinander. Während der Gate-Strom des IGBT₁ auf den Self Turn-ON gepaart mit der Miller-Rückwirkung zurückzuführen ist, wirkt sich beim IGBT₂ lediglich der Abbau der Elektronenakkumulationsschicht an dessen Gate-Oxidgrenze auf den Verschiebungsstrom vom Drift-Gebiet zum Gate-Knoten aus. Dabei unterscheiden sich die qualitativen Kurvenverläufe in Abbildung 5.19 gegenüber denen in Abbildung 5.15 nicht, was im Kern bedeutet, dass $IGBT_2$ den Kurzschluss von IGBT₁ nicht beeinflusst. Jedoch steigt nach t_2 in Abbildung 5.19 der Betrag des Gate-Stromes des IGBT₂ weiter an, während er in Abbildung 5.15 rückläufig ist.



Abbildung 5.19.: Simulation: Kurzschlussfall II des IGBT₁ (6,5 kV / 600 A; Planar-Feld-Stopp-Technologie) mit $U_{Zk} = 3,6$ kV, $I_{Last} = I_{nom}$ und $U_{T1,+} = +15$ V, der mit IGBT₂ (6,5 kV / 600 A; Planar-Feld-Stopp-Technologie) parallel geschaltet wurde, $U_{th,T2} = +20$ V, sodass IGBT₂ mit $U_{T2,+} = +15$ V abgeschaltet ist

Bei dem Vergleich der Gate-Stromkurven von IGBT₂ von Abbildung 5.19 und 5.15 liegen die Kurven bis t_2 nahezu übereinander. Ab diesem Zeitpunkt lässt der Verschiebungsstrom vom Drift-Gebiet in den Gate-Knoten in Abbildung 5.15 nach. Demzufolge kann bei vergleichbarer vorgegebener Kollektor-Emitter-Spannung von IGBT₁ in beiden Abbildungen der Unterschied nur innerhalb der Struktur des IGBT₂ liegen. Ursächlich dafür ist die höhere Elektronenakkumulationsschicht, die bei der Simulation mit der höheren Threshold-Spannung in Abbildung 5.19 vorliegt. Bei vergleichbarer Aufnahme der Kollektor-Emitter-Spannung wird in der Simulation mit der höheren Threshold-Spannung die Elektronenakkumulationsschicht deutlich länger abgebaut. Ebenso wird deutlich, dass der Abbau der Schicht stark von der Änderung des Kollektor-Emitter-Spannungsanstieges abhängig ist. Mit steigendem Anstieg der Kollektor-Emitter-Spannung nimmt demzufolge der Verschiebungsstrom vom Drift-Gebiet zum Gate-Knoten zu, sodass der Gate-Strom des IGBT₂ in Abbildung 5.19 nach t_2 nichtlinear ansteigt.

Sobald die Elektronenakkumulationsschicht wie in Abbildung 5.15 abgebaut ist, sinkt der Betrag des Gate-Stromes des IGBT₂ wieder. Damit sinkt der Einfluss des Abbaus der Elektronenakkumulationsschicht, bis ab $t = 0.23 \,\mu s$ nur noch der bisher bekannte spannungsabhängige *Miller*-Effekt den Verschiebungsstrom vom Drift-Gebiet in den Gate-Knoten treibt. Bei dem verursacht eine positive Spannungsänderung an der Kollektor-Gate-Kapazität den übrigen negativen Gate-Strom.

Solange eine positive Kollektor-Emitter-Spannungsänderung vorhanden ist, bleibt dieser Effekt bestehen. Die Zustände am $IGBT_1$ werden durch $IGBT_2$ nicht beeinflusst, was ebenfalls durch den Vergleich von Abbildung 5.15 mit 5.19 deutlich wird.

5.2.2.5. Simulative Untersuchung des Einflusses des *Self Turn-ON* mit vorhandenem Elektronen-Loch-Plasma im passiven IGBT₂

Die bisherigen Untersuchungen haben gezeigt, dass die Ladungsträgerkonzentrationen unterhalb des Gate-Oxids von IGBT₂ einen entscheidenden Faktor für die Rückwirkung während des Kurzschlussfalles II darstellen. Der Verlauf des Gate-Stromes von IGBT₁ lässt vermuten, dass das Elektronen-Loch-Plasma eine ebenso große Rolle für die Rückwirkung des *Self Turn*-ON spielt. Daher ist das Ziel der folgenden Untersuchung, dass der IGBT₂ ein vergleichbares Plasma wie der IGBT₁ enthält. Wie bei den vorherigen Untersuchungen soll der IGBT₂ den Kurzschluss des IGBT₁ nicht beeinflussen. Aufgrund dessen, dass der IGBT₂ erst Spannung aufnehmen kann, wenn sein Plasma ausgeräumt wird, ist schon von vorn hinein davon auszugehen, dass eine Rückwirkung stattfinden wird. Insofern wird die Aufnahme der Kollektor-Emitter-Spannung nicht mehr allein durch den IGBT₁ bestimmt.

Wie bereits in den vorherigen Ausführungen wird die Topologie von Abbildung 5.13b für die Simulation des Kurzschlussfalles genutzt. Für die Simulation wird die gleiche IGBT-Konstellation wie bei der Simulation mit dem IGBT mit $U_{th} = 20 V$ genutzt. Insofern wird IGBT₁ mit $U_{T1,+} = +15 V$ und IGBT₂ mit $U_{T2,+} = +28 V$ eingeschaltet. In diesem Fall führt die Gate-Emitter-Spannung von $IGBT_2$ zu einer mit $IGBT_1$ vergleichbaren stationären Durchlassspannung. Das führt dazu, dass sich der durch die Stromquelle I₁ eingestellte Laststrom zu gleichen Teilen auf beide IGBT aufteilt. Als Laststrom wurde der doppelte Nennstrom eines IGBT genutzt, um die Vergleichbarkeit des IGBT $_1$ mit den vorherigen Untersuchungen zu wahren. Sobald sich ein stationärer Durchlasszustand eingestellt hat, wird die Treiberspannungsquelle von $IGBT_2$ auf +15 V gesetzt. Die Gate-Emitter-Spannung des IGBT₂ liegt damit unterhalb der Threshold-Spannung, weshalb der Elektronenkanal geschlossen ist. In Abbildung 5.20 ist dieser Zeitpunkt nicht dargestellt, da er für die Analyse der Rückwirkung grundsätzlich nicht von Bedeutung ist. Zusätzlich wird zeitgleich mit der Treiberspannungsquelle von $IGBT_2$ die Stromquelle I₁ auf den einfachen Nennstrom herabgesetzt. Sofern der Strom durch die Stromquelle nicht abgesenkt werden würde, würde der Kollektor-Strom von IGBT₂, dessen Elektronenkanal inzwischen geschlossen ist, in den IGBT₁ kommutieren. Das hätte zur Folge, dass dessen Plasma weiter angehoben werden würde. Da das Plasma in beiden IGBT vor dem Einsetzen des Kurzschlussereignisses nahezu gleich sein soll, ist dieser Schritt notwendig.



Abbildung 5.20.: Simulation: Kurzschlussfall II eines $IGBT_1$ (6,5 kV / 600 A; Planar-Feld-Stopp-Technologie) mit $U_{Zk} = 3,6$ kV, $I_{Last} = 2*I_{nom}$ und $U_{T1,+} = +15$ V, der mit $IGBT_2$ (6,5 kV / 600 A; Planar-Feld-Stopp-Technologie) parallel geschaltet wurde; $U_{th,T2} = +20$ V, sodass $IGBT_2$ mit $U_{T2,+} = +15$ V ausgeschaltet ist; $IGBT_2$ hat vor dem Kurzschluss seinen Nennstrom geführt, sodass immer noch Plasma in ihm vorhanden ist

In Abbildung 5.20 ist zu erkennen, dass der Strom vor dem Einsetzen des Kurzschlusses in $IGBT_1$ geringer als im Vergleich zu den vorherigen Simulationen ist. Das liegt am Aufbau der Simulationstopologie, welche in Abbildung 5.13b dargestellt ist. Die Spannungsquelle U_{Zk} ist vor dem Kurzschlussereignis auf die Durchlassspannung der IGBT eingestellt worden. Das hat den Nachteil, dass ein Teil des Laststromes durch die Spannungsquelle fließt. Der Einsatz einer Diode in Reihe zur Spannungsquelle würde diesem Phänomen entgegenwirken. Jedoch wurde dieser Schritt nicht weiter verfolgt, da diese Simulation für einen qualitativen Vergleich ausreichend ist.

In Summa bedeutet das, dass der Kollektor-Strom von $IGBT_1$ vor dem Kurzschluss im Vergleich zu den vorherigen Simulationen tiefer liegt. Ohnehin ist ein direkter Vergleich der unterschiedlichen Simulationen untereinander durch das vorhandene Plasma im $IGBT_2$ unmöglich. Dadurch ist es praktisch irrelevant, ob der Kollektor-Strom vor dem Kurzschlussereignis kleiner als bei den vorherigen Auswertungen ist. Insofern gilt es zunächst zu evaluieren, wie sich der neue Vorstrom auf dessen Elektronen-Loch-Plasma und demzufolge auf den Vergleich von $IGBT_1$ und $IGBT_2$ auswirkt. Die wesentliche Einflussgröße ist die Ladungsträgerlebensdauer. Diese Zeit zwischen dem Sprung der Laststromquelle und dem Einsatz des Kurzschlussereignisses wurde hinreichend kurz gewählt, sodass sich zu diesem Zeitpunkt kein merklicher Unterschied im Vergleich beider Plasmen gebildet hat. Mit dem Einsatz des Kurzschlussereignisses ist zunächst zu erkennen, dass der Verschiebungsstrom vom Drift-Gebiet in den Gate-Knoten von $IGBT_2$ größer als bei $IGBT_1$ ist. Aus diesem Grund fließt bei $IGBT_2$ ein größerer Gate-Strom. Der Grund hierfür liegt an den unterschiedlichen Zuständen beider Elektronenkanäle. Der Kanal des $IGBT_1$ ist noch nicht abgeschnürt, weshalb dessen Elektronenstrom im gleichen Maße wie sein Kollektor-Strom steigen kann. Die Durchlassspannung des IGBT₁ steigt, was sich aufgrund der direkten Kopplung zum IGBT₂ auf diesen auswirkt. Dessen Elektronenkanal ist zu diesem Zeitpunkt geschlossen, wobei in dem IGBT ein Elektronen-Loch-Plasma vorhanden ist. Damit der IGBT₂ die Spannung aufnehmen kann, welche IGBT₁ vorgibt, muss das Elektronen-Loch-Plasma ausgeräumt werden. Im Falle von IGBT₂ muss die hohe Elektronenkonzentration im Bereich der Akkumulationsschicht unmittelbar ausgeräumt werden, während beim IGBT₁ der Kanal noch offen ist und einen Elektronenzustrom in das Drift-Gebiet zulässt. Die stärkere Plasmaextraktion bei IGBT₂ führt zu dem größeren Verschiebungsstrom ausgehend von dessen Drift-Gebiet in den Gate-Knoten. Daher ist der Rückkopplungsmechanismus bei IGBT₂ stärker ausgeprägt als bei IGBT₁. Analog zu den bisherigen Untersuchungen ist die Akkumulationsschicht beziehungsweise das Plasma im Bereich des Steuerkopfes von IGBT₂ abgebaut. Das führt dazu, dass der *Self Turn*-ON von IGBT₂ nachlässt und dessen Gate-Emitter-Kapazität durch den Treiber entladen werden kann. Dadurch sinkt dessen Gate-Emitter-Spannung, welche zunächst zum Zeitpunkt $t = 0.17 \,\mu s$ ihr Minimum erreicht.

Mit steigender Kollektor-Emitter-Spannung akkumulieren durch den Self Turn-ON verstärkt Löcher an der Gate-Oxidgrenze, sodass die Gate-Rückwirkung in IGBT₂ wieder zunimmt. Mit anderen Worten wird die Gate-Rückwirkung auf IGBT₂ durch das *int*rinsische Ausräumen des IGBT aufgrund des geschlossenen Elektronenkanals verstärkt. Dadurch, dass IGBT₂ nicht sperfähig ist, ist das Ausräumen des Plasmas deutlich im Kollektor-Strom des IGBT erkennbar, wenngleich der Kanal durch den hohen Abstand zwischen Threshold-Spannung und aktueller Gate-Emitter-Spannung jederzeit geschlossen bleibt. Dieser Strom entspricht dem Ausräumen des Elektronen-Loch-Plasmas. Der Grund für die Oszillation in der Gate-Emitter-Spannung von IGBT₂ wird nicht näher analysiert, sodass der Hintergrund offen bleibt. Es liegt allerdings nahe, dass sich ein Schwingkreis bildet, der beide Gate-Emitter-Kapazitäten beinhaltet, da sowohl beide Kollektor-Ströme als auch beide Gate-Emitter-Spannungen beeinflusst werden.

5.3. Auswirkungen des Self Turn-ON in der Parallelschaltung

In diesem Kapitel wird der Einfluss des *Self Turn*-ON auf die Stromfehlverteilung parallel geschalteter IGBT analysiert. Dabei sind die grundlegenden Ursachen solcher Fehlverteilungen, welche durch den Mitkoppeleffekt begünstigt werden, vielfältig. Zudem können in der realen Bewertung von Stromfehlverteilungen die internen von den externen Ursachen nicht entkoppelt werden. Lediglich die grundsätzliche Charakterisierung wird hinsichtlich einer statischen oder dynamischen Natur vorgenommen. Dieser Abschnitt beginnt mit einem groben Abriss über bereits bekannte Ursachen für dynamische Fehlverteilungen. Anschließend wird mit Blick auf den Schwerpunkt dieser Arbeit eine weitere mögliche Ursache für die Begünstigung einer dynamischen Stromfehlverteilung analysiert und auf den Einfluss des *Self Turn*-ON hin untersucht. Diese Untersuchung greift zugleich das Thema der Einleitung dieser Arbeit auf und verdeutlicht die Gründe, weshalb die dort dargestellte Stromfehlverteilung auftrat.

5.3.1. Übersicht bekannter dynamischer Stromfehlverteilungen

Zunächst werden im Rahmen dieses Abschnittes Untersuchungen zu bereits bekannten dynamischen Fehlverteilungen, die nachweislich auf einer Änderung des elektrischen Feldes im Drift-Gebiet beruhen, beschrieben. Hierfür werden explizit Quellen wie [Win15] und [Boc05], bei denen externe Auslöser wie asymmetrische Kommutierungskreisinduktivitäten für Stromfehlverteilungen untersucht wurden, nicht detaillierter betrachtet. Abschließend erfolgt die Untersuchung des Einflusses des *Self Turn-*ON auf die Einschalttransiente paralleler IGBT. Dabei zeigt sich, dass dieser Effekt die Ursache für die in der Motivation beschriebene Fehlverteilung bildet. In Abhängigkeit von der Topologie des Gate-Kreises kann diese Art der Stromfehlverteilungen verstärkt oder gehemmt werden.

Neben den statischen Stromfehlverteilungen werden in [Mit98] Ursachen für dynamische Fehlverteilungen aufgelistet. Selbst unter der Voraussetzung, dass produktionsgleiche IGBT zusammengeschaltet werden, können asymmetrische Anbindungen der jeweiligen Gate-Treiber, der Kommutierungskreisinduktivitäten oder auch unterschiedliche Junction-Temperaturen Stromfehlverteilungen begünstigen. Völlig trivial erscheint dabei nach [Mit98] der Fakt, dass bereits statisch Fehlverteilungen durch unterschiedliche Plasmakonzentrationen in den parallelen IGBT zu dynamischen Fehlverteilungen führen. Einen enormen Einfluss auf die Begünstigung dieser Effekte hat, wie bereits bei den statischen Fehlverteilungen, die Toleranz der Produktionsprozesse der Halbleiterbauelemente. Hinsichtlich der Chip-Herstellung spielen beispielsweise Schwankungen der Dotierungsprozesse eine wesentliche Rolle. Darüber hinaus hat die Anbindung der Chips untereinander innerhalb der aufgebauten Module einen Einfluss auf den Grad der Fehlverteilungen.

Zur Identifikation der IGBT-relevanten Parameter, welche hinsichtlich dynamischer Fehlverteilungen ursächlich sind, wurden in [Win15] die Gate-Emitter-Kapazität sowie die Transfercharakteristik der IGBT untersucht. Dabei wurde herausgearbeitet, dass sich selbst bei bis zu 20% unterscheidender Gate-Emitter-Kapazität nur unwesentliche Stromfehlverteilungen ergeben. Allerdings ist [Win15] wenig aussagekräftig, da die Randbedingungen der Untersuchung nicht ausreichend geschildert wurden. Bei hart gekoppelten Gate-Knoten sollten Fehlverteilungen, sofern die IGBT hinsichtlich ihrer Threshold-Spannung selektiert wurden, geringer sein. Im Gegensatz dazu stehen IGBT mit eigenem Treiber. Sofern relativ langsam eingeschaltet wird, sollte der IGBT mit der höheren Gate-Emitter-Kapazität deutlich später Strom führen und die Fehlverteilung wäre erwartungsgemäß größer. Im Wesentlichen stellt [Win15] klar, dass die Transfercharakteristik für Fehlverteilungen entscheidend ist. Sofern zwei IGBT mit der steileren Transfer-Kennlinie deutlich mehr Strom während des *Miller*-Plateaus führen als der andere. In diesem Betriebspunkt macht dieser IGBT entsprechend höhere Verluste.

Eine detailliertere simulative Analyse zu Stromfehlverteilungen während der Abschaltflanke bietet [Böh14].



Abbildung 5.21.: Abstraktion: Untersuchung der Stromfehlverteilung zweier paralleler IGBT mit unterschiedlichen Drift-Gebietlängen; Abstraktion der Resultate von [Böh14] (Abbildung 7)

Hierbei werden parallel geschaltete IGBT mit jeweils eigenen Gate-Widerständen und unterschiedlichen Drift-Gebietlängen untersucht. Dabei ist die Drift-Gebietlänge des IGBT₁ kürzer als die des IGBT₂. Diese Ergebnisse sind in Abbildung 5.21 abstrahiert dargestellt und zeigen die durch [Böh14] beschriebene Stromfehlverteilung trotz nahezu gleicher Kollektor-Ströme vor dem Einsetzen der Abschaltflanke.

Zum Zeitpunkt t_0 befindet sich die Kollektor-Emitter-Spannung noch unterhalb der Zwischenkreisspannung, während die Gate-Emitter-Spannung beider IGBT auf dem Niveau der Pinch-OFF-Spannungen liegen. Sobald das elektrische Feld des IGBT₁ (kurzes Drift-Gebiet) an dessen Feld-Stopp-Schicht anstößt, ändert sich folglich das Feld vom dreieckförmigen zum trapezförmigen Verlauf. Das resultiert nach [Böh14] in einem Entladestrom, der die Gate-Emitter-Kapazität des IGBT₁ (kürzere Drift-Gebietlänge) stärker entlädt. Die sinkende Gate-Emitter-Spannung führt zu einem verstärkten Abbau des Plasmas in IGBT₁. Folglich nimmt IGBT₁ schneller Spannung auf und es entsteht eine Differenz in den Kollektor-Emitter-Spannungen, weshalb der Strom von $IGBT_1$ auf IGBT₂ kommutiert. In der Abbildung 5.21 unterschreitet die Gate-Emitter-Spannung die Threshold-Spannung des IGBT₁, sodass der Elektronenkanal schließt, wodurch das Plasma noch stärker ausgeräumt wird und eine ausgeprägte Stromfehlverteilung entsteht. Dadurch wird der IGBT₂ stärker belastet. Dieser Kurvenverlauf kann nach [Böh14] insbesondere dann beobachtet werden, sofern beide IGBT über einen eigenen Gate-Widerstand verfügen. In diesem Fall begünstigen asymmetrische Junction-Temperaturen oder eine ungünstige Selektion seitens der Chip-Hersteller diesen Effekt.

Außerhalb der gewöhnlichen Betriebszustände wurde der *Self Turn*-ON in der Parallelschaltung im Kurzschlussfall I durch [Omu99] untersucht.



Abbildung 5.22.: Topologie der Parallelschaltung von IGBT im Kurzschlussfall I zur Evaluation von Fehlverteilungseffekten; Abstraktion der Topologie aus [Omu99] (Seite 239 - Abbildung 4)

Wie bereits in den vorherigen Abschnitten erwähnt wurde, wird der Effekt dort mit dem Begriff "*negative Gate-Kapazität*" beschrieben. Dabei wurden in [Omu99] zwei 1,2 kV IGBT im Kurzschlussfall I betrieben. Hierfür wurde die abstrahierte Topologie in Abbildung 5.22 genutzt, bei der zusätzlich beide IGBT über einen Ohm'schen Widerstand an den Zwischenkreiskondensatoren und einer Gleichspannungsquelle angeschlossen wurden. Jeder IGBT besitzt seinen eigenen Treiber, welcher über einen gemeinsamen Pulsgenerator angesteuert wird.

Es wird im Speziellen nicht erwähnt, in wie weit die IGBT vorselektiert wurden beziehungsweise welchen Jitter beide Treiber haben. Diese Größen werden durch [Omu99] für den prinzipiellen Verlauf der Ergebnisse als vernachlässigbar betrachtet. Die Untersuchungen durch den Autor wurden mit Gate-Widerständen durchgeführt, die dem maximal Sechsfachen des nominalen Gate-Widerstandes (laut Hersteller) entsprechen. Grundsätzlich stellt [Omu99] den Kurzschlussfall I beider IGBT dar und bildet zusätzlich aus den Kollektor-Strömen die gemeinsame Stromsumme $I_{C1} + I_{C2}$ sowie die gemeinsame Stromdifferenz $I_{C1} - I_{C2}$. Dabei bilden die Ergebnisse, welche in Abbildung 5.23 schematisch dargestellt sind, die Zusammenfassung aus unterschiedlichen Abbildungen in [Omu99].

Diesbezüglich wurde die Differenz der Gate-Emitter-Spannungen und der Kollektor-Ströme gleich zu Beginn der Kurzschlusstransiente durch [Omu99] nicht beschrieben. Im folgenden Abschnitt 5.3.2 kann der *Self Turn*-ON als Ursache für diesen Kurvenverlauf bei der Auswertung der Parallelschaltung mit entkoppelten Gate-Widerständen nachgewiesen werden.



Abbildung 5.23.: Experiment: Parallelschaltung von IGBT im Kurzschlussfall I zur Evaluation von Fehlverteilungseffekten in Abhängigkeit des Gate-Widerstandes; Abstraktion und Zusammenfassung unterschiedlicher Abbildungen aus [Omu99] (Seite 240 - Abbildung 5a, b, c)

Die wesentliche Aussage von [Omu99] findet sich im Vergleich der Messungen untereinander. In der Messung mit geringen Gate-Widerständen in [Omu99] kann lediglich eine Oszillation in der Stromdifferenz beobachtet werden. Diese ist mit fortlaufendem Kurzschluss rückläufig, sodass sich ein nahezu stationärer Kurzschlusssummenstrom einstellt. Mit steigenden Gate-Widerständen nehmen die Oszillationen zu, sodass [Omu99] eine Abbildung darstellt, auf der die in Abbildung 5.23 abstrahierten Kurvenverläufe basieren.

Dabei zeigt die Stromdifferenz nach [Omu99], dass mit steigendem Gate-Widerstand die Amplituden der Oszillation der jeweiligen Kollektor-Ströme zunehmen. Dieser Effekt entsteht dadurch, dass ein größerer Gate-Widerstand den Gate-Knoten vom jeweiligen Treiber entkoppelt. Folglich reduziert sich nach [Omu99] der Einfluss des Treibers auf den jeweiligen IGBT. Während der positiven Kollektor-Stromflanke führt der Self Turn-ON zu einer Anhebung der jeweiligen Gate-Emitter-Spannung, sodass der entsprechende IGBT mehr Strom führen kann. Zeitgleich sinkt der Strom durch den zweiten IGBT, was dazu führt, dass dessen Gate-Emitter-Kapazität entsprechend dem Self Turn-ON durch eine Reduktion der Löcherkonzentration unter dem Gate-Oxid entladen wird. Die Impedanz der Kopplung des IGBT zum Treiber dämpft nach [Omu99] diese Schwingung. Insofern sinkt der Anstieg der einhüllenden Kurve der Gate-Emitter-Spannungen mit kleineren Gate-Widerständen in Abbildung 5.23. Das gleiche Verhalten ist in der einhüllenden Kurve der Stromdifferenz beobachtbar. Im Umkehrschluss verstärkt ein steigender Gate-Widerstand die Oszillation zwischen parallelgeschalteten IGBT im Kurzschlussfall I. Dadurch ist es möglich, dass der Gesamtkurzschlussstrom (die Stromsumme) weiter ansteigen kann, was in der schematischen Abbildung 5.23 dargestellt ist. Dieser Effekt resultiert aus einer steigenden Summe beider Gate-Emitter-Spannungen. Ausgehend vom Ausgangskennlinienfeld des IGBT resultiert aus einer größeren Gate-Emitter-Spannung ein größerer stationärer Kollektor-Strom. Insofern führt ein Anstieg der Summe beider Gate-Emitter-Spannungen zu einem Anstieg der Summe beider stationärer Kollektor-Ströme. Dadurch, dass der stationäre Gesamtkurzschlussstrom ebenfalls steigt, wird dieser Arbeitspunkt noch kritischer, sodass durch eine mangelhafte Kopplung des Treibers an den jeweiligen IGBT die Belastung des IGBT während des Kurzschlussfalles I steigt. Darüber hinaus nimmt nach [Omu99] mit dem Gate-Widerstand die Periodendauer der Oszillationen zu. Durch [Omu99] wird dieses Verhalten auf die Änderung des Wertes der negativen Gate-Kapazität beider IGBT zurückgeführt, welche gemeinsam mit den Gate-Induktivitäten und Gate-Widerständen den Schwingkreis für diese Oszillationen bilden. Mit steigendem Gate-Widerstand steigt nach [Omu99] der Wert der negativen Gate-Kapazität, wodurch die Resonanzfrequenz sinkt.



Abbildung 5.24.: Topologien für die Simulation der Parallelschaltung zweier IGBT mit unterschiedlichen Threshold-Spannungen; beide bereits veröffentlicht in [Hen18] (S. 119)

5.3.2. Simulative Untersuchung zur Bestätigung des Mitkoppeleffektes als Ursache für Stromfehlverteilungen während der Einschaltflanke

In [Mün16b] wurden Stromfehlverteilungen während der Einschaltflanke untersucht, welche nachweislich auf den *Self Turn*-ON zurückzuführen sind. Dabei liefern diese Untersuchungen ein detailliertes Verständnis zu den in der Motivation benannten Effekten. Zunächst wurden Simulationen entsprechend der Topologien in den Abbildungen 5.24a und 5.24b getätigt.

Dabei zeigt Abbildung 5.24a eine Parallelschaltung, bei der beide IGBT über einen gemeinsamen Gate-Widerstand an eine Spannungsquelle U_{Zk} angeschlossen sind. Demgegenüber steht die Topologie in Abbildung 5.24b. Diese stellt eine Parallelschaltung dar, bei der jeder IGBT mit einem eigenen Gate-Widerstand an eine gemeinsame Spannungsquelle angeschlossen ist. Dabei wurden die Werte der Gate-Widerstände bei der Parallelschaltung mit getrennten Gate-Widerständen verdoppelt, sodass die Einschaltgeschwindigkeit prinzipiell konstant bleibt. Der Laststrom wird durch I_{Last} eingespeist, welcher im Ausschaltzustand beider IGBT durch die Dioden D_{EMCON1,2} fließt. Im Rahmen der Simulation wurden alle parasitären Elemente im Gate-Kreis vernachlässigt, sodass lediglich die Koppeleffekte der simulierten FEM-Modelle der IGBT verbleiben. Ebenso wurde die Kommutierungskreisinduktivität vernachlässigt, sodass bis zum Erreichen des Laststromes in der Einschalttransiente, allein die parasitären Schalteigenschaften der IGBT den Einschaltvorgang beeinflussen.

Zur Überprüfung der Simulation wurden baugleiche IGBT gleichzeitig eingeschaltet. Der Laststrom teilt sich dabei symmetrisch auf beide Schalter auf, sodass keine Fehlerverteilungseffekte beobachtbar sind. Im nächsten Schritt wurde die Dotierung der p-Wanne von IGBT₂ angehoben.



Abbildung 5.25.: Simulation: Vergleich der Stromfehlverteilung paralleler Planar-IGBT (U_{Zk} = 3,6 kV, I_{nom} = 600 Å), bei denen die Threshold-Spannung von IGBT₁ um 1 V geringer als die von IGBT₂ ist, hinsichtlich ge- und entkoppelter Gate-Kreise ohne gemeinsamer Kommutierungskreisinduktivität; bereits veröffentlicht in [Mün16b]

Neben der Erhöhung der Threshold-Spannung um 1 V, erhöht sich dadurch der Kanalwiderstand des IGBT. Dabei wurde die Differenz in der Threshold-Spannung entsprechend der angegebenen Streuung dieses Parameters aus dem Datenblatt eines FZ600R65KF2gewählt, sodass bei willkürlich gewählten Leistungshalbleitern so ein Unterschied auftreten kann. Zusätzlich zu einem verändertem Schaltverhalten tritt durch den Unterschied der Threshold-Spannungen eine stationäre Stromfehlverteilung im Durchlasszustand auf.

Die Schaltergebnisse der Simulation ohne Kommutierungskreisinduktivität sind in Abbildung 5.25 dargestellt. Im Fall der gekoppelten Parallelschaltung sind beide IGBT mit $U_{GE,init} = -15$ V ausgeschaltet, weshalb zunächst über beiden IGBT die Zwischenkreisspannung anliegt. Durch die harte Kopplung der Gate-Knoten verlaufen die Gate-Emitter-Spannungen gleichförmig, wenngleich sich die Ströme sichtbar unterscheiden. Aufgrund der unterschiedlichen Threshold-Spannungen wird in IGBT₁ der Elektronenkanal bei niedrigerer Gate-Emitter-Spannung aufgebaut, sodass der IGBT₁ frühzeitig Strom führt. Der IGBT₂ beginnt später mit der Stromführung. Es ist deutlich zu erkennen, dass die Kollektor-Stromspitze für IGBT₁ größer als von IGBT₂ ist. Dieser Zustand verschärft sich deutlich beim Vergleich der gateseitig entkoppelten Parallelschaltung in Abbildung 5.25 (unten).



Abbildung 5.26.: Simulation: Analyse der Stromfehlverteilung paralleler Planar-IGBT (U_{Zk} = 3,6 kV, I_{nom} = 600 Å) mit gekoppelten Gate-Kreisen ohne gemeinsamer Kommutierungskreisinduktivität inklusive der Darstellung der Gate-Ströme, bei der die Threshold-Spannung von IGBT₁ um 1 V geringer als die von IGBT₂ ist

Dort ist zu erkennen, dass IGBT₁ nicht nur früher einschaltet, sondern dessen Gate-Emitter-Spannung und damit dessen Kollektor-Strom wesentlich höher als bei der Fehlverteilung mit gekoppelten Gate-Kreisen ist. Die Kollektor-Stromspitze von IGBT₂ ist im Vergleich deutlich geringer. Die Ursache für diesen Unterschied ist der *Self Turn*-ON Effekt, wie bereits in [Mün16b] veröffentlicht wurde. Es zeigt sich, dass bei Parallelschaltung mit gemeinsamem Gate-Widerstand ein Ausgleichsstrom vom Gate-Knoten des IGBT₁ in den Gate-Knoten des IGBT₂ fließt. Dadurch wird dessen Gate-Emitter-Spannung mit angehoben.

Den Nachweis hierfür liefert die Abbildung 5.26, welche die gekoppelte Parallelschaltung in Abbildung 5.25 detaillierter darstellt. Neben den bereits bekannten Größen wurden beide Gate-Ströme sowie der Strom i_T , der aus dem Treiber fließt, angezeigt. Ab dem Zeitpunkt t = 1,3 µs nimmt der Gate-Strom IGBT₁ schlagartig ab, obwohl ein positiver Treiberstrom fließt und die Gate-Emitter-Spannung somit unterhalb der Treiber-Spannung liegen muss. Darüber hinaus ändert der Gate-Strom des IGBT₁ sein Vorzeichen, was bedeutet, dass der Strom von dem Gate-Knoten des IGBT₁ zum gemeinsamen Knoten mit dem IGBT₂ fließt. Gleichzeitig wird deutlich, dass der Gate-Strom des IGBT₂ größer wird als der Treiberstrom. Das ist der Nachweis dafür, dass vom IGBT₁ ein Ausgleichsstrom zum IGBT₂ fließt, der die Gate-Emitter-Kapazität des IGBT₂ lädt. Hingegen kann der Ausgleichsstrom in der entkoppelten Parallelschaltung nicht fließen. Im Gegensatz zu der gekoppelten Variante deutet sich zwischen $t = 2 \mu s$ und $t = 3 \mu s$ eine Oszillation im Kollektor-Strom wie auch in der Gate-Emitter-Spannung im Vergleich beider IGBT an. Diese Oszillation beruht auf einem Schwingkreis, welcher durch den *Self Turn*-ON beider IGBT zustande kommt. Während bei $t = 1,9 \mu s$ der Kollektor-Strom von IGBT₁ durch den fallenden Strom in der Reverse-Recovery-Spitze und damit dessen Gate-Emitter-Spannung sinkt, nimmt die Gate-Emitter-Spannung des IGBT₂ und damit dessen Kollektor-Strom zu. Dieser Zustand zeigt den mitkoppelnd-verstärkenden Charakter des Effektes.

Deutlicher wird dieser Zusammenhang mit der Integration von 100 nH als Kommutierungskreisinduktivität in die Topologien in Abbildung 5.24. In den Schaltergebnissen in Abbildung 5.27 entspricht der Startzustand denen der vorherigen Simulationen. Die Ergebnisse der harten Gate-Kopplung mit und ohne Kommutierungskreisinduktivität zeigen im Wesentlichen eine reduzierte Steilheit der Stromflanken, sodass die Speicherladungen der Dioden langsamer ausgeräumt werden und der Einschaltvorgang deutlich verlangsamt ist. Zusätzlich sinkt dadurch die Kollektor-Stromspitze, was die Feldstärkebelastung der Dioden reduziert. Des Weiteren scheint sich hier ein Gleichgewicht zwischen dem *Self Turn*-ON und der Begrenzung des Stromanstieges durch die Kommutierungskreisinduktivität der Spannungsabfall auf ungefähr den gleichen Wert erfolgt wie mit, ist die Steilheit des Stromes mit Kommutierungskreisinduktivität geringer als ohne. Insofern stellt sich ein Gleichgewicht zwischen der Abhängigkeit der Kollektor-Stromes durch die Kommutierungskreisinduktivität ein. Dennoch bleibt die Differenz zwischen beiden Kollektor-Stromspitzen unverändert.

Eine deutliche Veränderung ergibt sich in dem Vergleich der unteren dargestellten Ergebnisse von Abbildung 5.25 und 5.27. Bis zum Erreichen der Threshold-Spannung von $IGBT_1$ ist kein Einfluss erkennbar.

Sobald der Elektronenkanal in IGBT₁ aufgebaut ist und dieser Strom führt, fällt die gemeinsame Kollektor-Emitter-Spannung. Der dynamische Abfall der Kollektor-Emitter-Spannung an IGBT₂ ohne aufgebauten Elektronenkanal bewirkt entsprechend der erwähnten Zusammenhänge in Abschnitt 3.2.2.2 durch den Rückgang des elektrischen Feldes am Gate-Oxid einen Verschiebungsstrom ausgehend vom Gate-Knoten in das Drift-Gebiet. Dabei wird die Gate-Emitter-Kapazität über dem IGBT₁ entladen und es stellt sich ein negativer Kollektor-Strom in IGBT₂ ein, welcher in der Abbildung 5.27 durch die ungünstige Wahl der Auflösung nicht erkennbar ist. Sichtbar ist lediglich die fallende Gate-Emitter-Spannung. Somit wird durch den IGBT₁, der durch den *Self Turn*-ON verstärkt einschaltet, die Gate-Emitter-Kapazität des IGBT₂ entladen.



Abbildung 5.27.: Simulation: Vergleich der Stromfehlverteilung paralleler Planar-IGBT (U_{Zk} = 3,6 kV, I_{nom} = 600 Å) mit ge- und entkoppelten Gate-Kreisen inklusive gemeinsamer Kommutierungskreisinduktivität $L\sigma$ = 100 nH, bei denen die Threshold-Spannung von IGBT₁ um 1V geringer als die von IGBT₂ ist; bereits veröffentlicht in [Mün16b]

Erst wenn der Abfall der Kollektor-Emitter-Spannung und damit die Änderung der elektrischen Feldstärke zurückgeht, kann die Gate-Emitter-Spannung des IGBT₂ wieder ansteigen. Der IGBT₂ schaltet beim Überschreiten dessen künstlich erhöhter Threshold-Spannung ein. Wie bereits bei der Simulation ohne Kommutierungskreisinduktivität beginnen die Gate-Emitter-Spannungen sowie der Kollektor-Strom zu oszillieren. Die Frequenz der Oszillationen wird durch die vorhandene Kommutierungskreisinduktivität reduziert. Ebenso sinkt die Differenz in der Kollektor-Stromspitze sowie die Einschaltgeschwindigkeit. Im Wesentlichen zeigt sich jedoch im Vergleich der gekoppelten mit der entkoppelten Parallelschaltung, dass die harte Kopplung der IGBT zu einer Verringerung der Stromfehlverteilung führt. Ebenso liefern die Ergebnisse der entkoppelten Parallelschaltung einen Hinweis darauf, wie die in der Einleitung dieser Arbeit vorgestellte Stromfehlverteilung zustande gekommen ist. Die wesentlichen Faktoren sind dabei ein großer Unterschied beider Threshold-Spannungen sowie eine ausgeprägte gemeinsame Kommutierungskreisinduktivität $L\sigma$.

5.3.3. Experimentelle Untersuchung zu Stromfehlverteilungen während der Einschalttransiente in Hinblick auf den Mitkoppeleffekt

In dem folgenden Abschnitt wird eine experimentelle Untersuchung der Stromfehlverteilung durchgeführt. Dadurch soll der Zusammenhang zwischen dem *Self Turn-ON* und dem Wert der gemeinsamen Kommutierungskreisinduktvität in Abhängigkeit von der Art der Kopplung der Gate-Kreise bestätigt werden. Wie in der vorherigen simulativen Untersuchung erläutert wurde, hat die gemeinsame Kommutierungskreisinduktivität einen entscheidenden Einfluss auf die Fehlverteilung. Insofern soll diese auf ein Minimum reduziert werden. Eine Möglichkeit besteht in der Nutzung von IGBT als Single-Chip-Ausführung (aus dem Modul vom FZ750R65KF3) im Vergleich zu Voll-Modulanordnungen. Entsprechend der in Abschnitt 3.2.2.1 beschriebenen relativen Streuinduktivität führt eine Skalierung der Streuinduktivitäten und der Ansteuerparameter zu einem vergleichbaren Schaltverhalten zwischen Voll-Modulanordnung und Single-Chip-Anordnung.

Im Sinne der Reduktion der Einflüsse parasitärer Gate- und der Kommutierungskreisinduktivitäten $L\sigma$ wurden diese für das Experiment nicht mit skaliert. Mit der Parallelschaltung von zwei IGBT als Single-Chip-Ausführung reduziert sich die gemeinsame Kommutierungskreisinduktivität aufgrund der relativen Streuinduktivität im Vergleich zur Parallelschaltung mit Voll-Modulen um das 24-fache. Des Weiteren musste in den Topologien in den Abbildungen 5.28a und 5.28b die Lastinduktivität angepasst werden, sodass in der Last der doppelte Nennstrom eines Chips für den Einschaltmoment eingestellt werden kann. Wie in der vorherigen Simulation wird erneut eine Parallelschaltung mit hart gekoppeltem und entkoppeltem Gate-Kreis verglichen.



Abbildung 5.28.: Topologien für die Messung der Parallelschaltung zweier IGBT samt künstlicher Verschiebung einer Threshold-Spannung mittels anti-paralleler *pin*-Dioden, beide bereits veröffentlicht in [Hen18] (S. 120)



Abbildung 5.29.: Experiment: Vergleich der Stromfehlverteilung paralleler Trench-IGBT als Single-Chip-Ausführung ($U_{Zk} = 3,6 \text{ kV}$, $I_{nom} = 31,25 \text{ A}$) mit ge- und entkoppelten Gate-Kreisen und geringer gemeinsamer Kommutierungskreisinduktivität $L\sigma = 1,7 \mu\text{H}$, bei denen die Threshold-Spannung von IGBT₂ gegenüber IGBT₁ durch Integration anti-paralleler Dioden in dessen Gate-Leitung nach Abbildung 5.28 erhöht wurde; bereits veröffentlicht in [Mün16b]

Während in der Simulation die Differenz beider Threshold-Spannungen 1V beträgt, unterscheiden sich diese im Experiment lediglich um 110 mV. Dabei hat IGBT₂ die größere Threshold-Spannung. Um diesen Unterschied stärker zu betonen, wurden in erster Näherung in den Gate-Kreis des IGBT₂ zwei anti-parallele *pin*-Dioden eingesetzt. Diese haben eine Durchlassspannung von etwa 0,7 V, sodass die Threshold-Spannung des IGBT₂ in der Schaltflanke insgesamt 0,8 V höher erscheint. Nachteilig in Hinblick auf einen repräsentativen Vergleich des Experimentes mit der Simulation wirkt sich der geringere Gate-Strom von IGBT₂ zu IGBT₁ aufgrund der unterschiedlichen Gate-Widerstände sowie der zusätzlichen induktiven und kapazitiven Parasiten der *pin*-Diode aus.

Die Ergebnisse des Experimentes sind in Abbildung 5.29 ohne explizit hinzugefügte Kommutierungskreisinduktivität dargestellt. Im Vergleich mit der Simulation in Abbildung 5.25 treten in der Messung mit gekoppelten Gate-Kreisen mehrere wesentliche Unterschiede auf. Die Simulation unterscheidet sich von den Ergebnissen des Experimentes zunächst durch unterschiedliche Einschaltdauern. Aufgrund der vernachlässigten induktiven, kapazitiven und Ohm'sche Parasiten in der Simulation ist der Anstieg der Gate-Emitter-Spannung in der Simulation größer.



(a) Resonanzkreis, welcher durch das du_{CE,T1}/dt angeregt wird, sobald IGBT₁ beginnt Strom zu führen, während IGBT₂ noch ausgeschaltet ist



(b) Resonanzkreis, welcher sich bildet, wenn beide IGBT Gates hart über die Dioden verbunden sind; Oszillationen treten auf, sobald IGBT₁ einschaltet und IGBT₂ ebenfalls beginnt Strom zu führen



(c) Resonanzkreis bestehend aus Kommutierungskreisinduktivität und parasitärer Kapazität der Last

Abbildung 5.30.: Ersatzschaltbilder der Resonanzkreise während der Einschalttransiente parallel geschalteter IGBT mit durch *pin*-Dioden künstlich verschobenen Threshold-Spannungen, bereits veröffentlicht in [Mün16b]

Im Experiment unterscheiden sich, obwohl die Gate-Knoten hart gekoppelt sind, die Gate-Emitter-Spannungen von IGBT₂ und IGBT₁ aufgrund der Parasiten in den Gate-Leitungen. Sobald die Threshold-Spannung des IGBT₁ erreicht ist, steigt dessen Kollektor-Strom. Der bewirkte Spannungsabfall an der Kommutierungskreisinduktivität führt zu dem bereits im Rahmen der Auswertung der Simulation benannten negativen Kollektor-Strom von IGBT₂. Die Auswertung des induktiven Spannungsabfalles gemeinsam mit dem auftretenden Kollektor-Stromanstieg ergeben eine gemeinsame Kommutierungskreisinduktivität mit $L\sigma = 1.7 \,\mu\text{H}.$

Außerdem wird dadurch ein Verschiebungsstrom durch den *Miller*-Effekt getrieben, der beide Gate-Emitter-Kapazitäten zum Kollektor hin entlädt. Der *Self Turn*-ON kompensiert für beide IGBT diese Entladung. Wie in der Simulation wird die Gate-Emitter-Kapazität des IGBT₂ durch einen Ausgleichsstrom vom Gate-Knoten des IGBT₁ zu IGBT₂ geladen. Der Einfluss des *Miller*-Effektes wird dadurch reduziert, sodass die Gate-Emitter-Kapazität geringer entladen wird.

Bei der entkoppelten Gate-Kreisvariante hat der *Miller*-Effekt einen stärkeren Einfluss auf den Verschiebungsstrom, sodass die Gate-Emitter-Spannung stärker absinkt. Das entsprechende Ersatzschaltbild ist der Vollständigkeit halber in Abbildung 5.30a dargestellt. Sobald die Gate-Emitter-Spannung von IGBT₂ dessen Threshold-Spannung überschreitet, steigt dessen Kollektor-Strom an. In der Abbildung 5.29 ist zu dem Zeitpunkt ein starker Anstieg der Gate-Emitter-Spannung des $IGBT_2$ sowie eine Oszillation im Kollektor-Strom vom $IGBT_1$ zu beobachten. Die Spannungsüberhöhung rührt daher, dass der Self Turn-ON des $IGBT_1$ den Querstrom über die parasitären Induktivitäten zur Ladung der Gate-Emitter-Kapazität von IGBT₂ treibt. Diese sind auf Abbildung 5.30b abgebildet. Sofern der IGBT₂ beginnt, Kollektor-Strom zu führen, führt das zum zweiten Abfall der Kollektor-Emitter-Spannung, sodass erneut ein negativer Verschiebungsstrom vom Gate-Knoten des IGBT₂ zum Kollektor beider IGBT getrieben wird. Zusätzlich treiben die parasitären Induktivitäten den Querstrom vom IGBT₁ zu IGBT₂ weiter. Dadurch, dass die Kollektor-Emitter-Kapazität von IGBT₁ entladen wird, wird der Self Turn-ON durch die geringere Kollektor-Emitter-Spannung schwächer. Während der Transiente erfolgt zusätzlich die Entladung der Kollektor-Gate-Kapazität, sodass der Self Turn-ON schwächer wird und der Anstieg der Gate-Emitter-Spannung des $IGBT_1$ reduziert wird. Hingegen wirkt beim $IGBT_2$ der Effekt, dass dessen Self Turn-ON einsetzt und zusätzlich die Gate-Emitter-Kapazität noch vom Querstrom von IGBT₁ zu IGBT₂ geladen wird, der durch die parasitären Induktivitäten getrieben wird.

Das Einsetzen des *Self Turn*-ON vom IGBT₂ bewirkt demzufolge eine weitere Oszillation, welche im Vergleich zur Simulation im Experiment sichtbar wird. Zusätzlich ist noch eine weitere Oszillation in der gemeinsamen Kollektor-Emitter-Spannung sowie in den Kollektor-Strömen erkennbar, wobei Sie in den Kollektor-Strömen zum Zeitpunkt $t = 4 \mu s \dots 5 \mu s$ synchron verlaufen. Demzufolge ist diese Oszillation auch im Summenstrom vorhanden, was darauf deutet, dass dies das Resultat aus dem Schwingkreis ist, der sich durch die parasitäre Lastkapazität und die Streuinduktivität des Kommutierungskreises bildet. Dieser Schwingkreis ist in Abbildung 5.30c dargestellt. Eine Erhöhung der Streuinduktivität hat demzufolge eine Absenkung der Oszillationsfrequenz zur Folge, was sich bei der späteren Betrachtung der Ergebnisse bestätigt.

Bei gleichen äußeren Rahmenbedingungen bewirkt die Parallelschaltung derselben IGBT mit entkoppelten Gate-Kreisen die bereits aus der Simulation bekannte Stromfehlverteilung. Dabei ist in Abbildung 5.29 zu erkennen, dass zu Beginn der Schalttransiente die Gate-Emitter-Spannungen deutlich weiter auseinander liegen als in der gekoppelten. Der Unterschied tritt aufgrund der Wahl des Messpunktes der Gate-Emitter-Spannung von IGBT₂ auf. Dabei bewirkt die Durchlassspannung der anti-parallelen Dioden diesen Unterschied. Mit steigender Gate-Emitter-Spannung und damit sinkendem Gate-Strom sinkt diese Spannungsdifferenz zwischen den Gate-Spannungen, was deutlich auf die Kennlinie der Dioden im Gate-Kreis hindeutet. Am Verlauf beider Kurven ist ebenfalls zu erkennen, dass aufgrund der Skalierung der Gate-Widerstände und damit dem recht hochohmigen Charakter der Ansteuerung der Einfluss der Dioden bei IGBT₂ relativ gering ist.



Abbildung 5.31.: Experiment: Vergleich der Stromfehlverteilung paralleler Trench-IGBT als Single-Chip-Ausführung ($U_{Zk} = 3,6 \text{ kV}$, $I_{nom} = 31,25 \text{ A}$) mit ge- und entkoppelten Gate-Kreisen und hoher gemeinsamer Kommutierungskreisinduktivität $L\sigma = 2,8 \,\mu\text{H}$, bei denen die Threshold-Spannung von IGBT₂ gegenüber IGBT₁ durch Integration anti-paralleler Dioden in dessen Gate-Leitung nach Abbildung 5.28 erhöht wurde; bereits veröffentlicht in [Mün16b]

Immerhin wird die Ladekurve der Gate-Emitter-Kapazität nur unwesentlich beeinflusst. Zum Zeitpunkt t = 2,1 µs erreicht die Gate-Emitter-Spannung von IGBT₁ dessen Threshold-Spannung und der Leistungshalbleiter beginnt Kollektor-Strom zu führen. Dadurch sinkt die gemeinsame Kollektor-Emitter-Spannung, was zur, aus der Simulation bekannten, Entladung der Gate-Emitter-Kapazität des IGBT₂ über dessen *Miller*-Kapazität führt. Folglich schaltet der IGBT₂ später als in der gekoppelten Variante ein. Es zeigt sich ebenfalls die Rückwirkung des Einschaltens von IGBT₂ auf IGBT₁. Sobald die Threshold-Spannung des IGBT₂ erreicht ist und die gemeinsame Kollektor-Emitter-Spannung erneut absackt, wird auch die Gate-Emitter-Spannung von IGBT₁ durch den Effekt an der *Miller*-Kapazität entladen, sodass der Anstieg des Kollektor-Stromes von IGBT₁ kurzzeitig reduziert wird.

Zur Bestätigung dieser Ergebnisse und der Annahme, dass eine höhere gemeinsame Kommutierungskreisinduktivität zu einem größeren Unterschied in den Kollektor-Strömen zu Beginn der Einschalttransiente entkoppelter IGBT führt, wurde diese von $L\sigma = 1,7 \,\mu\text{H}$ auf $L\sigma = 2,8 \,\mu\text{H}$ erhöht. Die Ergebnisse dieser Messung sind in Abbildung 5.31 dargestellt. Es zeigt sich im Vergleich zu der vorherigen Messung, dargestellt in Abbildung 5.29, dass sich der grundsätzliche Verlauf der Parallelschaltung mit gekoppelten Gate-Kreisen nur unwesentlich ändert. Lediglich der Kurvenverlauf der Kollektor-Ströme wird breiter, sodass der Kollektor-Stromanstieg sinkt. Aufgrund des sinkenden Kollektor-Stromanstieges bei gleichzeitiger Erhöhung der gemeinsamen Kommutierungskreisinduktivität ist ein nahezu gleich bleibender induktiver Spannungsabfall nicht verwunderlich. Außerdem ist eine Resonanz zum Ende der zweiten Kollektor-Emitter-Spannungsstufe erkennbar. Die Wahrscheinlichkeit des Auftretens dieser Resonanz nimmt mit steigender Kommutierungskreisinduktivität deutlich zu. Im Wesentlichen ist aber bei der Parallelschaltung mit entkoppelten Gate-Kreisen zu erkennen, dass die Gate-Emitter-Spannung des IGBT₂, nachdem IGBT₁ beginnt Strom zu führen, deutlich stärker entladen wird, was auf die höhere kapazitive Rückwirkung auf den Gate-Knoten des IGBT₂ zurückzuführen ist. In Folge dessen steigt die Anstiegsverzögerung beider Kollektor-Ströme, sodass sich Simulation und Experiment in diesem Punkt gleichen. Im Gegensatz dazu liegen die Überstromspitzen bei der entkoppelten Variante näher zusammen, sodass sich in diesem Punkt die entkoppelte Variante gegenüber der gekoppelten als günstiger herausstellt. Diese Differenz ist vermutlich auf den Einfluss der Gate-Dioden bei IGBT₂ zurückzuführen.

Diese Vermutung liegt nahe, da bei der entkoppelten Variante die Gate-Emitter-Spannung des IGBT₂ in der Überstromspitze größer als in der gekoppelten Variante ist. Bei vergleichsweise höherer Gate-Emitter-Spannung ist der Kanalwiderstand geringer, weshalb IGBT₂ mehr Strom übernimmt. Eine Verbesserung dieses Experiments wäre mittels einer Konstantspannungsquelle in Form einer Batterie anstelle der Dioden möglich. Dadurch würde der Verlauf der Gate-Emitter-Spannung von IGBT₂ unabhängig von der Kennlinie der Dioden. Eine derartige Untersuchung wurde im Rahmen dieser Arbeit nicht getätigt.

6. Zusammenfassung

Diese Dissertation liefert einen Beitrag zum grundlegenden Verständnis zu dynamischen Effekten im IGBT, die während der Schalt- und Kurzschlusstransiente auftreten. Anhand von FEM-Simulationen und Experimenten wird die Wirkung des *Self Turn-ON* nachgewiesen. Damit schließt diese Arbeit an die Untersuchung über die "*negative Gate-Kapazität*" an, bei der ein Nachweis kollektorstromabhängiger intrinsischer Rückwirkungen lediglich simulativ erfolgte. Seinen Namen erhält der *Self Turn-ON* aufgrund seines Charakters während der Einschalttransiente, sobald der Steuerkopf des IGBT während der Kollektor-Stromflanke vom Treiberkreis hochohmig getrennt wird. Trotz abgekoppelter Gate-Ansteuerung schaltet sich der IGBT fortwährend ein, ohne dass der Kollektor-Stromanstieg entscheidend beeinflusst wird. Die physikalische Ursache für diesen Effekt bildet eine dynamische Ladungsträgerakkumulation unterhalb der Steuerkopf-Struktur des IGBT in dessen Drift-Gebiet. Mit dem Einsetzen des Reverse-Recovery wirkt der spannungsabhängige *Miller*-Effekt dem *Self Turn-ON* entgegen, sodass der IGBT nicht bis zur Sättigungsspannung durchschalten kann.

Durch die Ergebnisse kann der spannungsabhängige Einfluss der *Miller*-Kapazität vom kollektorstromabhängigen Einfluss des *Self Turn*-ON getrennt werden. Insofern führt während der positiven Kollektor-Stromflanke der *Self Turn*-ON zu einem Verschiebungsstrom vom Drift-Gebiet in den Gate-Knoten des IGBT. Umgekehrte Verhältnisse für den Verschiebungsstrom gelten für eine negative Kollektor-Stromflanke. Dabei wurde mit der gleichen Simulation eine Abhängigkeit zwischen aufgenommener Kollektor-Emitter-Spannung vor dem Einschalten des IGBT und dem Grad des Einflusses des *Self Turn*-ON nachgewiesen. Diese beruht auf dem bekannten *Early*-Effekt. Damit besteht ein proportionaler Zusammenhang zwischen der Kollektor-Emitter-Spannung und dem Einfluss des *Self Turn*-ON. Während der Einschalttransiente wirkt sich dieser Zusammenhang unterschiedlich aus. Zum einen wird die Wirkung des *Self Turn*-ON durch den induktiven Spannungsabfall während der Kollektor-Stromflanke reduziert. Zum anderen nimmt der Einfluss des *Self Turn*-ON vom Beginn des Reverse-Recovery bis zu dessen Spitze ab, da die Diode Spannung aufbaut, weshalb sich die Kollektor-Emitter-Spannung ebenfalls reduziert. Darüber hinaus erfolgt die Zuordnung zu einer lokalen und einer globalen Einflussgröße auf den Verlauf der elektrischen Feldstärke, deren Integral die Kollektor-Gate-Spannung bildet. Während der *Self Turn*-ON der lokalen Feldbeeinflussung entspricht, werden die Bestandteile der *Poisson*-Gleichung der globalen Einflussgröße und damit weiterhin der *Miller*-Kapazität zugeschrieben. Dieser Schritt vereinfacht die Betrachtungsweise des Verschiebungsstromes vom Kollektor- zum Gate-Knoten des IGBT. Als Resultat wird das kapazitive Ersatzschaltbild um eine Löcherstrom-gesteuerte Stromquelle parallel zur *Miller*-Kapazität erweitert. Zur Nachbildung des *Early*-Effektes wird die Kollektor-Emitter-Spannung als Verstärkungsfaktor zwischen Elektronen- und Löcherstrom eingebracht. Diese Erkenntnis wird in einer Vergleichsuntersuchung zwischen IGBT und baugleichem MOSFET bestätigt.

Mit den bisherigen Erkenntnissen zum Self Turn-ON werden das Abschaltverhalten und der Self Turn-OFF diskutiert. Im Vergleich zum Einschaltverhalten sind ähnliche Mechanismen für den Verschiebungsstrom vom Drift-Gebiet in den Gate-Knoten verantwortlich. Während der Abschalttransiente führt die Ausräumung von Elektronen im Drift-Gebiet unterhalb der Gate-Elektrode zu einem Verschiebungsstrom in den Gate-Knoten. Dieser Effekt ist vergleichbar mit der Akkumulation von Löchern während der Einschalttransiente. Ebenso führt eine Zunahme der Elektronenkonzentration zu einem gegensätzlichen Verschiebungsstrom. Anhand einer Simulation wird deutlich, dass sich zwei Miller-Plateaus ergeben. Dabei führt der Abbau der Elektronenschicht zu dem ersten Plateau. Sobald die Schicht abgebaut ist, sinkt die Gate-Emitter-Spannung auf ein zweites Plateau. Das zweite Plateau ist das Resultat des Verschiebungsstromes bewirkt durch den Miller-Effekt und einer zunehmenden Löcherkonzentration im Drift-Gebiet unterhalb der Gate-Elektrode. Die Erkenntnisse dieser Analysen werden ebenfalls in das kapazitive Ersatzschaltbild eingearbeitet. Die Änderung der Elektronenkonzentration geht einher mit der Spannungsänderung der Kollektor-Gate-Spannung, sodass für eine Kollektor-Gate-Spannung unter null die Änderung selbiger zu dem Verschiebungsstrom führt. Zusätzlich besteht eine Abhängigkeit zur Plasmakonzentration. Für Kollektor-Gate-Spannungen über null ist die Änderung des kollektorseitigen Löcherstromes der entscheidende Faktor für den Verschiebungsstrom. Beide Einflussgrößen werden in dem Begriff Self Turn-ON vereint und sind damit vom Miller-Effekt getrennt.

Neben der Spannungsabhängigkeit wird die Abhängigkeit des *Self Turn*-ON vom Aufbau der Gate-Struktur durch die Simulationen der Einschalttransiente ermittelt. Dabei führt ein flacher und gleichzeitig flächiger Aufbau der Gate-Elektrode über dem Drift-Gebiet zu einem verstärkten Einfluss des *Self Turn*-ON auf den Verschiebungsstrom während der Einschalttransiente.
Mittels dieser Erkenntnis und der Betrachtung weiterer Literaturquellen werden die Steuerkopfstrukturen des IEGT-TSE und der side gate HiGT als besonders effektiv für die Reduktion des Einflusses des Self Turn-ON herausgestellt.

Neben dem Schaltverhalten wird das Verhalten im Kurzschlussfall II mittels Experimente und Simulationen untersucht, bei denen zwei IGBT parallelgeschaltet werden. Dabei wird herausgearbeitet, dass der Verschiebungsstrom vom Drift-Gebiet in den Gate-Knoten aus dem Zusammenspiel von *Self Turn-ON* und dem *Miller-Effekt* resultiert. Die Kurzschlusstransiente wird zur Analyse in mehrere Intervalle unterteilt. Im ersten Intervall während der Stromflanke und geringer Änderung der Kollektor-Emitter-Spannung des IGBT dominiert der *Self Turn-ON* durch den Abbau der Elektronenkonzentration am Gate-Oxid. Beginnend mit dem zweiten Intervall entsättigt der IGBT, sodass die Kollektor-Emitter-Spannung sichtbar steigt. In Abhängigkeit von der Kollektor-Gate-Spannung ändern sich die für den *Self Turn-ON* verantwortlichen Ladungsträger. Währenddessen beginnt der Kollektor-Stromanstieg zu sinken, sodass der Effekt des *Self Turn-ON* insgesamt abnimmt. Dennoch steigt der negative Gate-Strom weiter, wodurch deutlich wird, dass der *Miller*-Effekt den abnehmenden Einfluss des *Self Turn-ON* kompensiert. Dabei ist der Einfluss des *Self Turn-ON* im ersten Intervall abhängig von der Höhe der Gate-Emitter-Spannung und von der Höhe des Elektronen-Loch-Plasmas.

Zuletzt wird der Einfluss des Self Turn-ON in der Einschalttransiente parallelgeschalteter IGBT in Abhängigkeit unterschiedlicher Treiberanbindungen untersucht. Mit den Erkenntnissen zum Self Turn-ON können die Stromfehlverteilungen, welche in der Einleitung dieser Dissertation abgebildet wurden, umfassender analysiert werden. Insofern führt die Kombination der Wirkung des Self Turn-ON bei zeitgleich hoher Kommutierungskreisinduktivität und einem großem Unterschied in der Threshold-Spannung beider IGBT zu der dort aufgezeigten Stromfehlverteilung. In dem Fall, dass jeder IGBT über einen eigenen Gate-Widerstand an den Treiber angeschlossen wird, bewirkt der Einschaltvorgang des IGBT mit geringerer Threshold-Spannung einen induktiven Spannungsabfall an der Kommutierungskreisinduktivität. Dieser führt durch den Miller-Effekt zu einer Einschaltverzögerung des IGBT mit höherer Threshold-Spannung. Dadurch wird die natürliche Einschaltverzögerung des IGBT mit höherer Threshold-Spannung verstärkt. Sofern die Gate-Knoten beider IGBT zusammen an einen Gate-Widerstand angeschlossen werden, führt der Self Turn-ON zu einem Querstrom zwischen beiden IGBT. Insofern reduziert sich die natürliche Einschaltverzögerung gegenüber dem IGBT mit geringerer Threshold-Spannung. In der Simulation mit gemeinsamem Gate-Widerstand zeigt sich so eine Reduktion der Stromfehlverteilung in den Kollektor-Stromspitzen.

Zwar kann der Einfluss des *Self Turn*-ON experimentell bestätigt werden, jedoch ist die Stromfehlverteilung für IGBT mit gemeinsamem Gate-Widerstand höher als bei jeweils eigenen Gate-Widerständen. Der Unterschied resultiert aus der starken Vereinfachung der Simulation.

Die Untersuchung des Einflusses unterschiedlicher Junction-Temperaturen auf den *Self Turn*-ON wurde nicht getätigt. Die Abhängigkeit wird in [Omu99] lediglich angedeutet. Die Vermutung liegt nahe, dass die Kombination aus der temperaturabhängigen Ladungsträgerlebensdauer, der Sättigungsgeschwindigkeit der Löcher sowie deren Beweglichkeit diesen Einfluss bewirkt. Jedoch konnte eine detaillierte Analyse im Rahmen dieser Dissertation nicht getätigt werden.

Ebenso stehen bereits benannte experimentelle Untersuchungen des Einflusses des *Self Turn*-ON in der Parallelschaltung zweier IGBT aus. Die in 5.3.3 getätigten Untersuchungen wurden unter der Zuhilfenahme zweier anti-paralleler Dioden durchgeführt, um die Differenzen der Threshold-Spannungen künstlich zu erhöhen. Zur Bestätigung der Messergebnisse wäre die Parallelschaltung zweier IGBT mit einer größeren Differenz in der Threshold-Spannung ohne die Nutzung der Dioden sinnvoll.

Anhänge

A. Übersicht der Simulationsergebnisse

A.1. Untersuchung des Self Turn-ON als Mitkopplungseffekt

Im Rahmen der experimentellen Untersuchung werden nachfolgend ergänzende Abbildungen dargestellt.



Abbildung A.1.: Experiment: Hochohmige Gate-Abschaltung während der Einschalttransiente eines Trench-IGBT als Single-Chip-Ausführung 6,5 kV / 31,25 A bei $U_{Zk} = 3,6$ kV mit $I_{Last} = I_{nom}$; Verfeinerte Darstellung der Kollektor-Emitter-Spannung von Abbildung 3.8

Zur Vervollständigung der Verläufe von elektrischen Feldern sowie von Änderungen der Ladungsträgerkonzentrationen werden im Folgenden unterschiedliche Kurven dargestellt. Diese wurden genutzt, um die fokussierten Ergebnisse aus der Arbeit vollständig zu beleuchten.



Abbildung A.2.: Simulation: Verlauf der y-Komponente der elektrischen Feldstärke entlang des Schnittes 1 von Abbildung 3.11a, wobei die Kurven farblich den Zeitpunkten in Abbildung 3.10 zugeordnet sind - Gesamtbild der fokussierten Abbildung 3.11b und Abbildung 3.14a



Abbildung A.3.: Simulation: Verlauf der Elektronen- und Löcherkonzentration entlang des Schnittes 2 von Abbildung 3.11a, wobei die Kurven farblich den Zeitpunkten von Abbildung 3.10 zugeordnet sind - Gesamtbild der fokussierten Abbildung 3.11d und Abbildung 3.14c



Abbildung A.4.: Simulation: Verlauf der y-Komponente des elektrischen Feldes entlang des Schnittes 3 von Abbildung 3.11a, wobei die Kurven farblich den Zeitpunkten von Abbildung 3.10 zugeordnet sind - Gesamtbild der fokussierten Abbildung 3.11c



Abbildung A.5.: Simulation: Verlauf der Elektronen- und Löcherkonzentration entlang des Schnittes 3 von Abbildung 3.11a, wobei die Kurven farblich den Zeitpunkten von Abbildung 3.10 zugeordnet sind - Gesamtbild der fokussierten Abbildung 3.11e und Abbildung 3.14d

A.2. Untersuchung des Einflusses des Self Turn-ON während des Kurzschlussfalles II

Die nachfolgenden Abbildungen dienen als Ergänzung zu den Ergebnissen aus Abschnitt 5.2.2.2. Dabei wird die Kollektor-Emitter-Spannung in Abbildung A.6 feiner aufgelöst, so dass ein direkter Anstieg der Kollektor-Emitter-Spannung nach dem Einsetzen des Kurzschluss verdeutlicht wird.



Abbildung A.6.: Simulation: Kurzschlussfall II eines $IGBT_1$ (6,5 kV / 600 A; Planar-Feld-Stopp-Technologie) mit $U_{Zk} = 3,6$ kV, $I_{Last} = I_{nom}$ und $U_{T1,+} = +15$ V, der mit IGBT₂ (6,5 kV / 600 A; Planar-Feld-Stopp-Technologie) parallel geschaltet wurde, IGBT₂ mit $U_{T2,+} = +5,5$ V abgeschaltet; bereits veröffentlicht in [Mün16b]



(a) y-Komponente des elektrischen Feldes im Gate-Oxid (b) y-Komponente des elektrischen Feldes im Gate-Oxid von $IGBT_1$ entlang des Schnittes 1

von $IGBT_2$ entlang des Schnittes 1

Abbildung A.7.: Simulation: Auswertung der Feldverläufe entlang des Schnittes 1 und der Änderung der Ladungsträgerkonzentrationen entlang des Schnittes 2 aus Abbildung 3.11a zu den Zeitpunkten markiert in Abbildung 5.15 - Gesamtbild der fokussierten Abbildung 5.16; bereits veröffentlicht in [Mün16b]

Literatur

[Bas14]	T. Basler: "Ruggedness of High-Voltage IGBTs and Protection Solutions". Diss. Universität Chemnitz, 2014.
[Boc05]	B. Bock: "Switching IGBTs in parallel connection or with enlarged commutation inductance". Diss. Ruhr-Universität Bochum, 2005.
[Böh11]	J. Böhmer, J. Schumann und HG. Eckel: "Negative differential miller capacitance during switching transients of IGBTs". <i>Proceedings of the 2011 14th European</i> <i>Conference on Power Electronics and Applications</i> . 2011.
[Böh14]	J. Böhmer: "Wirkung des Ladungsträgerplasmas auf das Abschaltverhalten von Insulated Gate Bipolar Transistoren". Diss. Universität Rostock, 2014.
[Buc15]	S. Buchholz, M. Wissen und T. Schütze: "Electrical performance of a low inductive 3.3kV half bridge IGBT module". <i>PCIM Europe 2015; International Exhibition and Conference for Power Electronics, Intelligent Motion, Renewable Energy and Energy Management.</i> 2015, S. 374–381.
[Ear52]	J. M. Early: "Effects of Space-Charge Layer Widening in Junction Transistors". Proceedings of the I.R.E. 1952, S. 1401–1406.
[Eck16]	HG. Eckel und P. Münster: "Untersuchung des Self-Turn-On für HV-IGBT". 45. Kolloquium Halbleiter-Leistungs-Bauelemente und ihre Systemtechnische Integration. Freiburg, 2016.
[Fen15]	H. Feng, W. Yang, Y. Onozawa, T. Yoshimura, A. Tamenori und J. K. O. Sin: "Transient Turn-ON Characteristics of the Fin p-Body IGBT". <i>IEEE Transactions</i> on <i>Electron Devices</i> 8 (2015), S. 2555–2561.
[Fuh16a]	J. Fuhrmann: "IGBT-Kurzschlussverhalten am Beispiel einer schnellen Fehlerstrombegrenzung für Hochvolt-Halbleiterversuchsplätze". Diss. Universität Rostock, 2016.
[Fuh16b]	J. Fuhrmann, D. Hammes und HG. Eckel: "Short-circuit behavior of high-voltage IGBTs". <i>IECON 2016 - 42nd Annual Conference of the IEEE Industrial Electronics Society.</i> IEEE, 2016, S. 1165–1170.
[Gej14]	R. Gejo, T. Ogura, S. Misu, K. Nakamura, N. Yasuhara und A. Takano: "Ideal Carrier Profile Control for High-Speed Switching of 1200 V IGBTs". <i>Proceedings of the 26th International Symposium on Power Semiconductor Devices and ICs.</i> IEEE, 2014, S. 99–102.

- [Ger97] Y. C. Gerstenmeier und M. Stoisiek: "SWITCHING BEHAVIOUR OF HIGH VOLTAGE IGBTs AND ITS DEPENDENCE ON GATE-DRIVE". Proceedings of the 9th International Symposium on Power Semiconductor Devices & Ic's. 1997, S. 105–108.
- [Ham18] D. Hammes, S. Gierschner, Y. Hein, J. Fuhrmann, D. Krug und H.-G. Eckel: "Series Short-Circuit Failures in three-level ANPC converters". Proceedings of the 2018 20th European Conference on Power Electronics and Applications. 2018.
- [Har94] M. Harada, T. Minato, H. Takahashi, H. Nishihara, K. Inoue und I. Takata: "600V Trench IGBT in Comparison with Planar IGBT - An Evaluation of the Limit of IGBT Performance -". Proceedings of the 6th International Symposium on Power Semiconductor Devices and ICs. 1994, S. 411–416.
- [Hef91] A. R. Hefner: "An Investigation of the Drive Circuit Requirements for the Insulated Gate Bipolar Transistor". *IEEE Transactions on Power Electronics* 2 (1991), S. 208– 219.
- [Hen18] S. Hentschel, A. Holweck, B. Laska, S. Martin, J. Weigel, W. Brekel, S. Buchholz, T. Gutt, J. Thiele, H.-G. Eckel, I. Kirchner, P. Münster, T.-M. Plötz und R. Schrader: EffekTra - Effiziente elektrische Traktionsumrichter mit innovativen Leistungshalbleitermodulen: gemeinsamer Schlussbericht. Techn. Ber. Nürnberg: Siemens AG; Infineon Technologies AG; Universität Rostock, 2018, S. 173. URL: https: //edocs.tib.eu/files/e01fb18/102834791X.pdf.
- [Iku17] Y. Ikura, Y. Onozawa und N. Akio: "Study of the electrostatic potential of the floating-p region during the turn-on period of IGBT". Proceedings of the 29th International Symposium on Power Semiconductor Devices and ICs. 2017, S. 123– 126.
- [Ji08] I.-h. Ji, Y.-h. Choi, K.-h. Cho, Y.-s. Kim und M. K. Han: "New Voltage Sensing Terminal of the IGBT for the Short-circuit Protection with Suppressed Floating Effect by Employing the Internal PMOS". Proceedings of the 39th Power Electronics Specialists Conference. 2008, S. 541–545.
- [Kon08] S. T. Kong, L. Ngwendson, M. Sweet und E. M. S. Narayanan: "A Study of the Influence of Technology on the Negative Gate Capacitance in 1.2kV IGBTs". Proceedings of the 20th International Symposium on Power Semiconductor Devices and ICs. 2008, S. 177–180.
- [Kop10] A. Kopta: "Short-Circuit Ruggedness of High-Voltage IGBTs". Diss. Universität Bremen, 2010.
- [Lin06] S. Linder: *Power Semiconductors*. 1st. EPFL Press, 2006.

- [Lon12] H. Y. Long, M. R. Sweet und E. M. S. Narayanan: "Investigation of Negative Gate Capacitance in MOS-Gated Power Devices". *IEEE Transactions on Electron Devices* 12 (2012), S. 3464–3469.
 [Lut09] J. Lutz, R. Döbler, J. Mari und M. Menzel: "Short Circuit III in High Power IGBTs". *Proceedings of the 2009 13th European Conference on Power Electronics* and Applications. 2009, S. 1–8.
- [Lut12] J. Lutz, U. Scheuermann und H. Schlangenotto: Halbleiter-Leistungsbauelemente. Springer Vieweg, 2012.
- [Lut18] J. Lutz, U. Schlangenotto, Heinrich Scheuermann und R. De Doncker: Semiconductor Power Devices. 2nd. Springer International Publishing, 2018.
- [Mat13] K. Matsushita, H. Ninomiya, T. Naijo, M. Izumi und S. Umekawa: "Low Gate Capacitance IEGT with Trench Shield Emitter (IEGT-TSE) Realizing High Frequency Operation". Proceedings of the 25th International Symposium on Power Semiconductor Devices and ICs. IEEE, 2013, S. 269–272.
- [Mit98] Mitsubishi: "Mitsubishi Semiconductors Power Modules MOS Using IGBT Modules". Applicationnote: powermos4_0 (1998).
- [Miy17] T. Miyoshi, Y. Takeuchi, T. Furukawa, M. Shiraishi und M. Mori: "Dual side-gate HiGT breaking through the limitation of IGBT loss reduction Dual side-gate HiGT". PCIM Europe 2017; International Exhibition and Conference for Power Electronics, Intelligent Motion, Renewable Energy and Energy Management. May. 2017, S. 315– 322.
- [Miy98] S. Miyashita, S. Yoshiwatari, S. Kobayashi und K. Sakurai: "Progress in Development of High Power NPT-IGBT module". Proceedings of the 10th International Symposium on Power Semiconductor Devices & ICs. 1998, S. 285–288.
- [Moh02] N. Mohan, T. M. Undeland und W. P. Robbins: *Power Electronics: Converters, Applications, and Design.* 3rd. John Wiley & Sons, Inc., 2002.
- [Mor07] M. Mori, S. Member, K. Oyama, Y. Kohno, J. Sakano, J. Uruno, K. Ishizaka und
 D. Kawase: "A Trench-Gate High-Conductivity IGBT (HiGT) With Short-Circuit
 Capability". *IEEE Transactions on Electron Devices* 8 (2007), S. 2011–2016.
- [Mün16a] P. Münster, D. Lexow und H.-G. Eckel: "Effect of Self Turn-ON during turn-ON of HV-IGBTs". PCIM Europe 2016; International Exhibition and Conference for Power Electronics, Intelligent Motion, Renewable Energy and Energy Management. 2016.
- [Mün16b] P. Münster, Q. T. Tran, D. Lexow und H.-G. Eckel: "Current Imbalance affected by Self Turn-ON during Turn-ON of paralleled HV-IGBTs". Proceedings of the 2016 18th European Conference on Power Electronics and Applications. 2016.

- [Mün17a] P. Münster und H.-G. Eckel: "Einfluss des Self Turn-On auf das IGBT Kurzschlussverhalten". 46. Kolloquium Halbleiter-Leistungs-Bauelemente und ihre Systemtechnische Integration. Freiburg, 2017.
- [Mün17b] P. Münster, R. Schrader, Q. T. Tran, S. Gierschner und H.-G. Eckel: "Influence of Gate Structures and Electrical Boundary Conditions on Self Turn-On of HV IGBTs". Proceedings of the 2017 19th European Conference on Power Electronics and Applications. 2017.
- [Mün18] P. Münster, R. Schrader, J. Fuhrmann und H.-G. Eckel: "Voltage dependency of HV-IGBT turn-on caused by Self Turn-on". Proceedings of the 14th International Seminar on Power Semiconductors. 2018.
- [Mus02] S. Musumeci, R. Pagano, A. Raciti, F. Frisina und M. Melito: "Transient Behavior of IGBTs Submitted to Fault Under Load Conditions". Proceedings of the 37th IEEE Industry Applications Conference. 2002, S. 2182–2189.
- [Omu00] I. Omura, T. Domon, T. Miyanagi, T. Ogura und H. Ohashi: "IEGT design concept against operation instability and its impact to application". Proceedings of the 12th International Symposium on Power Semiconductor Devices and ICs. 2000, S. 25–28.
- [Omu97a] I. Omura und W. Fichtner: "IGBT Instability due to negative Gate Capacitance". Proceedings of the 1997 7th European Conference on Power Electronics and Applications. 1997, S. 2.066–2.069.
- [Omu97b] I. Omura, T. Ogura, K. Sugiyama und H. Ohashi: "Carrier injection enhancement effect of high voltage MOS devices - Device physics and design concept -". Proceedings of the 9th International Symposium on Power Semiconductor Devices and ICs. 1997, S. 217–220.
- [Omu97c] I. Omura, H. Ohashi und W. Fichtner: "IGBT Negative Gate Capacitance and Related Instability Effects". *IEEE Electron Device Letters* 12 (1997), S. 622–624.
- [Omu99] I. Omura, W. Fichtner und H. Ohashi: "Oscillation Effects in IGBTs Related to Negative Capacitance Phenomena". *IEEE Transactions on Electron Devices* 1 (1999), S. 237–244.
- [Pfa02] M. Pfaffenlehner, T. Laska, R. Mallwitz, A. Mauder, F. Pfirsch und C. Schaeffer: "1700V-IGBT3: Field Stop Technology with Optimized Trench Structure - Trend setting for the High Power Applications in Industry and Traction". Proceedings of the 14th International Symposium on Power Semiconductor Devices and ICs. 2002, S. 105–108.
- [Sch09] G. Schmitt: "Ansteuerung von Hochvolt-IGBTs über optimierte Gatestromprofile". Diss. Bergische Universität Wuppertal, 2009.

- [Sch16] R. Schnell, F. Fischer, S. Hartmann, D. Trüssel und A. Baschnagel: LinPak the new standard phase-leg module with exceptional low inductance. Techn. Ber. ABB Switzerland Ltd. - Semiconductors, 2016, S. 7.
- [Shi16] M. Shiraishi, T. Furukawa, S. Watanabe, T. Arai und M. Mori: "Side Gate HiGT with Low dv/dt Noise and Low Loss". 2016 28th International Symposium on Power Semiconductor Devices and ICs. IEEE, 2016, S. 199–202.
- [Ten15] Y. Teng, J. Tan, Q. Yu und Y. Zhu: "Analysis of the Negative Miller Capacitance during Switching Transients of IGBTs". Proceedings of the 2015 Technical Conference of IEEE Region 10. 2015.
- [Toy13] Y. Toyota, S. Watanabe und T. Arai: "Novel 3.3-kV Advanced Trench HiGT with Low Loss and Low dv / dt Noise". Proceedings of the 25th International Symposium on Power Semiconductor Devices and ICs. 2013, S. 29–32.
- [Wat11] S. Watanabe, M. Mori, T. Arai, K. Ishibashi, Y. Toyoda, T. Oda, T. Harada und K. Saito: "1.7kV trench IGBT with deep and separate floating p-layer designed for low loss, low EMI noise, and high reliability". Proceedings of the 23rd International Symposium on Power Semiconductor Devices and ICs. IEEE, 2011, S. 48–51.
- [Win15] A. Wintrich, U. Nicolai, W. Tursky und T. Reimann: Applikationshandbuch Leistungshalbleiter. ISLE Verlag 2015, 2015.

Thesen

- 1. Die intrinsische Beeinflussung des Leistungspfades eines IGBT auf dessen Steuerkreis während einer Schalt- und Kurzschlusstransiente wird mittels des *Miller*-Effektes erfasst.
- 2. Stromabhängige Rückwirkungen werden mittels des *Miller*-Effektes nicht vollständig beschrieben.
- 3. Der Effekt der "*negativen Gate-Kapazität*" kann durch die Simulation einer Einschalttransiente eines IGBT ohne induktive Komponenten in den Zuleitungen nachgewiesen werden.
- 4. Der Effekt der "*negativen Gate-Kapazität*" kann experimentell über die Trennung des Gate-Knotens vom Treiberkreis des IGBT während der Einschalttransiente beobachtet werden.
- 5. Während der Einschalttransiente führt der *Self Turn*-ON als Weiterentwicklung der "*negativen Gate-Kapazität*", zu einem stetig fortlaufenden Anstieg des Kollektor-Stromes, sofern der Steuerkreis vom IGBT vor dem Einsetzen des Reverse-Recovery der Diode getrennt wird.
- 6. Bei der Beobachtung der y-Komponente des elektrischen Feldes im Drift-Gebiet des IGBT kann der *Self Turn*-ON einer lokalen Feldbeeinflussung zugewiesen und der *Miller*-Effekt einer globalen Einflussgröße auf das elektrische Feld zugewiesen werden.
- 7. Der Einfluss des *Self Turn*-ON ist durch eine Löcherstrom-gesteuerte Stromquelle im kapazitiven Ersatzschaltbild abbildbar, was die Entkoppelung vom *Miller*-Effekt ermöglicht.
- 8. Die Abhängigkeit des *Self Turn*-ON von der Kollektor-Emitter-Spannung steht in Zusammenhang mit dem *Early*-Effekt.
- 9. Der *Self Turn*-ON kann während der Einschalttransiente eines MOSFET im Gegensatz zum IGBT nicht nachgewiesen werden.

- 10. Beim simulativen Vergleich der Einschalttransiente eines MOSFET mit der eines IGBT ohne induktive Komponenten kann die Spannungsabhängigkeit der Einschalttransiente aufgrund des *Self Turn*-ON beobachtet werden.
- 11. Der strukturelle Aufbau der Gate-Elektrode des IGBT-Steuerkopfes beeinflusst den Verschiebungsstrom, der durch den *Self Turn*-ON bewirkt wird.
- 12. Analog zu einer Löcherakkumulation bewirkt eine Elektronenreduktion in der Abschaltflanke einen Verschiebungsstrom vom Drift-Gebiet in den Gate-Knoten für eine Kollektor-Gate-Spannung unter null.
- 13. Der Verschiebungsstrom durch den *Self Turn*-ON ist abhängig vom Plasmazustand vor der Abschaltflanke.
- 14. Die Ein- und Abschaltflanke sowie der Kurzschlussfall II kann in unterschiedliche Intervalle unterteilt werden, in denen die dominante Ursache für den Verschiebungsstrom ausgehend vom *Self Turn*-ON und vom *Miller*-Effekt zugeordnet werden kann.
- 15. Im Kurzschlussfall II führt der spannungsabhängige *Miller*-Effekt erst bei deutlicher Kollektor-Emitter-Spannungsänderung zu einem Verschiebungsstrom in den Gate-Knoten. Bei einer geringen Kollektor-Emitter-Spannungsänderung für Kollektor-Gate-Spannungen unter null ist der Abbau der Elektronenschicht und über null die Akkumulation von Löchern ausschlaggebend für den Verschiebungsstrom.
- 16. Der Self Turn-ON ist die Ursache für einen Querstrom, der zwischen parallel geschalteten IGBT unterschiedlicher Threshold-Spannung mit gemeinsamem Gate-Widerstand fließt. Ebenso kann eine größere Einschaltverzögerung beim IGBT höherer Threshold-Spannung entstehen, wenn beide IGBT getrennte Gate-Widerstände haben.

Eidesstattliche Erklärung

Ich versichere hiermit durch eigenhändige Unterschrift, dass ich die vorliegende Arbeit selbstständig und ohne die Nutzung anderer als der angegebenen Hilfsmittel angefertigt habe. Alle Stellen, die wörtlich oder sinngemäß aus Veröffentlichungen entnommen wurden, habe ich als solche kenntlich gemacht.

Ort, Datum

Unterschrift