

Universität  
Rostock



Traditio et Innovatio

Wirkung des Ladungsträgerplasmas auf das  
Abschaltverhalten von Insulated Gate Bipolar  
Transistoren

**Dissertation**

zur

Erlangung des akademischen Grades  
Doktor-Ingenieur (Dr.-Ing.)  
der Fakultät für Informatik und Elektrotechnik  
der Universität Rostock

vorgelegt von

Dipl.-Ing. (FH) Jürgen Walter Böhmer

---

**Gutachter:**

1. Gutachter: Prof. Dr.-Ing. Hans-Günter Eckel, Universität Rostock
2. Gutachter: Prof. Dr.-Ing. Josef Lutz, TU Chemnitz
3. Gutachter: Dr.-Ing. Eberhard Ulrich Krafft, Siemens AG Nürnberg

**Datum der Einreichung:** 24.09.2013  
**Datum der Verteidigung:** 18.02.2014

---

## Danksagung

Die hier vorliegende Arbeit entstand während meiner Tätigkeit an der Universität Rostock am Lehrstuhl für Leistungselektronik und elektrische Antriebe. Hiermit bedanke ich mich bei allen, welche zum Gelingen dieser Arbeit beigetragen haben.

Besonders danke ich Herrn Professor Dr.-Ing. Hans-Günter Eckel, der durch seine fachliche Unterstützung und sorgfältige Betreuung einen wesentlichen Beitrag zu dieser Arbeit geleistet hat. Ich danke Herrn Professor Dr.-Ing. Josef Lutz der TU Chemnitz für Übernahme des zweiten Gutachtens und Herrn Dr.-Ing. Eberhard Ulrich Krafft der Siemens AG in Nürnberg für die Erstellung des dritten Gutachtens. Weiterhin bedanke ich mich bei den Mitarbeitern der Siemens Traktionsumrichterentwicklung in Nürnberg für die interessanten Diskussionen und für die fachliche und materielle Unterstützung.

Ferner gilt mein Dank den Mitarbeitern des Lehrstuhls für das freundschaftliche und angenehme Arbeitsklima und die Unternehmungen nach Feierabend. Weiterhin bedanke ich mich für die fachlichen Gespräche und die Mithilfe bei der Realisierung von Messungen und Simulationen. Besonderer Dank gilt Herrn Dipl.-Ing. Daniel Wigger, Herrn Dipl.-Ing. Steffen Pierstorf und Herrn Dipl.-Ing. (FH) Tobias Appel, welche sich stets Zeit für fachliche Diskussionen genommen haben. Herrn M. Sc. Holger Wiencke und Herrn M. Sc. Jan Fuhrmann danke ich für die Mithilfe bei den Kurzschlussmessungen. Weiterhin gilt mein Dank Herrn Dipl.-Phys. Jörg Schumann und Herrn Dipl.-Ing. Marten Müller für die Unterstützung bei der Erstellung der Simulationen. Nicht zuletzt möchte ich mich bei Herrn Michael Müller und Herrn Michael Behrens unserer Werkstatt bedanken.

Mein Dank gilt auch universitätsübergreifend bei Herrn Dipl.-Ing. Thomas Basler der TU Chemnitz für den Informationsaustausch beim *Self Turn Off* des IGBTs im Kurzschlussfall.

Vielen Dank auch an meine Freunde, welche stets an mich geglaubt haben und immer motivierende Worte fanden. Danke für das Verständnis vor allem in der Zeit der schriftlichen Erstellung dieser Arbeit, bei der ich nicht immer an allen Aktivitäten teilnehmen konnte. Weiterhin bedanke ich mich für das Korrekturlesen meiner Arbeit.

Besonderer Dank gilt meinen Eltern Jutta und Karl sowie meiner Schwester Beate, welche mich bei meinem Entschluss unterstützt haben erneut die "Schulbank zu drücken", um damit ein Hochschulstudium zu absolvieren. Ohne eure jahrelange Unterstützung und motivierenden Worte wäre diese Arbeit niemals entstanden.

---

## Abstrakt

Der Grund für die gute Steuerbarkeit der Spannungsflanke beim IGBT und beim MOSFET ist die Millerkapazität. Diese koppelt den Kollektor beziehungsweise den Drain zurück auf das Gate. Im eingeschalteten Zustand tragen beim IGBT Elektronen und Löcher zum Stromfluss bei. Demnach ist der IGBT, anders als der MOSFET, ein bipolares Bauelement. Diese Arbeit zeigt, dass der zeitliche Verlauf des räumlichen Maximums der elektrischen Feldstärke maßgeblich das Schaltverhalten bestimmt. Auf Grund des Löcherstromes in der Raumladungszone beim Abschalten des IGBTs ist der Gradient der elektrischen Feldstärke und auch das räumliche Maximum der elektrischen Feldstärke während der Spannungsflanke höher als im stromlosen Zustand. Diese Gegebenheit führt zu unterschiedlichen Auswirkungen der Millerkapazität beim Abschalten von IGBT und MOSFET. Während des Abschaltvorganges des MOSFETs steuert der Gateentladestrom den zeitlichen Verlauf der elektrischen Feldstärke und die zeitliche Änderung der Drain-Source Spannung. Beim IGBT hingegen steuert der Gateentladestrom nur den zeitlichen Verlauf der elektrischen Feldstärke und indirekt die Änderung der Kollektor-Emitter Spannung. Daher kann das Abschaltverhalten des MOSFETs mit einem kapazitiven Ersatzschaltbild analysiert werden. Hingegen ist es beim IGBT sinnvoller, das Abschaltverhalten in direkter Abhängigkeit der elektrischen Feldstärke zu untersuchen. Dazu kann die dreidimensionale Struktur des IGBTs auf eine Dimension reduziert werden. Hiermit lassen sich viele der beim Abschalten auftretenden Effekte erklären. Diese werden im Rahmen dieser Dissertation diskutiert und anhand von Messungen und Simulationen mit einem Finite Elemente Simulator belegt.

---

## Abstract

The reason of the good controllability of the voltage slope at semiconductors like the IGBT and the MOSFET is the miller-capacitance. The miller-capacitance is the feedback of the collector respectively the drain to the gate. In turn-on state of IGBTs there are free electrons and holes to carry the collector current. Therefore the IGBT is instead of the MOSFET a bipolar device. During turn-off the miller-capacitance is charged by the gate current. This work shows that the time derivation of the peak electrical field influences the switching behaviour. Because of the hole concentration in the space charge region during turn-off of IGBTs the gradient of the electrical field and the time derivation of the peak electrical field during the voltage slope are higher than in the steady off state. This leads to a different behaviour of the miller-capacitance of MOSFET and IGBT. During turn-off of MOSFET the gate current controls the time derivation of the peak electrical field and the voltage slope of the drain-source voltage. In case of IGBT the gate current controls the time derivation of the peak electrical field and indirectly the voltage slope of the collector-emitter voltage. Therefore the turn-off behaviour of MOSFET can be explained by an equivalent circuit. In case of IGBTs it is helpful to analyse the turn-off behaviour by the electrical field strength. Hereby the three-dimensional structure of the IGBT can be reduced to one dimension. With this simplification it is possible to explain different effects during turn-off. These effects are discussed and documented in this PhD thesis by different measurements and simulations with a finite element simulator.

# Inhaltsverzeichnis

<b>Abbildungsverzeichnis</b>	<b>VIII</b>
<b>Tabellenverzeichnis</b>	<b>XIII</b>
<b>Abkürzungsverzeichnis</b>	<b>XIV</b>
<b>1. Einleitung</b>	<b>1</b>
<b>2. Aufbau des IGBTs</b>	<b>4</b>
2.1. Punch Through IGBT . . . . .	6
2.2. Non Punch Through IGBT . . . . .	7
2.3. Field Stop IGBT . . . . .	9
2.4. Trench Gate IGBT und Carrier Stored IGBT . . . . .	10
<b>3. Funktionsweise von IGBTs</b>	<b>12</b>
3.1. Einschaltverhalten . . . . .	12
3.2. Ausschaltverhalten . . . . .	16
3.3. Kurzschlussverhalten . . . . .	18
3.3.1. Kurzschlussfall I . . . . .	19
3.3.2. Kurzschlussfall II . . . . .	21
<b>4. IGBT Ansteuerungen</b>	<b>23</b>
4.1. Ansteuerungsschaltungen nach dem Prinzip der Widerstandsansteuerung . . . . .	23
4.2. Ansteuerungen zur Verbesserung der Schalteigenschaften . . . . .	24
4.2.1. Beeinflussung der Schalttransienten beim Einschalten . . . . .	25
4.2.2. Beeinflussung der Schalttransienten beim Ausschalten . . . . .	28
4.3. Ansteuerungsseitiger Schutz des IGBTs im Kurzschlussfall . . . . .	34
4.3.1. Kurzschlusserkennung . . . . .	34
4.3.2. Reduzierung des Kurzschlussstromes . . . . .	36
<b>5. Auswirkungen des Plasmas auf das Ausschaltverhalten von IGBTs</b>	<b>38</b>
5.1. Kapazitives Verhalten des IGBTs . . . . .	43
5.1.1. Auswirkung auf den Verlauf der Kollektor-Emitter Spannung . . . . .	45

5.1.2. Auswirkung auf die Überspannung . . . . .	47
5.1.3. Auswirkung des Gatestroms . . . . .	48
5.2. Anstoßen an die Feldstopp-Schicht . . . . .	49
5.2.1. Einfluss des Gatewiderstandes . . . . .	52
5.2.2. Einfluss des Kollektorstromes . . . . .	55
5.2.3. Einfluss der Zwischenkreisspannung . . . . .	57
5.2.4. Einfluss der Sperrschichttemperatur . . . . .	59
<b>6. Schaltverhalten des MOSFETs</b>	<b>61</b>
6.1. Allgemeines Schaltverhalten des MOSFETs . . . . .	61
6.2. Kapazitives Verhalten des MOSFETs . . . . .	63
6.2.1. Verlauf der Drain-Source Spannung . . . . .	64
6.2.2. Auswirkung auf die Überspannung . . . . .	66
6.2.3. Auswirkung des Gatestroms . . . . .	66
<b>7. Auswirkung der Millerkapazität auf das Ausschaltverhalten von IGBTs</b>	<b>68</b>
7.1. Vergleich der Millerkapazität beim MOSFET und beim IGBT (Self Turn Off Effekt) . . . . .	68
7.1.1. Der Self Turn Off Effekt beim Abschalten von IGBTs . . . . .	71
7.1.2. Der Self Turn Off Effekt beim Kurzschlussfall II . . . . .	75
7.2. Vergleich zwischen einer einfachen Widerstandsansteuerung und einer Widerstandsumschaltung . . . . .	79
7.3. Einfluss der Temperatur auf das Ausschaltverhalten von IGBTs . . . . .	83
7.3.1. Messungen und Simulationen bei unterschiedlichen Sperrschicht- temperaturen . . . . .	84
7.3.2. Analytische Herleitung bei unterschiedlichen Sperrschichttem- peraturen . . . . .	89
7.4. Stromfehlverteilung beim Abschalten parallelgeschalteter Feldstopp- IGBTs . . . . .	94
7.5. Konsequenzen für IGBT Ansteuerungsschaltungen . . . . .	99
<b>8. Zusammenfassung</b>	<b>101</b>
<b>Anhang</b>	<b>104</b>
<b>A. Messung</b>	<b>104</b>
A.1. Treiberschaltung der einfachen Widerstandsansteuerung . . . . .	104
A.2. Treiberschaltung der Widerstandsumschaltung . . . . .	105

<b>B. Simulation</b>	<b>107</b>
B.1. Schaltbild für das Ausschaltverhalten mit einfacher Widerstands- steuerung . . . . .	107
B.2. Schaltbild für das Ausschaltverhalten mit Widerstandsumschaltung .	108
B.3. Schaltbild für die Kurzschlussimulation . . . . .	109
B.4. Schnitt durch eine IGBT-Zelle . . . . .	110
B.5. Extraktion von Kenngrößen aus Simulationen . . . . .	111
 <b>Literaturverzeichnis</b>	 <b>113</b>
 <b>Thesen</b>	 <b>120</b>
 <b>Eidesstattliche Erklärung</b>	 <b>122</b>



# Abbildungsverzeichnis

2.1. Querschnitt einer MOSFET-Zelle und einer IGBT-Zelle . . . . .	4
2.2. Ersatzschaltbild mit parasitären Elementen eines IGBTs . . . . .	6
2.3. Querschnitt eines PT-IGBT mit Feldverlauf und Ladungsträgerkonzentration . . . . .	7
2.4. Querschnitt eines NPT-IGBT mit Feldverlauf und Ladungsträgerkonzentration . . . . .	8
2.5. Querschnitt eines FS-IGBT mit Feldverlauf und Ladungsträgerkonzentration . . . . .	9
2.6. Querschnitt einer Trench Gate Zelle und einer Carrier Stored Zelle . .	11
3.1. Einphasiger Spannungszwischenkreisumrichter mit induktiver Last als Tiefsetzsteller . . . . .	12
3.2. Funktionsweise einer NPT-Zelle . . . . .	13
3.3. Messaufbau mit parasitären Elementen . . . . .	14
3.4. Einschaltverhalten eines 6,5 kV - 600 A IGBTs . . . . .	14
3.5. Ausschaltverhalten eines 6,5 kV - 600 A IGBTs . . . . .	17
3.6. Erweiterung des einphasigen Spannungszwischenkreisumrichters für Kurzschlussmessungen . . . . .	19
3.7. Kurzschlussfall I eines 4,5 kV - 1200 A IGBTs . . . . .	20
3.8. Kurzschlussfall II eines 4,5 kV - 1200 A IGBTs . . . . .	21
4.1. Einfache Ansteuerungsschaltungen . . . . .	24
4.2. Ansteuerung mit einer H-Brücke nach [37, 42, 59] . . . . .	24
4.3. Ansteuerung zur Reduzierung der Überstromspitze über eine externe Kapazität nach [19] und [30] . . . . .	25
4.4. Ansteuerung zur Reduzierung der Überstromspitze mit Widerstandsumschaltung und Stromquelle nach [55] und [32] . . . . .	26
4.5. Ansteuerung zur Reduzierung der Überstromspitze mit variabler Gate-Spannung nach [13] und [20] . . . . .	26
4.6. Ansteuerung zur Reduzierung des Stromgradienten beim Einschalten nach [23] . . . . .	27
4.7. Geregelte Ansteuerung zur Reduzierung des Stromgradienten beim Einschalten nach [17] . . . . .	28

4.8.	Ansteuerung zur Reduzierung des Spannungsgradienten nach [23] . . .	29
4.9.	Aktive Überspannungsbegrenzungen mit Zenerdioden nach [59, 61] und [50] . . . . .	29
4.10.	Aktive Überspannungsbegrenzungen mit MOSFET im Avalanche- Durchbruch und Verstärkung einer Zenerdiode mit MOSFET [47] . . .	30
4.11.	Aktive Überspannungsbegrenzung mit Zenerdioden mit einer Wider- standsumschaltung nach [9] . . . . .	30
4.12.	Aktive Überspannungsbegrenzungen mit Zenerdioden und aktiver Ver- stärkung nach [49] und [9] . . . . .	31
4.13.	Aktive Überspannungsbegrenzung mit Spannungsteiler und aktiver Verstärkung nach [2] . . . . .	31
4.14.	Aktive Überspannungsbegrenzung mit Erfassung der Kollektor-Emitter Spannung und aktiver Verstärkung nach [10] . . . . .	32
4.15.	Überspannungsreduzierung mit Widerstandsumschaltung . . . . .	32
4.16.	Ansteuerung zur Reduzierung des Stromgradienten beim Ausschalten nach [23] . . . . .	33
4.17.	Aktive Überspannungsbegrenzung mit digitaler Regelung der Kollektor- Emitter Spannung nach [21, 22] . . . . .	33
4.18.	Geregelte Ansteuerung zur Regelung der Spannungsanstiegsgeschwin- digkeit und aktiver Überspannungsbegrenzung nach [17] . . . . .	34
4.19.	Kurzschlusserkennung mit Abkoppeldiode nach [61] und [11] . . . . .	35
4.20.	Kurzschlusserkennung anhand der Gate-Emitter Spannung nach [31] . . .	36
4.21.	Passive Begrenzung der dynamischen Überstromspitze nach [59, 61] . .	37
4.22.	Aktive Begrenzung des Kurzschlussstromes nach [39] . . . . .	37
5.1.	Querschnitt einer IGBT-Zelle beim Abschalten – Gate Kanal ge- schlossen . . . . .	39
5.2.	Simulation eines 6,5 kV IGBT bei 600 A und großen Gateentladestrom	41
5.3.	Querschnitt einer IGBT-Zelle während des Abschaltens . . . . .	42
5.4.	Querschnitt einer IGBT-Zelle beim Abschalten – Gate Kanal offen . .	43
5.5.	Kapazitives Ersatzschaltbild eines IGBTs mit gesteuerter Stromquelle	44
5.6.	Wichtige Kenngrößen beim Abschalten von IGBTs. Simulation eines 6,5 kV IGBTs mit verschiedenen Gatewiderständen . . . . .	48
5.7.	FS-IGBT: Anstoßen an die Feldstopp-Schicht während des Abschalt- vorgangs . . . . .	50
5.8.	Simulation: Abschaltverhalten eines Feldstopp-IGBTs. Verschiedene Anstoßzeitpunkte an die FS-Schicht . . . . .	52
5.9.	Simulation: Abschaltverhalten eines Feldstopp-IGBTs mit verschiede- nen Gatewiderständen . . . . .	54

5.10. Simulation: Abschaltverhalten eines Feldstopp-IGBTs mit verschiedenen Kollektorströmen . . . . .	57
5.11. Simulation: Abschaltverhalten eines Feldstopp-IGBTs mit verschiedenen Zwischenkreisspannungen . . . . .	58
5.12. Simulation: Abschaltverhalten eines Feldstopp-IGBTs mit verschiedenen Sperrschichttemperaturen . . . . .	59
6.1. Simulation: Abschaltverhalten eines 6,5 kV MOSFET mit großem Gateentladestrom . . . . .	62
6.2. Querschnitt einer MOSFET-Zelle beim Abschalten . . . . .	63
6.3. Kapazitives Ersatzschaltbild eines MOSFETs mit gesteuerter Stromquelle . . . . .	64
6.4. Wichtige Kenngrößen beim Abschalten von MOSFETs. Simulation eines 6,5 kV MOSFET mit verschiedenen Gatewiderständen . . . . .	67
7.1. Simulation: Vergleich des Schaltverhalten eines MOSFETs und eines IGBTs (ohne Überspannung) . . . . .	71
7.2. Messung: Abschaltverhalten eines 6,5 kV - 600 A IGBTs – $i_G = 0$ für $t > t_1$ . . . . .	72
7.3. Simulation: Abschaltverhalten eines 6,5 kV IGBT – $i_G = 0$ für $t > t_1$ . . . . .	73
7.4. Simulation: Abschaltverhalten eines 6,5 kV IGBT – $i_G = 0$ für $t > t_1$ ; Ausschnitt aus 7.3 . . . . .	74
7.5. Simulation: Abschaltverhalten eines 6,5 kV MOSFETs – Vergleich zwischen einer einfachen Widerstandssteuerung und Widerstandsumschaltung während der Spannungsflanke . . . . .	75
7.6. Messung eines 6,5 kV - 600 A IGBTs im Kurzschlussfall II zum Self Turn Off Effekt . . . . .	76
7.7. Messung: Kurzschlussfall II aus [4] zum Self Turn Off Effekt . . . . .	77
7.8. Simulation: Kurzschlussfall II zum Self Turn Off Effekt . . . . .	78
7.9. Messung: Abschaltverhalten eines 6,5 kV - 600 A IGBTs – Vergleich zwischen einer einfachen Widerstandssteuerung und Widerstandsumschaltung zur Reduzierung der Verzugszeit . . . . .	79
7.10. Simulation: Abschaltverhalten eines 6,5 kV IGBTs – Vergleich zwischen einer einfachen Widerstandssteuerung und Widerstandsumschaltung zur Reduzierung der Verzugszeit . . . . .	81
7.11. Querschnitt durch eine IGBT-Zelle beim Abschalten im Zeitpunkt des Erreichens der Zwischenkreisspannung – Vergleich zwischen einfacher Widerstandssteuerung und Widerstandsumschaltung . . . . .	82

7.12. Simulation: Abschaltverhalten eines 6,5 kV MOSFETs – Vergleich zwischen einer einfachen Widerstandssteuerung und Widerstandsumschaltung während der Spannungsflanke . . . . .	83
7.13. Messung: Abschaltverhalten eines 6,5 kV - 600 A IGBTs bei verschiedenen Sperrschichttemperaturen . . . . .	84
7.14. Zeichnung: Verlauf der Feldstärke und Ladungsträgerkonzentration bei verschiedenen Temperaturen . . . . .	85
7.15. Simulation: Abschaltverhalten eines 6,5 kV IGBTs bei verschiedenen Sperrschichttemperaturen . . . . .	86
7.16. Simulation: Feldstärkeverlauf bei verschiedenen Temperaturen bei Erreichen von $t_1$ aus Abbildung 7.15 . . . . .	87
7.17. Simulation: Feldstärkeverlauf bei verschiedenen Temperaturen bei Erreichen der Zwischenkreisspannung aus Abbildung 7.15 . . . . .	88
7.18. Analytisches Ergebnis bei verschiedenen Sperrschichttemperaturen mit angegebenen Maximalwerten . . . . .	93
7.19. Messung: Abschaltverhalten von selektierten 6,5 kV - 600 A IGBTs in Parallelschaltung – Ohne Stromfehlverteilung . . . . .	95
7.20. Messung: Abschaltverhalten von selektierten 6,5 kV - 600 A IGBTs in Parallelschaltung – Stromfehlverteilung bei $t_3$ . . . . .	97
7.21. Zeichnung: Feldverlauf zu den Zeitschritten $t_1$ , $t_2$ und $t_3$ zu Abbildung 7.20 . . . . .	97
7.22. Simulation: Abschaltverhalten von parallelgeschalteten 6,5 kV IGBTs – Stromfehlverteilung bei $t_3$ . . . . .	98
7.23. Simulation: Feldverlauf zu den Zeitschritten $t_1$ , $t_2$ und $t_3$ zu Abbildung 7.22 . . . . .	99
A.1. Prinzipschaltbild des verwendeten Treibers für einfache Widerstandssteuerung . . . . .	105
A.2. Prinzipschaltbild des verwendeten Treibers für die Widerstandsumschaltung . . . . .	106
B.1. Simulationsschaltung der einfachen Widerstandssteuerung beim IGBT bzw. MOSFET . . . . .	107
B.2. Simulationsschaltung der Widerstandsumschaltung beim IGBT bzw. MOSFET . . . . .	109
B.3. Simulationsschaltung des Kurzschlussverhaltens beim IGBT . . . . .	110
B.4. Skizze des Simulationsmodells mit räumlicher Angabe der gemachten Schnitte . . . . .	111

B.5. Extraktion der Simulationsdaten für den Vergleich der analytischen  
Herleitung . . . . . 112

## Tabellenverzeichnis

7.1. Driftgeschwindigkeiten bei verschiedenen Temperaturen bei einer Feldstärke von 50 kV/cm nach [28] . . . . .	90
7.2. Vergleich der Simulationsergebnisse mit den Ergebnissen der analytischen Herleitung bei $j_{nRLZ}/j = 0,1$ . . . . .	94

## Abkürzungsverzeichnis

$\epsilon$ .....	Dielektrizitätskonstante
$\hat{E}$ .....	Räumliches Maximum der elektrischen Feldstärke
$\mu_n$ .....	Beweglichkeit freier Elektronen
$\mu_p$ .....	Beweglichkeit freier Löcher
$\rho$ .....	Raumladung
$\tau$ .....	Zeitkonstante
+U <sub>B</sub> .....	Positive Versorgungsspannung der Ansteuerungsschaltung
-U <sub>B</sub> .....	Negative Versorgungsspannung der Ansteuerungsschaltung
A .....	Fläche
ASIC .....	Application Specific Integrated Circuit
C .....	Kapazität
C <sub>CE</sub> .....	Kollektor-Emitter Kapazität beim IGBT
C <sub>CG,ext</sub> .....	Externe Kapazität zwischen Kollektor und Gate
C <sub>DS</sub> .....	Drain-Source Kapazität beim MOSFET
C <sub>GC</sub> .....	Millerkapazität beim IGBT
C <sub>GD</sub> .....	Millerkapazität beim MOSFET
C <sub>GE,ext</sub> .....	Externe Kapazität zwischen Gate und Emitter
C <sub>GE</sub> .....	Gate-Emitter Kapazität beim IGBT
C <sub>GS</sub> .....	Gate-Source Kapazität beim MOSFET
C <sub>IGBT</sub> .....	Ersatzkapazität des IGBTs
CAD .....	Computer Aided Design
CS .....	Carrier Stored
CSTBT .....	Carrier Stored Trench Gate Bipolar Transistor
D .....	Diode
D <sub>el</sub> .....	Elektrische Flussdichte
DUT .....	Device Unter Test
E .....	Elektrische Feldstärke
EMV .....	Elektromagnetische Verträglichkeit
FEM .....	Finite Elemente Methode
FPGA .....	Field Programmable Gate Array
FS .....	Field Stop oder Feldstopp
g <sub>m</sub> .....	Steilheit des Transistors
GTO .....	Gate Turn Off (Thyristor)

HE	.....	Hilfsemitter
I	.....	Strom
i	.....	Zeitabhängiger Strom
$i_{C,DS}$	.....	Strom durch die Drain-Source Kapazität beim MOSFET
$i_{C,GC}$	.....	Strom durch die Millerkapazität beim IGBT
$i_{C,GD}$	.....	Strom durch die Millerkapazität beim MOSFET
$i_{C,IGBT}$	.....	Strom durch die Ersatzkapazität $C_{IGBT}$
$I_C$	.....	Kollektorstrom beim IGBT
$I_D$	.....	Drainstrom beim MOSFET
$I_G$	.....	Gatestrom beim IGBT und MOSFET
$I_{Last}$	.....	Strom durch die Lastinduktivität
$i_{nRLZ}$	.....	Elektronenstrom in der Raumladungszone
$i_n$	.....	Elektronenstrom
$i_{pPlasma}$	.....	Löcherstrom im Plasma
$i_{pRLZ}$	.....	Löcherstrom in der Raumladungszone
$i_p$	.....	Löcherstrom
IGBT	.....	Insulated Gate Bipolar Transistor
IGCT	.....	Integrated Gate Commutated Thyristor
j	.....	Verschiebestromdichte
$j_{C,GC}$	.....	Verschiebestromdichte durch die Millerkapazität beim IGBT
$j_{C,GD}$	.....	Verschiebestromdichte durch die Millerkapazität beim MOSFET
$j_n$	.....	Verschiebestromdichte des Elektronenstroms
$j_p$	.....	Verschiebestromdichte des Löcherstroms
KS	.....	Kurzschluss
L	.....	Induktivität
$L_\sigma$	.....	Kommutierungskreisinduktivität
$L_{KS}$	.....	Kurzschlussinduktivität
LPT	.....	Light Punch Through
MOSFET	....	Metal Oxide Semiconductor Field Effect Transistor
n	.....	Dichte freier Elektronen
NPT	.....	Non Punch Through
p	.....	Dichte freier Löcher
PE	.....	Poweremitter
PIN-Diode	...	Positive Intrinsic Negative Diode
PT	.....	Punch Through
Q	.....	Ladung
q	.....	Elementarladung
$R_B$	.....	Widerstand der n <sup>-</sup> -Basis



$R_{G,int}$ .....	Interner Gatewiderstand
$R_{G,Off}$ .....	Ausschaltgatewiderstand
$R_{G,On}$ .....	Einschaltgatewiderstand
$R_W$ .....	Widerstand der p-Wanne
RLZ .....	Raumladungszone
S .....	Allgemein Schalter
$SiO_2$ .....	Siliziumdioxid
SOA .....	Safe Operating Area
SPT .....	Soft Punch Through
T .....	Transistor
t .....	Zeit
$T_j$ .....	Sperrschichttemperatur
$T_{KS}$ .....	Kurzschlusschalter
TWPT .....	Thin Wafer Punch Through
U .....	Spannung
u .....	Zeitabhängige Spannung
$U_{CE,max}$ .....	Maximale Kollektor-Emitter Spannung beim IGBT
$U_{CE,Sat}$ .....	Sättigungsspannung im eingeschalteten Zustand beim IGBT
$U_{CE}$ .....	Kollektor-Emitter Spannung beim IGBT
$U_{DS,Max}$ .....	Maximale Drain-Source Spannung beim MOSFET
$U_{DS}$ .....	Drain-Source Spannung beim MOSFET
$U_d$ .....	Zwischenkreisspannung
$U_{FR}$ .....	Forward Recovery Spannung der Diode
$U_{GC}$ .....	Spannung über der Millerkapazität beim IGBT
$U_{GD}$ .....	Spannung über der Millerkapazität beim MOSFET
$U_{GE,Plateau}$ ....	Wert des Millerplateau beim IGBT
$U_{GE}$ .....	Gate-Emitter Spannung beim IGBT
$U_{GS}$ .....	Gate-Source Spannung beim MOSFET
$U_{IN}$ .....	Eingangsspannung
$U_{Max}$ .....	Maximale Spannung
$U_{Th}$ .....	Schwellspannung
$U_{TR,Off}$ .....	Negative statische Gatespannung
$U_{TR,On}$ .....	Positive statische Gatespannung
$v_n$ .....	Geschwindigkeit der Elektronen
$v_p$ .....	Geschwindigkeit der Löcher
$W_{Off}$ .....	Ausschaltverluste
x .....	Dicke des Bauelements
$x_{RLZ}$ .....	Weite der Raumladungszone

# 1. Einleitung

IGBTs (*Insulated Gate Bipolar Transistors*) haben sich innerhalb der letzten drei Dekaden als leistungselektronische Bauelemente etabliert. Diese vereinen die positiven Ansteuerungseigenschaften eines *Metal Oxide Semiconductor Field Effect Transistor* (MOSFET) mit den Durchlasseigenschaften eines bipolaren Bauelements. Durch die Verfügbarkeit von IGBT-Modulen mit einer Sperrspannung von bis zu 6,5 kV werden diese erfolgreich in Mittel- und Hochspannungsanwendungen eingesetzt, welche bislang nur Thyristorstrukturen wie dem GTO (*Gate Turn Off Thyristor*) und dem IGCT (*Integrated Gate Commutated Thyristor*) vorbehalten waren. Die Stromtragfähigkeit heutiger IGBT-Module reicht von wenigen Ampere bis einigen tausend Ampere und lässt sich durch Parallelschaltung von IGBT-Modulen noch weiter erhöhen. Neben der Steigerung der Leistungsdichte wurden in den letzten Jahren auch die statischen und dynamischen Eigenschaften von IGBTs verbessert. Dazu gehört sowohl die Reduktion auftretender Schaltverluste als auch die Verbesserungen der Robustheit beim Abschalten von Überstrom.

Obwohl der IGBT seit geraumer Zeit auf dem Markt erhältlich ist, konnten in der aktuellen Literatur bisher nicht alle Effekte beim Abschalten des Bauteils erklärt werden. Um das Ausschaltverhalten des IGBTs zu analysieren und die positiven Ansteuerungseigenschaften dieser Halbleiter ausnutzen zu können, ist ein hohes Maß an Verständnis des Schaltverhaltens erforderlich. Motivation dieser Arbeit ist es daher, hierfür einen Beitrag zu leisten.

Der Grund für die gute Steuerbarkeit der Spannungsflanke bei IGBT und MOSFET ist die sogenannte Millerkapazität. Anders als beim MOSFET tragen beim IGBT sowohl Elektronen als auch Löcher zum Stromfluss bei. Hierdurch ist nicht nur das Schaltverhalten unterschiedlich, sondern auch die Wirkung der Millerkapazität. Im Rahmen dieser Arbeit wird der Fokus auf das Abschaltverhalten von IGBT und MOSFET gelegt. Dieses wird im Folgenden unter verschiedenen Aspekten näher untersucht und die Unterschiede zwischen diesen Leistungshalbleitern herausgearbeitet. Es wird gezeigt, dass gerade beim Abschaltverhalten von IGBTs Effekte auftreten, welche mit einfachen Ersatzschaltbildern nur unvollständig zu erklären sind. Diese lassen sich allerdings analysieren, indem die dreidimensionale Struktur des IGBTs auf eine Dimension reduziert wird und direkt die auftretenden Feldstärken

in der Raumladungszone betrachtet werden.

Zur Herleitung und Veranschaulichung dieser Effekte tragen sowohl Messungen am IGBT als auch Simulationsergebnisse von MOSFET und IGBT bei. Die Messungen wurden hierfür an einem Hochspannungsprüfplatz durchgeführt. Die Simulationen wurden mit einem zweidimensionalen Bauteilsimulator (Taurus Medici) der Firma Synopsis<sup>®</sup> erstellt. Dieses CAD-Simulationstool bedient sich der Finite Elemente Methode (FEM). Mit diesem Bauteilsimulator ist es nicht nur möglich, den zeitlichen Verlauf des Schaltverhaltens von Halbleitern zu simulieren. Es können auch Schnitte durch die Bauteilzellen gelegt werden, um somit den Feldstärkeverlauf und die Ladungsträgerkonzentration im Bauteil zu extrahieren. Das in dieser Arbeit verwendete Simulationsmodell des IGBTs stammt von einem Halbleiterhersteller und bildet das Verhalten eines auf dem Markt verfügbaren 6,5 kV – 600 A IGBTs nach.

In den einleitenden Kapiteln werden zunächst eine MOSFET- und eine IGBT-Zelle vergleichend dargestellt. Weiterhin werden verschiedene IGBT-Zellstrukturen vorgestellt. Eingegangen wird hierbei sowohl auf Unterschiede im stromlosen als auch im eingeschalteten Zustand. Darauf aufbauend wird auf die allgemeine Funktionsweise sowie das grundsätzliche Schaltverhalten des IGBTs eingegangen. Basierend auf einer durchgeführten Literaturrecherche erfolgt zudem die Darstellung bekannter Ansteuerungsschaltungen und Schutzschaltungen für IGBTs.

Das fünfte Kapitel widmet sich den Auswirkungen des Elektronen-Loch Plasmas auf das Ausschaltverhalten des IGBTs. Insbesondere die aus der Literatur bekannten Effekte wie die Feldaufteilung und der Verlauf des Maximums der elektrischen Feldstärke werden anhand von Simulationen analysiert. In Anlehnung an [53] werden zudem die Spannungs- und Stromverläufe des IGBTs auf Basis eines Ersatzschaltbildes erläutert. Dieses Model verliert jedoch mit dem Anstoßen der Raumladungszone an die Feldstopp-Schicht seine Übersichtlichkeit. Basierend auf [16] wurde der Anstoßzeitpunkt mit Hilfe von Simulationen in Abhängigkeit des Gateentladewiderstandes, des Kollektorstromes und der Zwischenkreisspannung analysiert. Im Rahmen der vorliegenden Arbeit wurde dies um den Aspekt der Sperrschichttemperatur erweitert.

Im sechsten Kapitel werden der Verlauf des Maximums der elektrischen Feldstärke und der Gradient der elektrischen Feldstärke beim MOSFET mit Hilfe von Simulationen analysiert und der Unterschied zum Abschaltverhalten des IGBTs herausge-

arbeitet. Weiterhin werden die Schalttransienten anhand des allgemein bekannten Ersatzschaltbildes erläutert.

Bis hierher wurden vornehmlich die Unterschiede zwischen diesen Leistungshalbleitern sowie die daraus resultierenden Effekte beim Ausschalten des IGBTs dargestellt und anhand von Messungen und Simulationen nachvollzogen. Im weiteren Verlauf wird unter anderem gezeigt, dass der Gateentladestrom nicht den Spannungsanstieg der Kollektor-Emitter Spannung einstellt, sondern das räumliche Maximum der elektrischen Feldstärke. Wie in [7] veröffentlicht können unter Berücksichtigung dieser Erkenntnis Effekte wie der *Self Turn Off* Prozess analysiert werden, wenn anstelle eines Ersatzschaltbildes die auftretenden Feldstärken in der Raumladungszone betrachtet werden. Auf Basis dieser Erkenntnis, wird ein Vergleich zwischen einer einfachen Widerstandsansteuerung und einer Widerstandsumschaltung zur Reduzierung der Verzugszeit zwischen Ausschaltsignal und Beginn der steigenden Kollektor-Emitter Spannung durchgeführt und die Unterschiede der Kurvenverläufe analysiert. Weiterhin ermöglicht diese Betrachtungsweise eine Analyse der Sperrschichttemperatur auf das Ausschaltverhalten von IGBTs, welche in [5] veröffentlicht wurde. Darüber hinaus kann mit der Erkenntnis aus [7] eine präzise Erklärung der Gegebenheiten einer Stromfehlverteilung parallelgeschalteter IGBTs gegeben werden, welche in [8] publiziert wurde.

## 2. Aufbau des IGBTs

Dieses Kapitel beschreibt den grundsätzlichen Aufbau sowie verschiedene Strukturen von IGBT-Zellen. Als eine Weiterentwicklung des MOSFETs besitzt der IGBT eine zusätzliche hochdotierte  $p^+$ -Schicht am rückseitigen Emitterkontakt. Abbildung 2.1 stellt beide Bauteile vergleichend dar. Zunächst wird auf eine planare Gatestruktur eingegangen. Bedingt durch diesen Aufbau vereint der IGBT die positiven Ansteuerereigenschaften eines MOSFETs mit den Durchlasseigenschaften eines bipolaren Leistungshalbleiters. In der Leistungselektronik werden, auf Grund der besseren Ladungsträgerbeweglichkeit von Elektronen gegenüber Löchern, fast ausschließlich IGBTs mit selbst sperrendem n-Kanal verwendet [34].

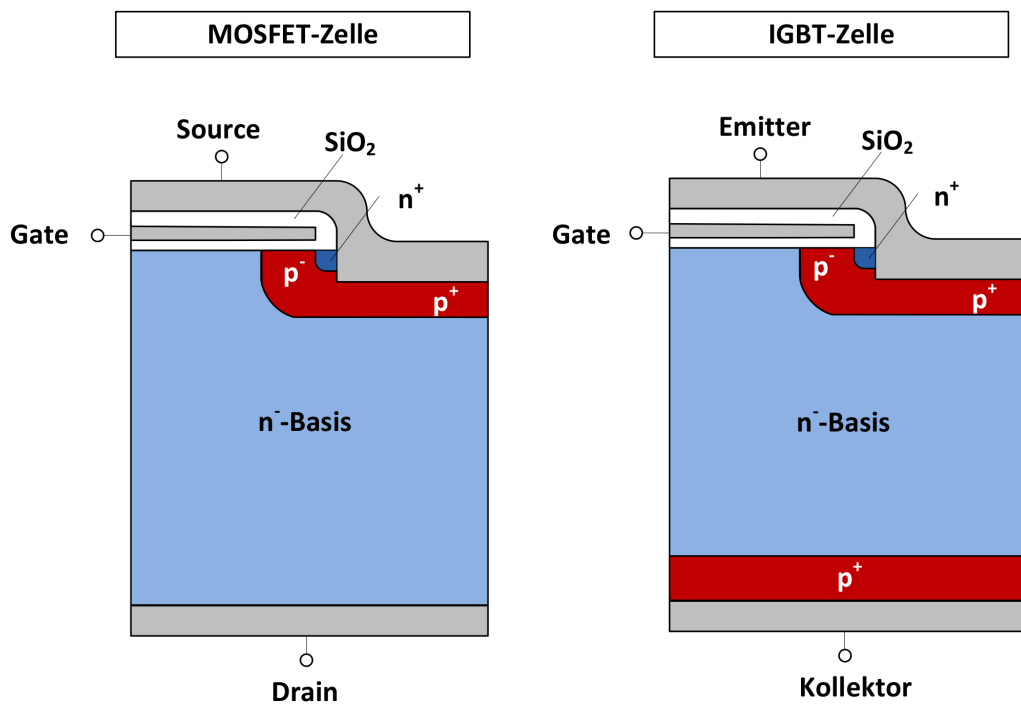


Abbildung 2.1.: Querschnitt einer MOSFET-Zelle (links) und einer IGBT-Zelle (rechts). Zeichnung nicht maßstabgetreu.

Bei einem IGBT bestehen die Anschlusskontakte aus Polysilizium. Hierbei werden Gate und Emitter elektrisch durch Siliziumdioxid ( $\text{SiO}_2$ ) isoliert. Der schwach dotierte  $p^-$ -Bereich ergibt zusammen mit dem hochdotierten  $p^+$ -Gebiet die so genannte p-Wanne. Angrenzend an p-Wanne und Emitter befindet sich ein hochdotiertes  $n^+$ -

Gebiet. Zwischen diesem  $n^+$ -Gebiet und der  $n^-$ -Basis bildet das niedrig dotierte  $p^-$ -Gebiet der p-Wanne einen  $n$ -leitenden MOS-Kanal sobald die Gate-Emitter Spannung über die Schwellspannung gestiegen ist. Insgesamt fungiert somit das emitterseitige  $n^+$ -Gebiet mit der p-Wanne und der  $n^-$ -Basis als npn-Transistor. Jener ergibt wiederum zusammen mit dem pnp-Transistor – aus p-Wanne,  $n^-$ -Basis und kollektorseitiger  $p^+$ -Schicht – eine Thyristorstruktur. Durch diese Struktur ist es möglich, dass der parasitäre Thyristor einrastet und der IGBT nicht mehr über den Gateanschluss steuerbar ist (*Latch Up*). Dies führt zu einer Zerstörung des Bauelements durch thermische Überlastung [3, 27, 61].

Abbildung 2.2 zeigt den Querschnitt durch eine IGBT-Zelle mit den parasitären Elementen in Anlehnung an [59] und [61]. Dabei bildet  $R_B$  den Widerstand der  $n^-$ -Basis, welcher sowohl die Stromverstärkung des pnp-Transistors als auch den Emitterwirkungsgrad beeinflusst. Mittels geeigneter Dotierung der p-Wanne wird der laterale Widerstand  $R_W$  im hochdotierten Gebiet der p-Wanne so eingestellt, dass der npn-Transistor im Normalbetrieb nicht durchschalten kann. Hierdurch wird insgesamt die Gefahr des Einrastens vermindert. Als zusätzliche Maßnahme zur Reduktion der *Latch Up* Gefahr wird der Löcherstrom durch Einstellung der Stromverstärkung im pnp-Transistor klein gehalten [61].

Aufgrund des Aufbaus ergeben sich drei parasitäre Kapazitäten, welche bei jedem Schaltvorgang umgeladen werden müssen.

- Kapazität zwischen Gate und Emitter  $C_{GE}$ : Entsteht auf Grund der Isolierung aus Siliziumdioxid zwischen Gate und Emitter.
- Kapazität zwischen Kollektor und Emitter  $C_{CE}$ : Sperrschichtkapazität zwischen  $n^-$ -Basis und p-Wanne.
- Kapazität zwischen Gate und Kollektor  $C_{GC}$ : Überschneidung der Gatemetallisierung und der  $n^-$ -Basis (Millerkapazität).

Begründet durch ihren Aufbau unterscheidet man grundsätzlich zwei IGBT-Typen: Der *Punch Through* IGBT (PT-IGBT) und der *Non Punch Through* IGBT (NPT-IGBT). Nachfolgende Weiterentwicklungen zur Verminderung der Durchlassverluste resultieren in der Entwicklung des *Field Stop* IGBTs sowie des *Trench Gate* IGBTs und des *Carrier Stored* IGBTs. In den nachfolgenden Unterkapiteln werden die verschiedenen IGBT-Konzepte vorgestellt.

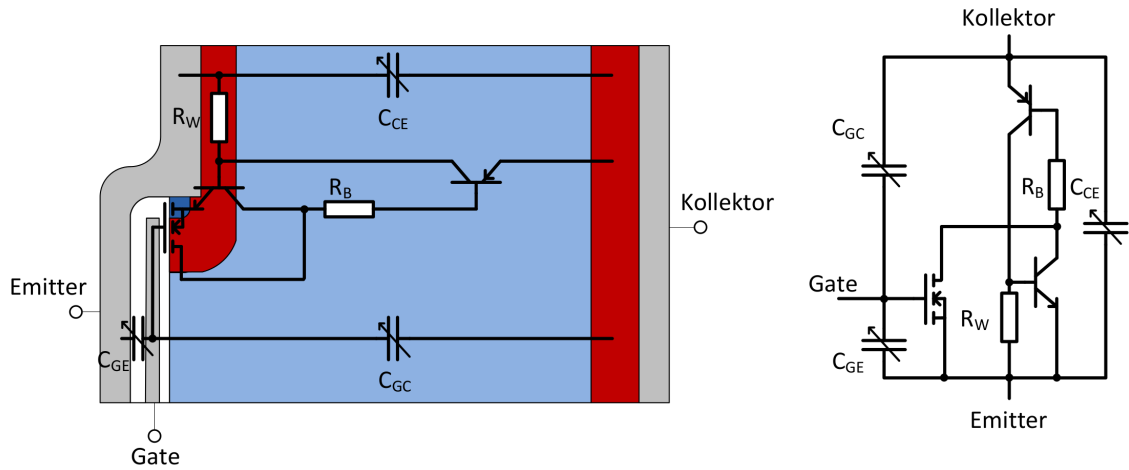


Abbildung 2.2.: Ersatzschaltbild mit parasitären Elementen eines IGBTs. Zeichnung der IGBT-Zelle nicht maßstabsgetreu.

## 2.1. Punch Through IGBT

Die Herstellung eines PT-IGBT, welcher der erste verfügbare IGBT-Typ war, erfolgt auf einem  $p^+$ -Substrat. Über Epitaxie werden auf diesem Substrat der  $n^+$ -Puffer und die niedrig dotierte  $n^-$ -Basis abgeschieden. Durch das dicke und hoch dotierte  $p^+$ -Gebiet am Kollektor können verhältnismäßig viele Ladungsträger in die  $n^-$ -Basis injiziert werden. Hierdurch wird die Gefahr des Einrastens bei diesem IGBT-Typ erhöht. Um den Emitterwirkungsgrad zu reduzieren und damit die *Latch Up* Gefahr zu verkleinern, muss die Stromverstärkung des pnp-Transistors (vgl. Abbildung 2.2), wie zuvor erklärt, abgesenkt werden. Zusätzlich werden beim PT-IGBT durch Gold-dotierung oder Elektronenbestrahlung Rekombinationszentren in der  $n^+$ -Schicht am Emitter eingesetzt. Auf diese Weise wird sowohl die Ladungsträgerlebensdauer als auch die *Latch Up* Gefahr abgesenkt [41]. Da sich dies negativ auf das Schaltverhalten auswirkt, muss bei der Herstellung ein Kompromiss zwischen Durchlassspannung und Schaltverhalten gewählt werden [61]. Weiterhin steigt mit höherer Temperatur des IGBTs die Plasmakonzentration und es ergibt sich ein negativer Temperaturkoeffizient der Sättigungsspannung ( $U_{CE,Sat}$ ) und ein stark positiver Temperaturkoeffizient der Ausschaltverluste ( $W_{Off}$ ). Beides wirkt sich negativ auf die Schaltbarkeit parallelgeschalteter PT-IGBTs aus [34].

Abbildung 2.3 zeigt den Querschnitt einer PT-Zelle. Während des gesperrten Zustands wird in der  $n^-$ -Basis nur ein geringer Teil der elektrischen Feldstärke abgebaut. Anschließend erfolgt im hoch dotierten  $n^+$ -Puffer mit einem hohen Gradienten der Abbau der verbleibenden Feldstärke. Es resultiert ein trapezförmiger Feldverlauf. Zudem ergibt sich durch eine hohe Ladungsträgerdichte am Kollektor ein hoher

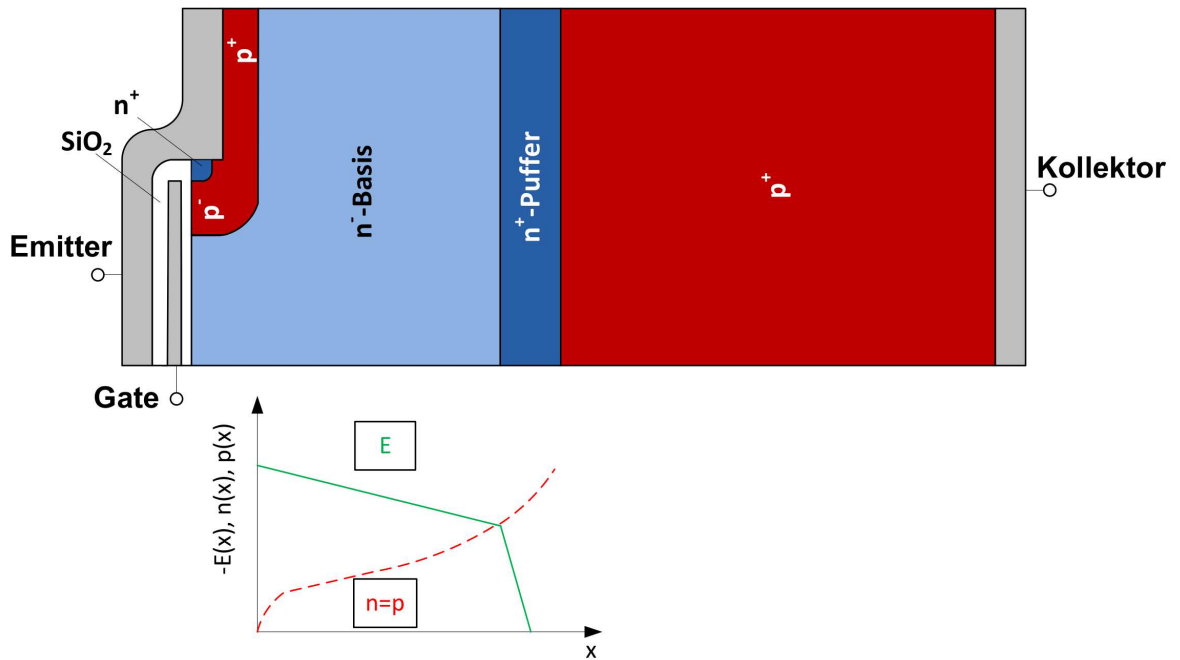


Abbildung 2.3.: Querschnitt eines PT-IGBT mit Feldverlauf im Sperrzustand und Ladungsträgerkonzentration im Durchlasszustand. Zeichnung nicht maßstabsgetreu.

Teilstrom beim Abschalten des PT-IGBT. Dieser ist jedoch von relativ kurzer Dauer, da die Ladungsträger schnell ausgeräumt werden können, sobald das elektrische Feld die hochdotierte Pufferschicht erreicht.

## 2.2. Non Punch Through IGBT

Im Gegensatz zum PT-IGBT erfolgt die Herstellung des NPT-IGBT auf einem homogenen  $n^-$ -Substrat. Das  $p^+$ -Gebiet am Kollektor wird durch Rückseitenimplantation aufgebracht. Diese Herstellungstechnologie erlaubt es, das  $p^+$ -Gebiet dünn zu halten, wodurch der Emitterwirkungsgrad herabgesetzt wird. Diese Maßnahme minimiert beim NPT-IGBT die Gefahr des Einrastens [34, 41]. Eine Ladungsträgerlebensdauereinstellung ist dabei nicht notwendig [61].

Wie in Abbildung 2.4 zu sehen ist, wird das elektrische Feld im gesperrten Zustand ausschließlich über die komplette  $n^-$ -Basis abgebaut. Das resultierende dreieckförmige elektrische Feld erfordert ein dickeres  $n^-$ -Gebiet als bei einem PT-IGBT der selben Spannungsklasse. In Folge der erhöhten Ausdehnung dieses Bauelements steigt die Durchlassspannung. Des Weiteren ist das Ausräumen der Ladungsträger zum Ende des Abschaltvorganges deutlich verlangsamt. Insgesamt ergibt sich im Vergleich zu einem PT-IGBT ein längerer Tailstrom, welcher durch den geringeren



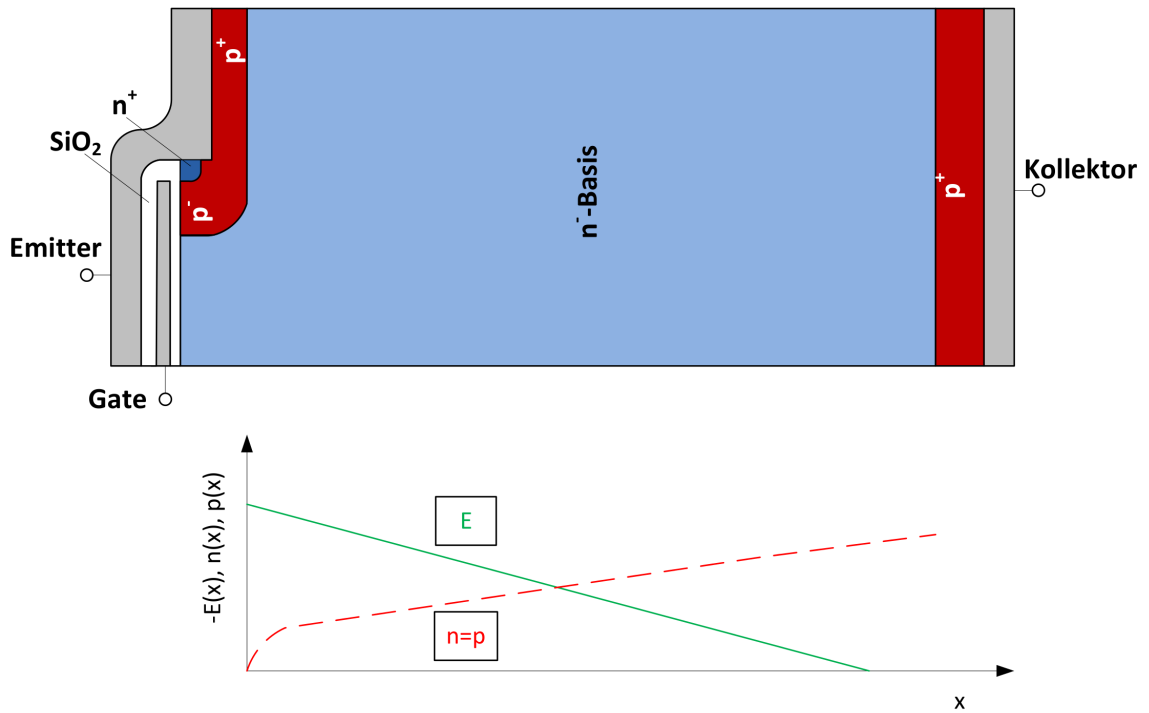


Abbildung 2.4.: Querschnitt eines NPT-IGBT mit Feldverlauf im Sperr- und Durchlasszustand. Zeichnung nicht maßstabsgetreu.

Emitterwirkungsgrad und die dadurch niedrigere Ladungsträgerkonzentration am Rückseitenemitter jedoch kleiner ist.

### 2.3. Field Stop IGBT

Der *Field Stop* IGBT kann grundsätzlich als Weiterentwicklung des NPT-IGBT verstanden werden. Um die Durchlassverluste zu reduzieren, wird hier vor der  $p^+$ -Schicht am Kollektor eine hochdotierte  $n^+$ -Schicht eingefügt (Abbildung 2.5). Die Herstellung erfolgt ähnlich wie beim NPT-IGBT und es resultiert daher grundsätzlich ein niedriger Emitterwirkungsgrad. Durch die kollektorseitige  $n^+$ -Schicht (Feldstopp-Schicht) verhält sich das elektrische Feld jedoch wie beim PT-IGBT. Somit ist es möglich, die Dicke der  $n^-$ -Basis weiter zu reduzieren und dadurch die Durchlassverluste zu minimieren. Betrachtet man die Ladungsträgerdichte an der Feldstopp-Schicht, so ist jene durch den dünnen Rückseitenemitter ( $p^+$ -Gebiet am Kollektor) geringer als beim PT-IGBT. Erreicht das elektrische Feld beim Abschaltvorgang die Feldstopp-Schicht, werden die verbleibenden Ladungsträger in kürzester Zeit ausgeräumt. Folglich ergibt sich bei diesem IGBT-Typ ein niedriger und kurzer Tailstrom zum Ende des Ausschaltens. Je nach Hersteller werden IGBTs dieser Bauweise unterschiedlich benannt: *Field Stop* IGBT (FS-IGBT: Infineon [29]), *Soft Punch Through* IGBT (SPT-IGBT: ABB [46]), *Thin Wafer Punch Through* IGBT (TWPT-IGBT: Toshiba [35]) oder *Light Punch Through* IGBT (LPT-IGBT: Mitsubishi [38]). Im weiteren Verlauf der Arbeit findet ausschließlich der Begriff *Field Stop* IGBT beziehungsweise der deutsche Begriff Feldstopp-IGBT Verwendung.

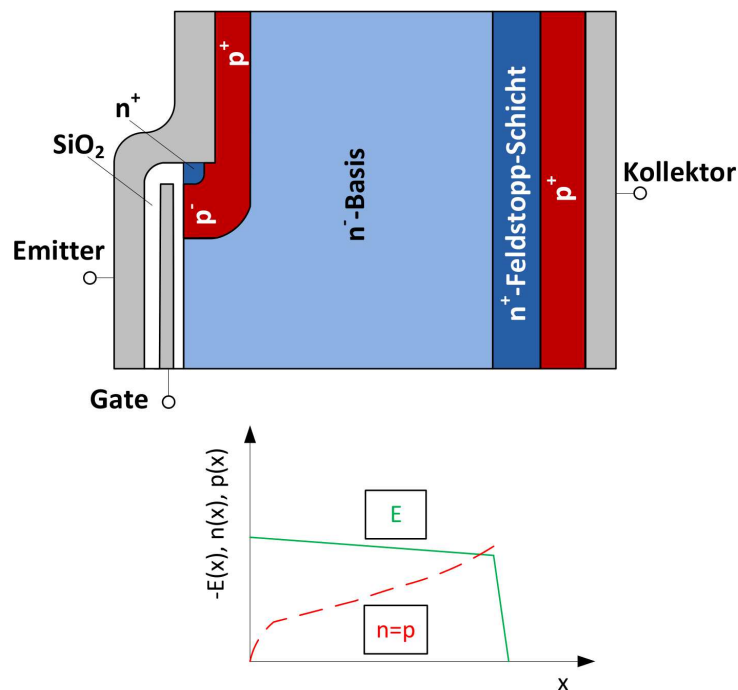


Abbildung 2.5.: Querschnitt eines FS-IGBT mit Feldverlauf im Sperren und Ladungsträgerkonzentration im Durchlass. Zeichnung nicht maßstabsgetreu.

## 2.4. Trench Gate IGBT und Carrier Stored IGBT

Weitere Innovationen zur Reduktion der Durchlassverluste und der Durchlassspannung stellen der *Trench Gate* IGBT und der *Carrier Stored* IGBT dar. Bei beiden Typen führen Veränderungen an der Vorderseite der Zellstruktur zu einem Verhalten, welches einer PIN-Diode (*Positive Intrinsic Negative Diode*) ähnelt. Um dies zu erreichen, wird im eingeschalteten Zustand die Ladungsträgerkonzentration der  $n^-$ -Basis am Emitter erhöht. Im Folgenden werden diese IGBT-Typen kurz erläutert und in Abbildung 2.6 vergleichend gegenüber gestellt.

Beim *Trench Gate* IGBT wird der MOS-Kanal in Form eines Grabens vertikal ausgeführt. Beim MOSFET führt diese *Trench Gate* Technologie zur Verringerung des Kanalwiderstandes, welche bei bipolaren hochsperrenden Bauelementen jedoch eine nebensächliche Rolle spielt. Dies verschlechtert zunächst die Kurzschlussfestigkeit des IGBTs. Um die Kurzschlussfestigkeit beizubehalten, wird nicht jedes Gate von außen kontaktiert. Diese werden Tote-Trench-Gates oder *Plugged Cells* genannt. Alternativ wird der Abstand der Zellen vergrößert (*wide pitch*). Dies erhöht zwar den Kanalwiderstand des IGBTs, führt aber zu einer Ladungsträgeranhebung am Emitter, welche vermutlich auf die höhere Stromdichte an den verbleibenden Zellen zurückzuführen ist. Neben der Verminderung der Durchlassverluste ergeben sich weitere Vorteile. So können zum einen die Durchbruchspannung und die Stromtragfähigkeit erhöht werden und zum anderen die *Latch Up* Gefahr minimiert werden [41, 23]. Nachteilig ist jedoch eine höhere Gatekapazität, welche bei jedem Schaltvorgang umgeladen werden muss. Dies erhöht den Anspruch an die Leistungsauslegung der Ansteuerungsschaltung [61]. Ein Beispiel eines *Trench Gate* IGBT mit *Field Stop* Schicht ist der IGBT der dritten Generation von Infineon [43].

Der *Carrier Stored* IGBT bedient sich eines anderen Verfahrens um die Ladungsträgerkonzentration im Durchlass zu erhöhen. In diesem Fall wird eine zusätzliche  $n^+$ -dotierte Schicht an der p-Wanne eingeführt (Löcherbarriere), dies führt zur Anhebung der Ladungsträgerkonzentration an der Oberseite des Bauelements. Hierdurch steigt die Emittereffizienz. Einen Nachteil dieses Konzeptes stellt die verringerte Sperrfähigkeit durch die zusätzliche  $n^+$ -Schicht an der p-Wanne dar. Um die Sperrfähigkeit des Bauelements dennoch zu erhalten, muss dieses dicker ausgelegt werden. Hierdurch werden wiederum die Durchlassspannung und damit auch die Durchlassverluste erhöht und ein kleiner Anteil des Vorteils geht somit wieder verloren [34]. Ein Bauteil, in dem das *Carrier Stored* Konzept Anwendung findet, ist der  $SPT^+$ -IGBT der Firma ABB [12]. Mitsubishi setzt mit dem CSTBT (*Carrier Stored Trench*

Gate Bipolar Transistor) auf eine Kombination aus *Trench Gate IGBT* und *Carrier Stored IGBT* [56].

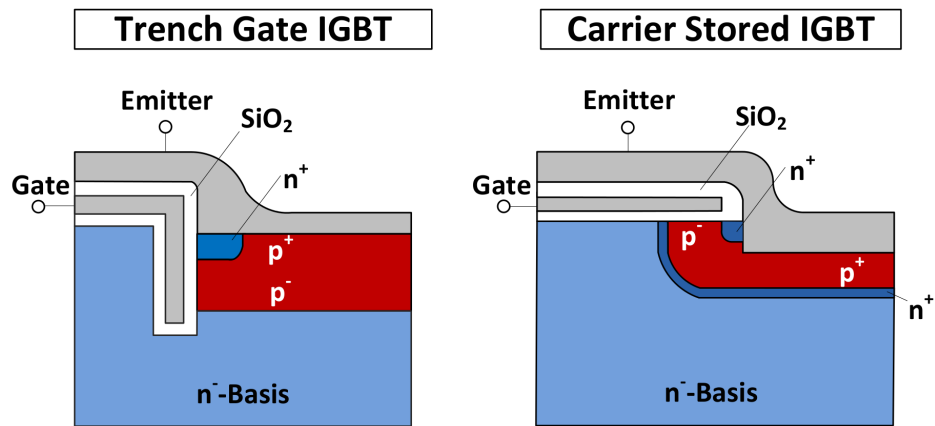


Abbildung 2.6.: Querschnitt einer Trench Gate Zelle (links) und einer Carrier Stored Zelle (rechts). Zeichnung nicht maßstabsgetreu.

### 3. Funktionsweise von IGBTs

Dieses Kapitel beschreibt die Funktionsweise des IGBTs anhand eines einphasigen Spannungszwischenkreisumrichters (Halbbrücke) mit induktiver Last als Tiefsetzsteller. Die durch den Aufbau entstehenden parasitären Induktivitäten des Kommutierungskreises werden in Abbildung 3.1 zu einer Ersatzinduktivität  $L_\sigma$  zusammengefasst. Der Kommutierungskreis besteht aus einem IGBT (T1), einer gegenüberliegenden Freilaufdiode (D2) und einem Zwischenkreiskondensator C. Wird der IGBT (T1) eingeschaltet, so fließt ein Strom von der Zwischenkreiskapazität durch die Lastinduktivität zum IGBT – der Laststrom baut sich auf. Schaltet man den IGBT hingegen ab, so kommutiert der Strom vom IGBT (T1) in die Freilaufdiode (D2). Während der Schaltvorgänge können die Zwischenkreisspannung und der Laststrom als konstant angenommen werden.

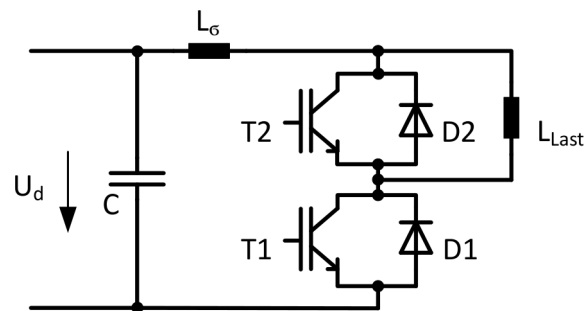


Abbildung 3.1.: *Einphasiger Spannungszwischenkreisumrichter mit induktiver Last als Tiefsetzsteller; T1, T2 = IGBT; D1, D2 = Diode*

#### 3.1. Einschaltverhalten

Das Einschalten des IGBTs erfolgt, indem zwischen Gate und Emitter von T1 eine positive Spannung angelegt wird. Ansteuerseitig geschieht dies meist über eine schaltbare Spannungsquelle, welche hierfür über einen Widerstand mit dem Gate des IGBTs verbunden ist. Überschreitet die Gate-Emitter Spannung die Schwellspannung ( $U_{Th}$ ) des MOS-Kanals, entsteht auf Grund der Inversion ein leitender

n-Kanal im p<sup>-</sup>-Gebiet der p-Wanne. Aus dem emitterseitigen n<sup>+</sup>-Gebiet in der p-Wanne fließen Elektronen als Majoritätsträger durch den leitenden Kanal in die n<sup>-</sup>-Basis und weiter in Richtung des Kollektors ab. Dieser Stromfluss in der n<sup>-</sup>-Basis führt zum Abbau der Raumladungszone und die elektrische Feldstärke sinkt. Bis hierhin verhält sich der IGBT wie ein n-Kanal MOSFET. Die Elektronen in der n<sup>-</sup>-Basis fließen zum Kollektor und überfluten den kollektorseitigen p<sup>+</sup>n<sup>-</sup>-Übergang, so dass dieser leitend wird. Dadurch werden Löcher als Minoritätsträger in die n<sup>-</sup>-Basis injiziert, welche zum Emitter fließen und den emitterseitigen n<sup>-</sup>p<sup>+</sup>-Übergang leitend machen. Der Löcherstrom kann über den Emitter abfließen, wie Abbildung 3.2 verdeutlicht. Die Elektronen und Löcher bilden in der n<sup>-</sup>-Basis das Plasma, welches die Leitfähigkeit des IGBTs erhöht. Hierdurch kommt der für Bipolartransistoren übliche niedrige Spannungsabfall  $U_{CE,Sat}$  im Durchlass zustande.

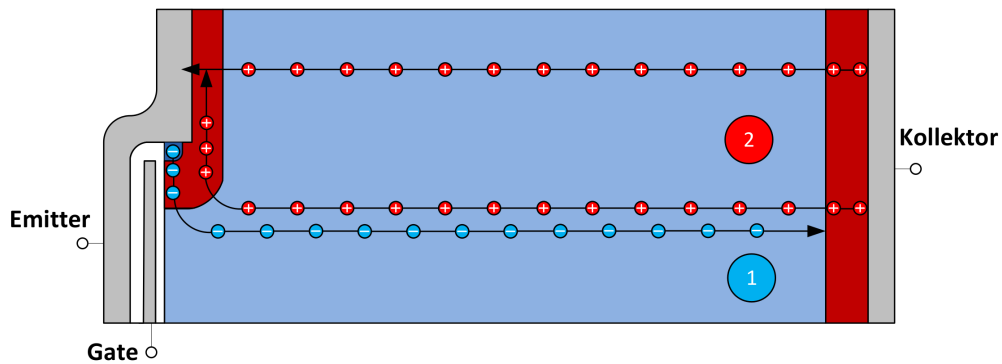


Abbildung 3.2.: Funktionsweise einer NPT-Zelle beim Einschalten. Zeichnung nicht maßstabsgetreu.

Abbildung 3.4 zeigt das Schaltverhalten eines 6,5 kV Feldstopp-IGBT beim Einschalten. Im ausgeschalteten Zustand liegt die volle Zwischenkreisspannung über dem Bauelement an. Dieser Messung liegt zugrunde, dass der IGBT T1 bereits leitend war, dann ausgeschaltet wurde und der Strom in die Diode D2 kommutiert ist (vgl. Abbildung 3.1). Während die Diode noch leitend ist, wird der IGBT T1 eingeschaltet und der Strom kommutiert von der Diode zurück in den IGBT. Die Gate-Emitter Spannung wurde direkt an der Ansteuerungsschaltung gemessen. Bedingt durch parasitäre Elemente zwischen der Ansteuerungsschaltung und dem IGBT kommt es zu Beginn des Umladevorganges des Gates zu einem induktiven Spannungsabfall zum Zeitpunkt  $t_0$ . Abbildung 3.3 veranschaulicht den Aufbau.

Zum Zeitpunkt  $t_0$  beginnt der Umladevorgang des Gates mit einer positiven Spannung auf 15 V ( $U_{TR,On}$ ). Der Verlauf der Gatespannung wird durch den Gatewiderstand auf der Ansteuerungsschaltung, dem internen Gatewiderstand des Moduls

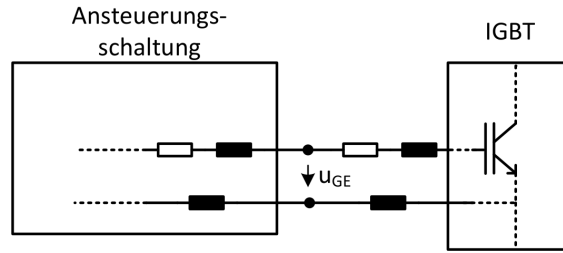


Abbildung 3.3.: Messaufbau mit parasitären Elementen. Messung der Gate-Emitter Spannung am Ausgang der Ansteuerungsschaltung

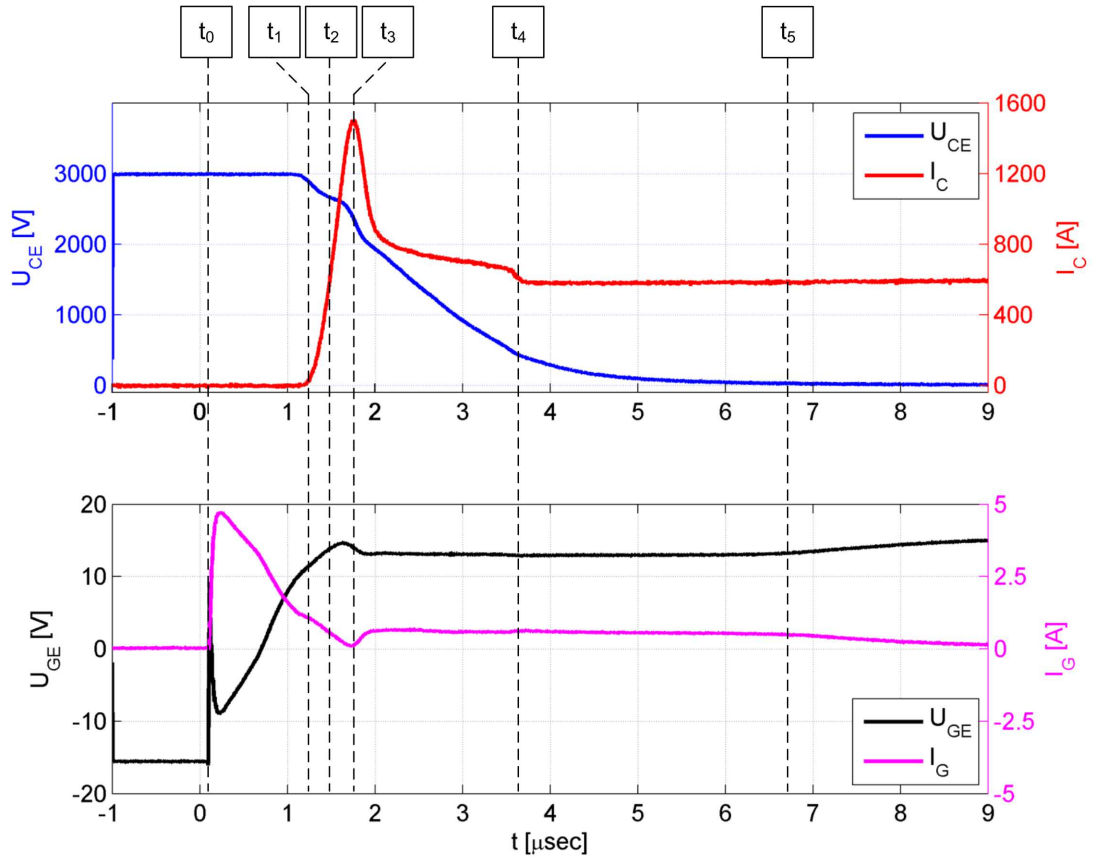


Abbildung 3.4.: Einschaltverhalten eines 6,5 kV - 600 A IGBTs (FZ600R65KF1) mit induktiver Last – Kommutierung von Freilaufdiode auf IGBT – Messung mit einfachem Nennstrom bei 3000 V Zwischenkreisspannung – Oben: Kollektor-Emitter Spannung und Kollektorstrom; Unten: Gatespannung am Ausgang der Ansteuerungsschaltung und Gatestrom

( $R_{G,int}$ ) und der Eingangskapazität bestimmt. Diese wiederum setzt sich aus der Gate-Emitter Kapazität ( $C_{GE}$ ) und der Millerkapazität ( $C_{GC}$ ) zusammen. Letztere ist zu Beginn des Einschaltvorganges gegenüber der Gate-Emitter Kapazität relativ klein

und spielt hier daher eine untergeordnete Rolle. Der Verlauf der Gatespannung ergibt sich aus folgender Zeitkonstante:

$$\tau = (C_{GE} + C_{GC}) \cdot (R_{G,On} + R_{G,int}) \quad (3.1)$$

Während der Schaltvorgänge kann der Gatestrom aus der angelegten Treiberspannung ( $U_{TR,On}$ ), der Gatespannung ( $u_{GE}$ ) und dem Gatewiderstand ( $R_{G,On}$ ) ermittelt werden. Hierbei wurden die parasitären Elemente des Gatekreises aus Abbildung 3.3 vernachlässigt:

$$i_G = \frac{U_{TR,On} - u_{GE}}{R_{G,On}} \quad (3.2)$$

Der Kollektorstrom des IGBTs beginnt zu steigen, wenn das Gate bei  $t_1$  die Schwellspannung  $U_{Th}$  erreicht. Die Stromänderung  $di_C/dt$  ist sowohl vom Gatestrom als auch von der Steilheit  $g_m(i_C)$  des IGBTs abhängig. Sie führt dazu, dass es wegen der parasitären Induktivität  $L_\sigma$  im Kommutierungskreis (Abbildung 3.1) zu einem Spannungseinbruch der Kollektor-Emitter Spannung kommt.

$$U_d - u_{CE} = L_\sigma \cdot \frac{di_C}{dt} \quad (3.3)$$

Der Strom durch die Diode kommutiert nun in den IGBT. Hingegen verbleibt der Strom der Lastinduktivität unverändert und die Diode verbleibt im leitenden Zustand. Zum Zeitpunkt  $t_2$  erreicht der Kollektorstrom des IGBTs die Höhe des Laststroms. Aufgrund der Speicherladung wird der Strom durch die Diode negativ (*Reverse Recovery*). Auf diese Weise werden Ladungsträger aus der Diode aktiv abgebaut. Am Zeitpunkt  $t_3$  erreicht der Strom durch die Diode einen negativen Spitzenwert. Aus dem Laststrom und dem negativen Strom durch die Diode setzt sich der Strom zusammen, welcher durch den IGBT fließt.

Als Folge des Ausräumens der Speicherladung kann die Diode zwischen  $t_2$  und  $t_3$  Sperrspannung aufnehmen und die Kollektor-Emitter Spannung des IGBTs sinkt. Zum Zeitpunkt  $t_4$  sind die Ladungsträger aus der Diode abgebaut und der IGBT trägt nur noch den Laststrom. Um die Sättigungsspannung des IGBTs im Durchlass zu erreichen, muss die Millerkapazität  $C_{CG}$  vollständig vom Gatestrom umgeladen werden. Der Strom durch die Millerkapazität bestimmt dabei den Gradienten der Kollektor-Emitter Spannung. Die Rückwirkung der Millerkapazität auf das Gate führt während des Umladevorganges zu einem Plateau der Gatespannung (Millerpla-



teau). Das Millerplateau ergibt sich dabei aus der Schwellspannung, dem Laststrom und der Steilheit des IGBTs [52].

$$U_{GE,Plateau} = U_{Th} + \frac{I_{Last}}{g_m(i_C)} \quad (3.4)$$

Zum Zeitpunkt  $t_5$  ist der Umladevorgang abgeschlossen und die Kollektor-Emitter Spannung erreicht die Sättigungsspannung. Nach  $t_5$  wird das Gate auf die angelegte Treiberspannung  $U_{TR,On}$  von 15 V nachgeladen.

### 3.2. Ausschaltverhalten

Zum Abschalten von IGBTs wird üblicherweise das Gate über einen Widerstand auf 0 V oder eine negative Spannung, in diesem Fall -15 V ( $U_{TR,Off}$ ), entladen. Hierdurch fällt die Gatespannung auf einen Wert unterhalb der Schwellspannung ab und der n-leitende Kanal im p-Gebiet der p-Wanne wird abgeschnürt. Als Folge reißt der Elektronenstrom zum Kollektor ab. Der Abbau von den in der n-Basis verbleibenden Minoritätsträgern erfolgt hauptsächlich über das Ausbreiten der Raumladungszone. Zum Ende des Abschaltvorganges breitet sich diese jedoch nur noch bedingt aus. Daher werden die restlichen Ladungsträger lediglich langsam abgebaut. Diese Umstände führen zu dem für Bipolartransistoren üblichen Tailstrom.

Abbildung 3.5 zeigt das Abschaltverhalten eines 6,5 kV Feldstopp-IGBT. Zum Zeitpunkt  $t_0$  beginnt der Abschaltvorgang. Auf Grund der parasitären Elemente, wie in Abbildung 3.3 gezeigt, ergibt sich zu diesem Zeitpunkt ein induktiver Spannungsabfall am Ausgang der Ansteuerungsschaltung. Analog zum Einschaltvorgang wird der Verlauf der Gatespannung durch die Eingangskapazitäten bestimmt. In diesem Fall spielt die Millerkapazität jedoch keine vernachlässigbare Rolle. Der resultierende Verlauf der Gatespannung kann durch folgende Zeitkonstante beschrieben werden. Analog zum Einschaltverhalten gilt:

$$\tau = (C_{GE} + C_{GC}) \cdot (R_{G,Off} + R_{G,int}) \quad (3.5)$$

Auch bei diesem Schaltvorgang kann der Gatestrom wie beim Einschalten aus der Treiberspannung und den Gatewiderstand ermittelt werden. Dabei sind die parasitären Elemente des Gatekreises aus Abbildung 3.3 vernachlässigt.

$$i_G = \frac{U_{TR,Off} - u_{GE}}{R_{G,Off}} \quad (3.6)$$

Durch die Rückwirkung der Millerkapazität  $C_{CG}$  auf das Gate erreicht die Gatespannung bei  $t_1$  den Wert des Millerplateaus. Hier kann der Laststrom gerade noch

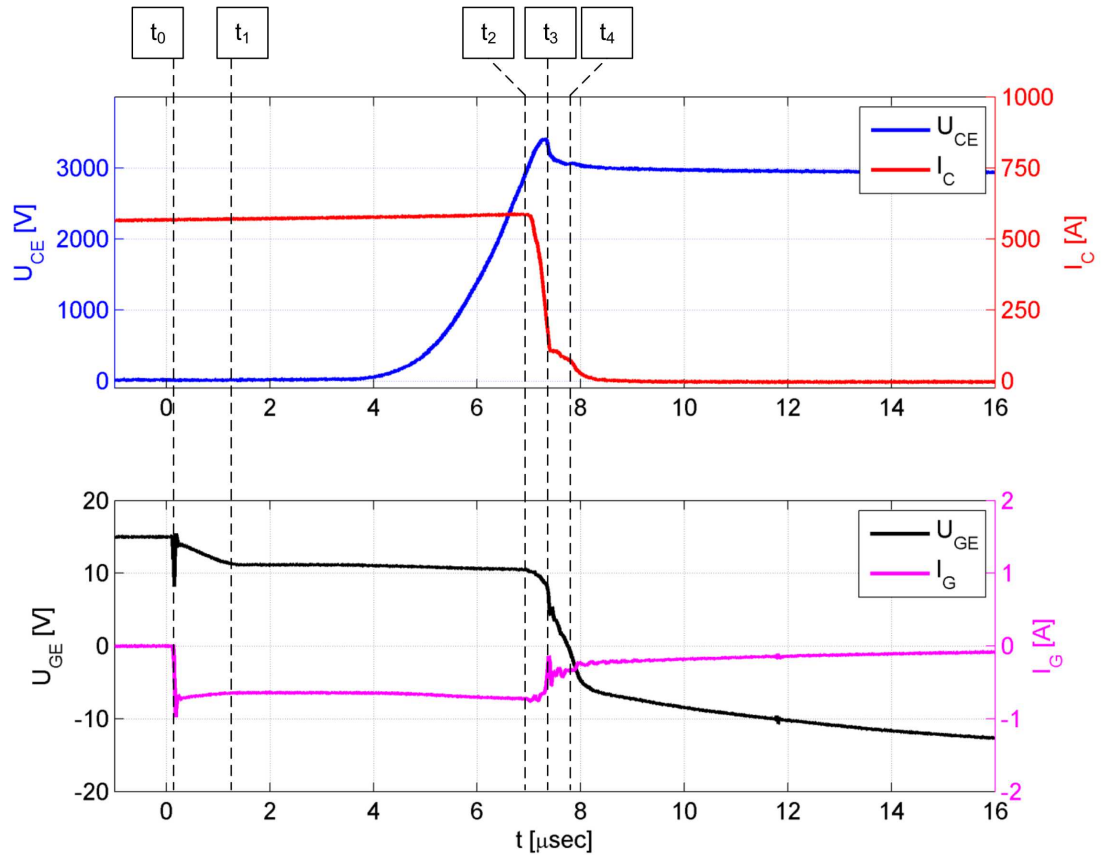


Abbildung 3.5.: Ausschaltverhalten eines 6,5 kV - 600 A IGBTs (FZ600R65KF1) mit induktiver Last – Kommutierung von IGBT auf Freilaufdiode – Messung mit einfachem Nennstrom bei 3000 V Zwischenkreisspannung – Oben: Kollektor-Emitter Spannung und Kollektorstrom; Unten: Gatespannung am Ausgang der Ansteuerungsschaltung und Gatestrom

aufrecht gehalten werden. Der Wert des Millerplateaus lässt sich ebenfalls analog zum Einschaltvorgang bestimmen (Gleichung 3.4) [52]. Später wird allerdings gezeigt, dass das Millerplateau sowohl vom eingestellten Gateentladestrom als auch vom Anstieg der Kollektor-Emitter Spannung abhängig ist. Auf Grund der Stromquellencharakteristik der Lastinduktivität fließt der Strom unverändert weiter. Während des Millerplateaus lädt der Gatestrom die Millerkapazität ( $C_{CG}$ ) um und der IGBT nimmt Spannung auf. Da die Millerkapazität bei geringer Spannung  $u_{CG}$  einen hohen Wert aufweist, steigt die Kollektor-Emitter Spannung nur gering an. Im weiteren zeitlichen Verlauf beginnt die Millerkapazität zu fallen. Es kommt zu einem starken Anstieg der Kollektor-Emitter Spannung. Zum Zeitpunkt  $t_2$  erreicht die Kollektor-Emitter Spannung die Zwischenkreisspannung und übersteigt die Flussspannung der Diode D2 (Abbildung 3.1). Diese ist nun in Flussrichtung gepolt und der Laststrom kann in die Diode D2 kommutieren. Auf Grund der parasitären Induktivitäten ( $L_\sigma$ ) im Kommutierungskreis führt die Kommutierung des Laststromes

vom IGBT in die Diode zu einer Überspannung. Aus der Zwischenkreisspannung ( $U_d$ ), der *Forward Recovery* Spannung der Diode und dem Spannungsabfall an den parasitären Induktivitäten lässt sich diese wie folgt berechnen:

$$U_{CE,max} = U_d + U_{FR} + L_\sigma \cdot \frac{di_C}{dt} \quad (3.7)$$

Zum Zeitpunkt  $t_3$  bildet sich der für IGBTs übliche Tailstrom aus. Die Raumladungszone hat nahezu ihre statische Weite im Sperrbereich erreicht. Die noch verbleibenden Ladungsträger in der n-Basis werden sowohl durch den Tailstrom als auch über Rekombination abgebaut. Die Raumladungszone erreicht die Feldstopp-Schicht des IGBTs zum Zeitpunkt  $t_4$ . Hier können auf Grund der hochdotierten Feldstopp-Schicht mehr Ladungsträger pro Zeit abgebaut werden. Das elektrische Feld wird trapezförmig, der Kollektorstrom reißt ab und eine zweite kleinere Überspannungsspitze entsteht auf Grund der zeitlichen Änderung des Stromes. Nach  $t_4$  ist der Abschaltvorgang des IGBTs beendet und der Laststrom vollständig in die Diode kommutiert. Die Gatekapazität wird auf den stationären Wert von -15 V nachgeladen.

### 3.3. Kurzschlussverhalten

Der IGBT ist auf Grund seiner Struktur kurzschlussfest, da über die Gate-Emitter Spannung der maximal mögliche Kollektorstrom begrenzt wird [3, 34]. Bei einem Kurzschluss treten kurzzeitig hohe Spannungen und hohe Ströme gleichzeitig auf, dies ist eine hohe thermische Belastung für den IGBT. Der stationäre Kurzschlussstrom ist abhängig von der Gate-Emitter Spannung, welcher in den Datenblättern für eine Gate-Emitter Spannung von 15 V angegeben ist. Bevor es zu einem Ausfall des IGBTs kommt, muss der Kurzschluss von der Ansteuerungsschaltung erkannt und der IGBT innerhalb von typischerweise 10  $\mu$ s abgeschaltet werden. Neben der thermischen Belastung des IGBTs im Kurzschlussfall besteht auch die Gefahr, dass der IGBT auf Grund des hohen Kollektorstromes einrastet [34]. Der Kurzschluss kann dann nicht mehr abgeschaltet werden, was ebenfalls zum Ausfall führt. Weiterhin besteht eine hohe Belastung des IGBTs im Kurzschlussfall durch die auftretende Feldstärke. Hierbei entstehen an der Vorderseite und an der Rückseite des Bauelementes zwei Feldstärkespitzen [28]. Darüber hinaus entsteht beim Abschalten des Kurzschlusses eine hohe Überspannung, welche den IGBT ebenfalls zerstören kann. Aus diesem Grund muss die Abschaltgeschwindigkeit und somit das  $di_C/dt$  begrenzt werden. Am einfachsten wird dies über einen größeren Gatewiderstand erreicht. Man spricht hier von einem *Soft Turn Off* [59]. Durch die thermische Belastung des Bau-

elementes kann auch nach erfolgreicher Abschaltung des Kurzschlussstromes der IGBT thermisch weglafen. In diesem Fall ist der Sättigungssperrstrom, durch die im Kurzschluss entstandene Erwärmung, im ausgeschalteten Zustand erhöht. Dies führt zu einer weiteren Erwärmung des Bauelementes durch die auftretende Verlustleistung und kann damit zu einer thermischen Zerstörung des IGBTs führen.

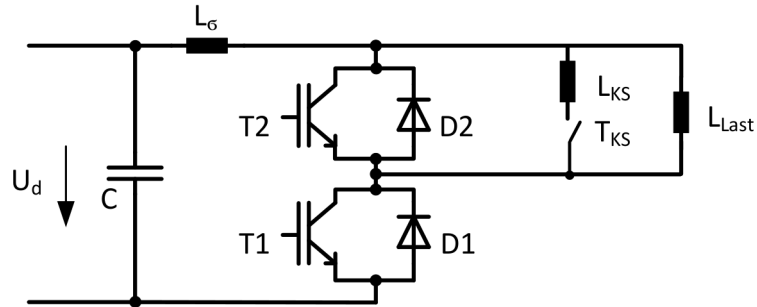


Abbildung 3.6.: Erweiterung des einphasigen Spannungszwischenkreisumrichters aus Abbildung 3.1 mit induktiver Last als Tiefsetzsteller für Kurzschlussmessungen;  $T1, T2 = \text{IGBT}$ ;  $D1, D2 = \text{Diode}$ ;  $T_{KS} = \text{Parallelschaltung aus IGBTs}$

Abbildung 3.6 zeigt den Messaufbau für die Kurzschlussmessungen. Der Kommutierungskreis aus Abbildung 3.1 wird hierbei um eine Kurzschlussinduktivität  $L_{KS}$  und einen Kurzschlusschalter  $T_{KS}$  erweitert. Der Kurzschlusschalter besteht aus bis zu drei parallelgeschalteten IGBTs, welche mit einer erhöhten Gate-Emitter Spannung eingeschaltet werden und somit den Kurzschluss einleiten können. Dabei werden zwei Kurzschlussfälle unterschieden [34, 45, 54].

### 3.3.1. Kurzschlussfall I

Beim Kurzschlussfall I wird der IGBT auf einen bestehenden ausgangsseitigen Kurzschluss eingeschaltet. Dazu wird der Schalter  $T_{KS}$  aus Abbildung 3.6 geschlossen, bevor der IGBT T1 eingeschaltet wird.

Abbildung 3.7 zeigt ein Messergebnis des Kurzschlussfalls I. Der Kurzschließer  $T_{KS}$  ist geschlossen, bevor zum Zeitpunkt  $t_0$  der IGBT T1 eingeschaltet wird. Zum Zeitpunkt  $t_1$  erreicht die Gate-Emitter Spannung die Schwellspannung und der Kollektorstrom steigt bis  $t_2$  auf die Überstromspitze von 10,5 kA an. Zwischen  $t_1$  und  $t_2$  kommt es auf Grund der Kollektorstromänderung zu einem Spannungsabfall an der Kurzschlussinduktivität  $L_{KS}$  und der Streuinduktivität  $L_\sigma$ . Dies lässt die Kollektor-Emitter Spannung zunächst sinken, bis sie zum Zeitpunkt  $t_2$  wieder die Zwischenkreisspannung erreicht. Durch das positive  $du_{CE}/dt$  fließt über die Millerkapazität des IGBTs ein Verschiebestrom, welcher die Gate-Emitter Kapazität auf etwas über 15 V auflädt. Somit kann der Kollektorstrom auf den Wert der Überstromspitze an-

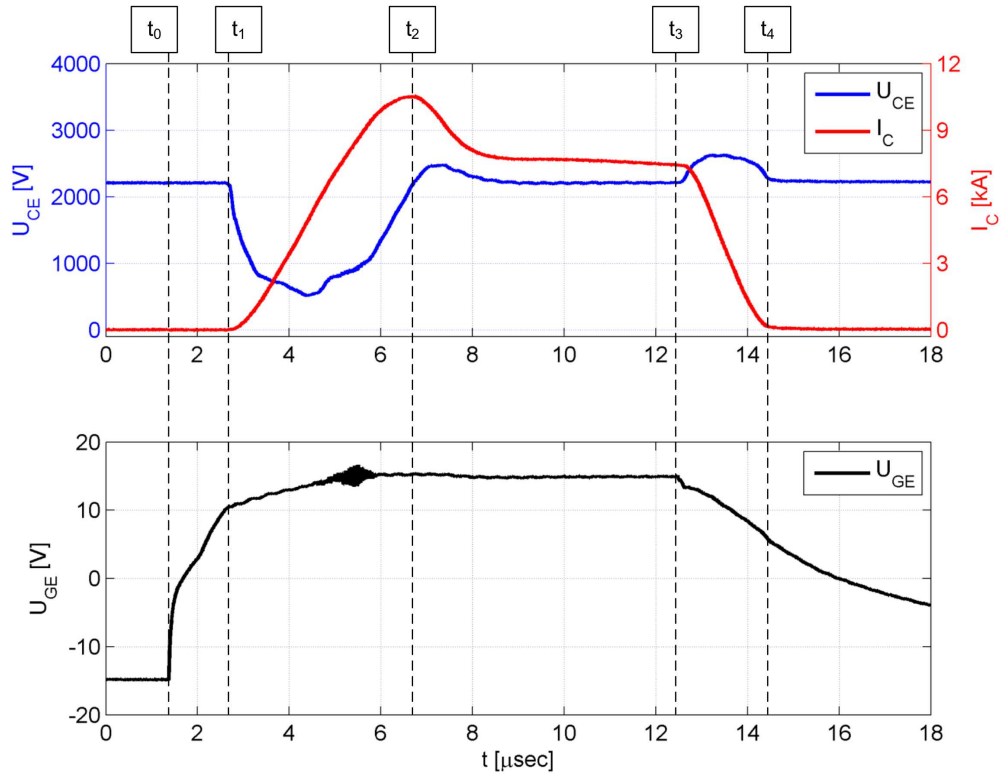


Abbildung 3.7.: Kurzschlussfall I eines 4,5 kV - 1200 A IGBTs (CM1200HC90RA) – Messung mit 2200 V Zwischenkreisspannung – Oben: Kollektor-Emitter Spannung und Kollektorstrom; Unten: Gatespannung am Ausgang der Ansteuerungsschaltung

steigen. Die Ansteuerungsschaltung versucht diesem Effekt entgegenzuwirken und die Gate-Emitter Spannung sinkt nach  $t_2$  auf 15 V. Dies führt zu einem negativen  $di_C/dt$ , bis der Kollektorstrom den statischen Kurzschlussstrom erreicht. Das negative  $di_C/dt$  verursacht auf Grund der Induktivitäten eine erste Überspannung. Auf Grund der Erwärmung des Bauteils sinkt der stationäre Kurzschlussstrom bis zum Zeitpunkt  $t_3$  leicht. Zum Zeitpunkt  $t_3$  wird der IGBT abgeschaltet. Der Gatewiderstand ist hierbei erheblich größer als beim betriebsmäßigen Ausschaltvorgang. Der Kurzschlussstrom fällt ab und es entsteht eine zweite Überspannungsspitze. Zum Zeitpunkt  $t_4$  ist der Kollektorstrom auf den Wert Null abgesunken und die volle Zwischenkreisspannung liegt am IGBT an. Der Kurzschluss wurde erfolgreich abgeschaltet.

## 3.3.2. Kurzschlussfall II

Beim Kurzschlussfall II hingegen wird, während der IGBT T1 eingeschaltet ist und seinen Laststrom führt, der Schalter  $T_{KS}$  aus Abbildung 3.6 eingeschaltet und damit der Kurzschluss eingeleitet.

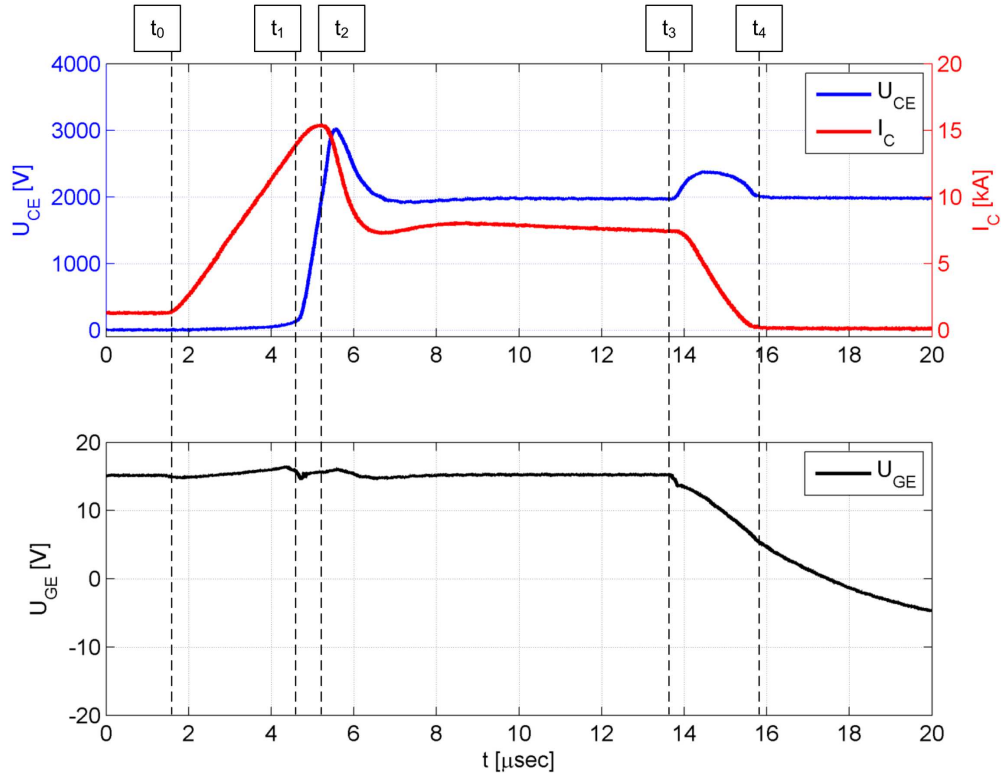


Abbildung 3.8.: Kurzschlussfall II eines 4,5 kV - 1200 A IGBTs (CM1200HC90RA) – Messung mit 2000 V Zwischenkreisspannung – Oben: Kollektor-Emitter Spannung und Kollektorstrom; Unten: Gatespannung am Ausgang der Ansteuerungsschaltung

Ein Messergebnis des Kurzschlussfalls II ist in Abbildung 3.8 zu sehen. Der IGBT ist eingeschaltet und führt seinen Laststrom in Höhe des Nennstromes, als zum Zeitpunkt  $t_0$  der Kurzschließer  $T_{KS}$  aktiviert wird. Es kommt zum Anstieg des Kollektorstroms. Der Gradient der Kollektor-Emitter Spannung ist leicht positiv und die Gatespannung wird angehoben. Zum Zeitpunkt  $t_1$  beginnt der IGBT zu entsättigen, was zu einem sehr steilen  $du_{CE}/dt$  führt. Hierbei wird die Gatespannung erneut angehoben und von der Ansteuerungsschaltung auf ungefähr 17 V begrenzt. Zum Zeitpunkt  $t_2$  erreicht die Kollektor-Emitter Spannung die Zwischenkreisspannung und die dynamische Überstromspitze von ca. 15 kA wird erreicht. Die Gate-Emitter Spannung fällt daraufhin auf 15 V ab und der Kollektorstrom sinkt auf den stati-

schen Kurzschlussstrom. Dieses negative  $di_C/dt$  führt auf Grund der Induktivitäten wie beim Kurzschlussfall I zu einer ersten Überspannungsspitze. Der stationäre Kurzschlussstrom sinkt auch hier auf Grund der hohen Verlustleistung, welche im Bauteil in Wärme umgesetzt wird. Ab  $t_3$  wird der IGBT mit einem höheren Gatewiderstand als im Normalbetrieb abgeschaltet. Das sinkende  $di_C/dt$  führt zu einer zweiten Überspannungsspitze, bis zum Zeitpunkt  $t_4$  der Kurzschlussfall II erfolgreich abgeschaltet wurde.

## 4. IGBT Ansteuerungen

In diesem Kapitel wird eine Übersicht über IGBT-Ansteuerungsschaltungen gegeben. Dabei liegt der Fokus bei Widerstandsansteuerungen, welche auch die üblichen industriellen Realisierungen sind. In [61] werden zusätzlich Ansteuerungstopologien vorgestellt, bei welchem das Gate mit Hilfe von Stromquellen und Spannungsquellen ohne Gatewiderstand umgeladen wird. Allerdings finden sich kaum Literaturstellen zu dieser Vorgehensweise. Meist werden Stromquellen in Verbindung mit einer Widerstandsansteuerung angewendet. In den folgenden Unterkapiteln werden verschiedene Ansteuerungsschaltungen zur Verbesserung der Schalteigenschaften vorgestellt. Dabei wird hauptsächlich auf eine Begrenzung der Überstromspitze beim Einschalten und auf die Überspannung beim Abschalten des Leistungshalbleiters eingegangen. Abschließend werden Schutzschaltungen für IGBTs vorgestellt.

### 4.1. Ansteuerungsschaltungen nach dem Prinzip der Widerstandsansteuerung

Bei der am häufigsten verwendeten Ansteuerungstopologie wird mit Hilfe eines Gatewiderstandes und mit einer Spannungsquelle das Gate des IGBTs umgeladen. Hierbei stehen zur Beeinflussung des Schaltverhaltens grundsätzlich zwei Einstellungsmöglichkeiten zur Verfügung. Zum einen können mit dem Wert des Gatewiderstandes und zum anderen mit dem Wert der treibenden Spannung ( $U_{TR,On}$  üblicherweise +15 V und  $U_{TR,Off}$  üblicherweise eine negative Spannung [36, 59, 61]) die Schalteigenschaften beeinflusst werden. In [1] und [61] werden je ein Gatewiderstand zum Ein- und zum Ausschalten des IGBTs vorgeschlagen, um diese Schaltvorgänge unabhängig voneinander einzustellen. Zwei einfache Realisierungen zeigt Abbildung 4.1.

Die gezeigten einfachen Ansteuerungsschaltungen benötigen zum Betrieb jeweils eine positive und eine negative Versorgungsspannung. In [37, 42, 59] werden der Gate- und der Emitterkontakt des IGBTs zwischen eine H-Brücke aus MOSFETs geschaltet. Hierbei kann auf die negative Versorgungsspannung verzichtet werden (Abbildung 4.2).



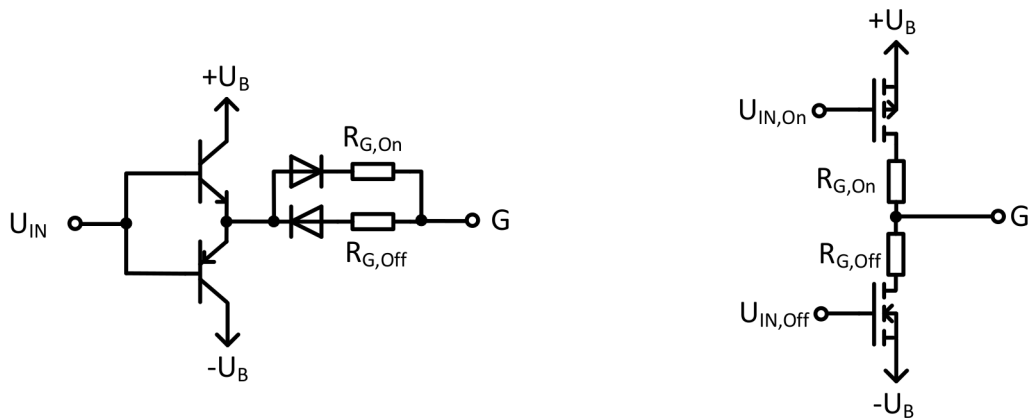


Abbildung 4.1.: Einfache Ansteuerungsschaltungen.

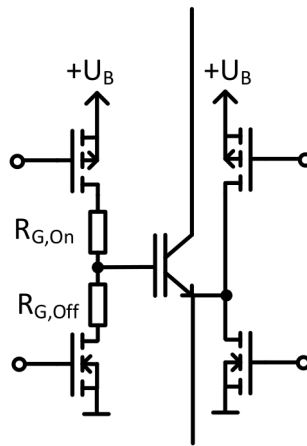


Abbildung 4.2.: Ansteuerungsschaltung mit H-Brücke nach [37, 42, 59].

## 4.2. Ansteuerungen zur Verbesserung der Schalteigenschaften

Zunächst ist es erstrebenswert, die Ein- und Ausschaltverluste gering zu halten. Allerdings gibt es neben diesen Verlusten weitere Kriterien, welche berücksichtigt werden müssen. So darf zum Beispiel beim Abschalten des IGBTs die maximal zulässige Überspannung nicht überschritten werden. Weiterhin ist es, gerade bei hochsperrenden IGBTs wichtig, dass die kritische Feldstärke nicht überschritten wird. Der IGBT kann dementsprechend nicht beliebig schnell abgeschaltet werden. Jedoch darf der IGBT auch nicht zu schnell eingeschaltet werden, da die Schaltleistung der Diode einen Grenzwert ebenfalls nicht überschreiten darf und der Tailstrom der Diode nicht abreißen darf. Weiterhin kann es aus Gründen der EMV (Elektromagnetische Verträglichkeit) notwendig sein, den Spannungsanstieg der Kollektor-Emitter Spannung und den Gradienten des Kollektorstromes zu begrenzen. Nachfolgend werden einige Ansteuerungsarten vorgestellt, welche die genannten Aspekte berücksichtigen.

#### 4.2.1. Beeinflussung der Schalttransienten beim Einschalten

Um den Gradienten der Stromflanke beim Einschalten des IGBTs zu reduzieren und somit auch die Rückstromspitze der Diode zu verringern, kann der  $R_{G,On}$  beim Einschalten erhöht werden. Dies hat jedoch negative Auswirkungen auf die Einschaltverluste. Die Autoren aus [19, 59] bedienen sich daher einer zusätzlichen Kapazität zwischen Gate und Emmitter. Diese externe Kapazität bewirkt eine Entkopplung des  $di_C/dt$  und des  $du_{CE}/dt$ . Steigt die Gate-Emmitter Spannung über die Schwellspannung, so beginnt auch der Kollektorstrom zu steigen. Gleichzeitig steigt auch die Gate-Emmitter Spannung weiter an. Dies führt dazu, dass ein Teil des Gatestromes in die externe Zusatzkapazität fließt und sich der Anstieg der Gate-Emmitter Spannung verlangsamt. Dies reduziert wiederum das  $di_C/dt$  und auch die Überstromspitze.

$$i_{C,GE,ext} = C_{GE,ext} \cdot \frac{du_{GE}}{dt} \quad (4.1)$$

Erreicht die Gate-Emmitter Spannung das Millerplateau (während des  $du_{CE}/dt$ ), ist die externe Kapazität zwischen Gate und Emmitter wirkungslos.

Ein negativer Effekt dieser Methode ist, dass die Verzögerungszeit vom Beginn des Umladevorganges bis zum Erreichen der Schwellspannung vergrößert wird. In [30] wird deshalb die externe Kapazität erst bei Erreichen der Schwellspannung hinzugeschaltet. Allerdings gibt der Autor keine Informationen darüber, ob diese externe Kapazität dazu vorgeladen wird. Abbildung 4.3 zeigt die erläuterten Schaltungen.

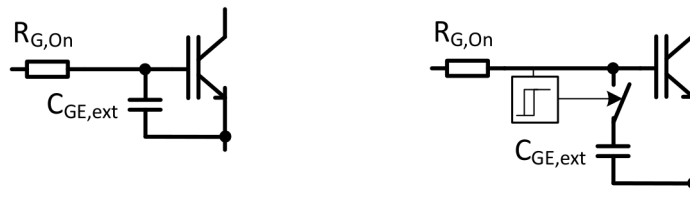


Abbildung 4.3.: Ansteuerungsschaltungen zur Reduzierung der Überstromspitze beim Einschalten des IGBTs. Links über eine zusätzliche Kapazität zwischen Gate und Emmitter nach [19]. Rechts mit schaltbarer zusätzlicher Kapazität zwischen Gate und Emmitter nach [30].

Eine weitere Möglichkeit die Überstromspitze beim Einschalten des IGBTs zu reduzieren, ist mit einer Widerstandsumschaltung [55]. Dabei wird der Einschaltvorgang mit einem größeren Gatewiderstand eingeleitet und nach der Überstromspitze wird – während des Millerplateaus – ein weiterer Widerstand hinzugeschaltet,

welcher den wirksamen Gesamtwiderstand verkleinert und somit das  $du_{CE}/dt$  vergrößert. Dieses Verhalten kann, wie der Autor in [32] beschreibt, auch mit einer zuschaltbaren Stromquelle realisiert werden. Abbildung 4.4 zeigt Prinzipschaltungen dieser Ansteuerungstopologie.

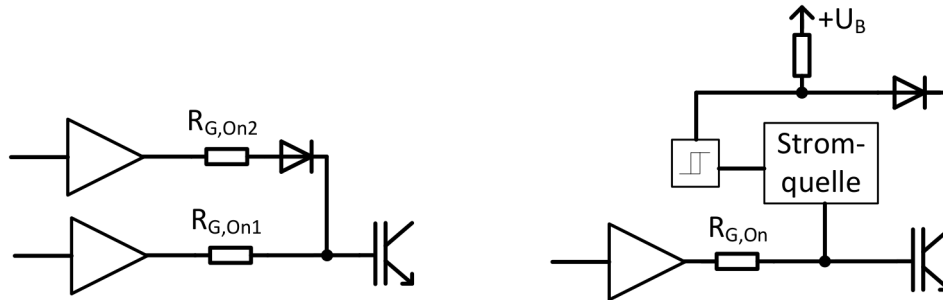


Abbildung 4.4.: Ansteuerungsschaltungen zur Reduzierung der Überstromspitze beim Einschalten des IGBTs. Links mit Widerstandsumschaltung nach [55]. Rechts mit Widerstandssteuerung und zusätzlicher schaltbarer Stromquelle nach [32].

Ein anderes Prinzip zur Verminderung der Überstromspitze beim Einschalten von IGBTs ist das Ansteuern mit einer variablen Gatespannung. Der Autor in [13] schaltet die Gate-Emitter Spannung über einen Widerstand zunächst auf einen Wert leicht oberhalb der Schwellspannung des IGBTs. Dadurch wird die Stromanstiegsgeschwindigkeit und auch die Überstromspitze reduziert. Während des Millerplateaus wird dann auf die nominale Einschaltspannung erhöht. Ein ähnliches Prinzip wird in [18] und [20] vorgestellt. Hier wird die Gatespannung mit einer Rampe hochgefahren. Abbildung 4.5 verdeutlicht diese Verfahren.

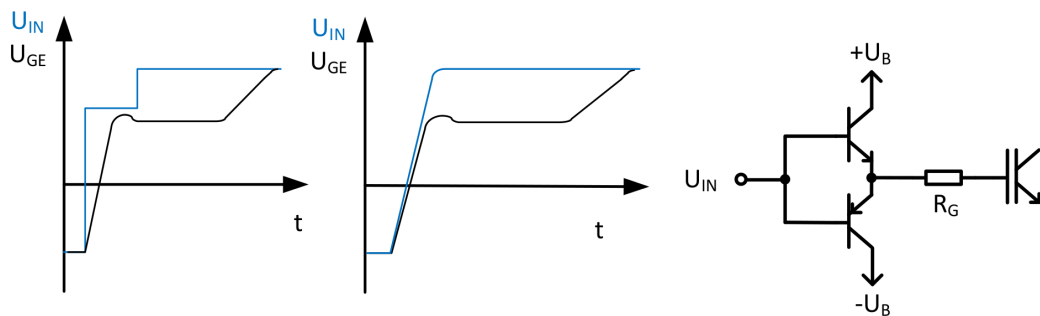


Abbildung 4.5.: Ansteuerungsschaltung zur Reduzierung der Überstromspitze beim Einschalten des IGBTs mit variabler Gatespannung. Links nach [13]. Rechts nach [18] und [20].

Um den Stromgradienten beim Einschalten des IGBTs einzustellen, bedient sich der Autor aus [23] der im IGBT Modul befindlichen parasitären Induktivität zwischen Hilfsemmitter (HE) und Poweremitter (PE). Während der Stromtransiente entsteht über dieser Induktivität ein Spannungsabfall. Steigt die Summe aus Gate-Emitter Spannung und diesem Spannungsabfall an der parasitären Induktivität über einen mit Zenerdioden eingestellten Wert, so wird das Gate über die Zenerdioden entladen und das  $di_C/dt$  entsprechend reduziert.

$$u_{LE} = L_E \cdot \frac{di_C}{dt} \quad (4.2)$$

Die Wirkung dieses  $di_C/dt$  Control kann hierbei über die Zenerdiode und dem Widerstand  $R_Z$  eingestellt werden. Abbildung 4.6 zeigt eine mögliche Realisierung.

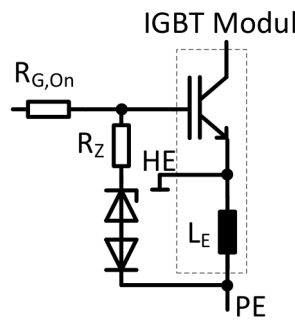


Abbildung 4.6.: Ansteuerung zur Reduzierung des Stromgradienten beim Einschalten nach [23] ( $di_C/dt$  Control).

Ein ähnliches Prinzip verwendet der Autor aus [17]. Hier wird der Spannungsabfall zwischen Hilfsemmitter und Poweremitter ausgewertet. Ist die Stromflanke positiv (Begrenzer), so wird das Ergebnis mit einer Referenz verglichen und mit einem P-Regler die Gate-Emitter Spannung geregelt. Durch den Begrenzer ist diese  $di_C/dt$  Regelung während des Abschaltens unwirksam. Abbildung 4.7 zeigt das Prinzipschaltbild.

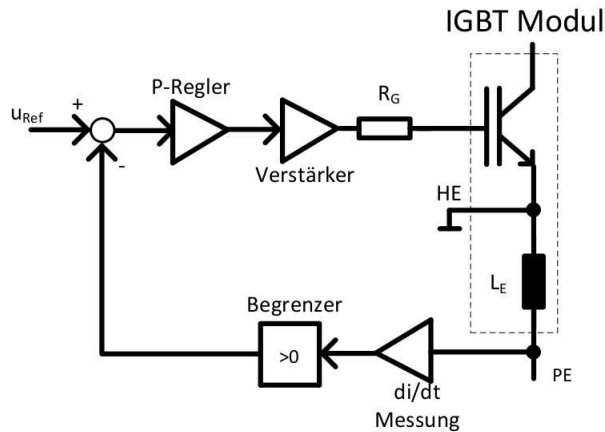


Abbildung 4.7.: *Geregelte Ansteuerung zur Reduzierung des Stromgradienten beim Einschalten nach [17] ( $di_C/dt$  Control).*

#### 4.2.2. Beeinflussung der Schalttransienten beim Ausschalten

Wie bereits erwähnt, kommt es beim Abschalten von IGBTs auf Grund der parasitären Induktivitäten im Kommutierungskreis zur Überspannung. Diese Überspannung darf die maximal zulässige Sperrspannung des IGBTs nicht überschreiten. Nachfolgend werden Schaltungen vorgestellt, welche die fallende Stromflanke beim Abschalten reduzieren und somit die resultierende Überspannung begrenzen. Weiterhin werden Schaltungen gezeigt, welche den Spannungsanstieg der Kollektor-Emitter Spannung reduzieren.

Der Spannungsanstieg während der Schalttransienten kann mit einer zusätzlichen externen Kapazität zwischen Kollektor und Gate begrenzt werden. Während der Spannungstransiente entsteht somit ein zusätzlicher Strom, welcher direkt auf das Gate einwirkt.

$$i_{C,CG,ext} = C_{CG,ext} \cdot \frac{du_{CE}}{dt} \quad (4.3)$$

Der Autor aus [23] benutzt zusätzlich einen Dämpfungswiderstand, um Schwingungen während des Schaltens zu unterbinden. Abbildung 4.8 zeigt das  $du_{CE}/dt$  Control. Es sei angemerkt, dass die Schaltung mit einer entsprechenden Diode abgekoppelt werden kann, um nur den Spannungsgradienten beim Ausschaltvorgang zu begrenzen.

In [59, 61] wird die Kollektorspannung direkt über Zenerdioden auf das Gate zurück geführt. Überschreitet die Kollektor-Emitter Spannung die Durchbruchspannung dieser, so fließt ein Strom vom Kollektor zum Gate und hebt aktiv die Gate-Emitter Spannung an (*Active Clamping*). In Reihe zu den Zenerdioden befindet

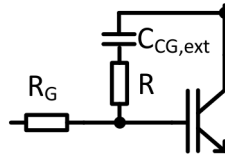


Abbildung 4.8.: Ansteuerung zur Reduzierung des Spannungsgradienten nach [23] ( $du_{CE}/dt$  Control).

sich hierbei eine Diode, welche diese Teilschaltung im eingeschalteten Zustand des IGBTs entkoppelt. Da während der Stromflanke die Gate-Emitter Spannung bereits auf Werte unterhalb der Schwellspannung abgefallen ist, können hierbei bereits hohe Überspannungen auftreten, bis der Strom durch die Zenerdioden das Gate wieder ausreichend angehoben hat. Für ein dynamisch besseres Verhalten kann ein Teil der Zenerdioden wie in [50] vorgestellt mit einer Kapazität überbrückt werden. Dadurch setzt die begrenzende Wirkung dieses Konzeptes um den Wert der überbrückten Zenerdiode früher ein. Der zusätzliche parallele Widerstand entlädt die Kapazität bis zum nächsten Abschaltvorgang. Abbildung 4.9 zeigt diese Schaltungsvarianten. Der Autor in [47] verbessert die Steilheit und Ansprechdynamik der Zenerdiode indem ein MOSFET im Avalanche-Durchbruch betrieben wird. Eine weitere Möglichkeit ist eine Verstärkung der Zenerdiode mit einem MOSFET. Die Prinzipschaltbilder sind in 4.10 dargestellt.

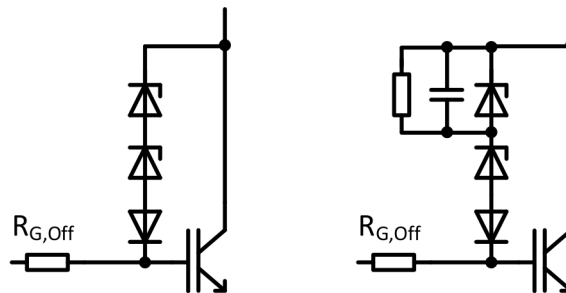


Abbildung 4.9.: Aktive Überspannungsbegrenzungen mit Zenerdioden. Links nach [59, 61]. Rechts nach [50].

Ein Nachteil dieser Schaltungstopologie ist, dass durch die Zenerdioden ein nicht vernachlässigbarer Strom fließt, um die Überspannung zu begrenzen. Ein Teil dieses Stromes fließt zusätzlich über den  $R_{G,off}$  in die Ansteuerungsschaltung. Bei der Auslegung muss daher besonderer Wert auf die Verlustleistung des Rückkoppelpfa-

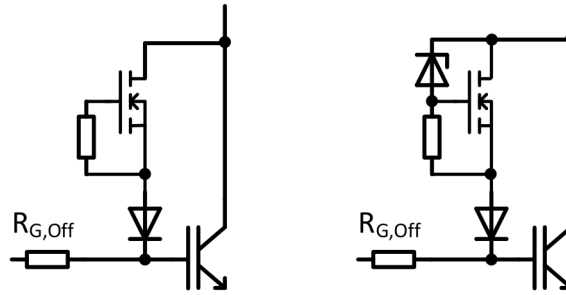


Abbildung 4.10.: *Aktive Überspannungsbegrenzungen mit MOSFET im Avalanche-Durchbruch (links) und Verstärkung einer Zenerdiode mit MOSFET (rechts) nach [47].*

des gelegt werden. In [9] wird eine Widerstandsumschaltung in Kombination mit dieser Überspannungsbegrenzung vorgestellt. Dabei wird der wirksame Gateentladewiderstand beim Einsetzen der Zenerdioden erhöht. Somit werden die Zenerdioden weniger stark belastet, da der Strom durch die Zenerdioden nicht in die Ansteuerung zurück fließt und somit komplett das Gate anheben kann. Das Prinzipschaltbild zeigt Abbildung 4.11.

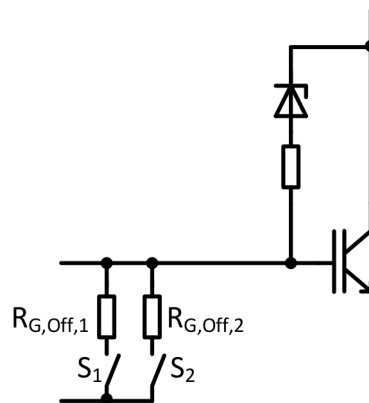


Abbildung 4.11.: *Aktive Überspannungsbegrenzung mit Zenerdioden mit einer Widerstandsumschaltung nach [9].*

Die Autoren in [9, 49] umgehen die Problematik der Überlastung der Zenerdioden, indem der rückgekoppelte Strom verstärkt wird und damit das Gate aktiv angehoben wird. Auf Grund der Schwingungsanfälligkeit dieser Schaltung, wird die Rückkopplung zusätzlich mit Widerständen gedämpft. Die Abbildung 4.12 verdeutlicht diese Anordnungen.

Ein anderes Verfahren zur Überspannungsbegrenzung zeigt der Autor in [2] (Abbildung 4.13). Hierbei wird die Kollektor-Emitter Spannung über einen Spannungsteiler zurück an einen linearen Verstärker geführt. Steigt die Kollektor-Emitter Span-

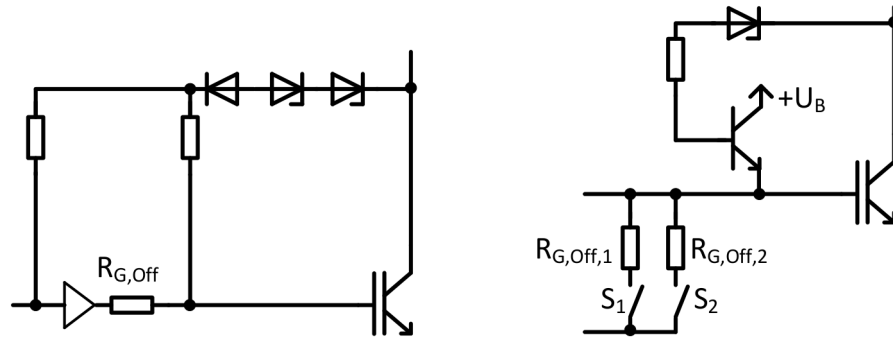


Abbildung 4.12.: Aktive Überspannungsbegrenzungen mit Zenerdioden und aktiver Verstärkung. Links nach [49]. Rechts nach [9].

nung über einen Referenzwert, so kommt es über den Linearverstärker zur Anhebung der Gate-Emitter Spannung. Der Autor aus [15] vergleicht dieses Prinzip zudem mit der Schaltung mit Zenerdioden aus [61] und stellt die Wirkungsweise dieser Schaltungstopologien bei der Begrenzung der Überspannung von Feldstopp-IGBTs in Frage.

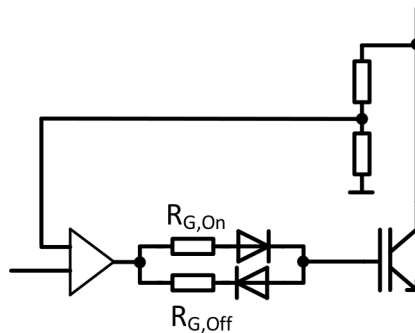


Abbildung 4.13.: Aktive Überspannungsbegrenzung mit Spannungsteiler und aktiver Verstärkung nach [2].

Einen ähnlichen Ansatz verwendet der Autor in [10]. Hierbei wird wie in [2] die Kollektor-Emitter Spannung mit einem Spannungsteiler herunter geteilt. Diese Spannung wird gemessen und mit einer Referenzspannung verglichen. Die Spannungsdifferenz beim Überschreiten der Referenzspannung wird daraufhin verstärkt und auf das Gate zurück geführt. Das verwendete Prinzip zeigt Abbildung 4.14.

In der Literatur lassen sich auch Schaltungen mit aktiver Verminderung des Gatestromes zur Reduzierung der Überspannung finden. Die Autoren in [25, 60] reduzieren während der Schaltflanke den Gatestrom, indem der aktive  $R_{G,OFF}$  erhöht wird. Ziel ist es, durch den höheren Gateentladewiderstand das  $di_C/dt$  zu verringern und



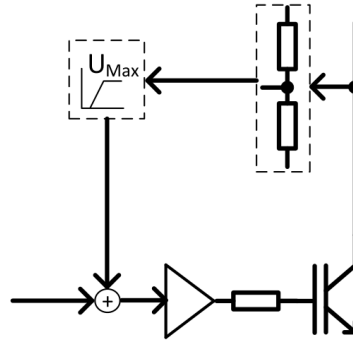


Abbildung 4.14.: Aktive Überspannungsbegrenzung mit Erfassung der Kollektor-Emitter Spannung und aktiver Verstärkung nach [10].

somit die resultierende Überspannung zu reduzieren. Ein Prinzipschaltbild wird in Abbildung 4.15 dargestellt.

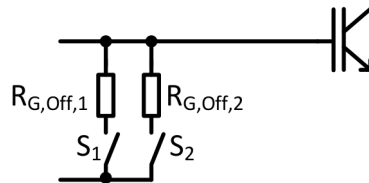


Abbildung 4.15.: Überspannungsreduzierung mit Widerstandsumschaltung.

Es wird später noch gezeigt, dass dieses Verfahren zwar Einfluss auf das Schaltverhalten von IGBTs hat, aber als Überspannungsschutz nicht geeignet ist.

Es sei auch erwähnt, dass Schaltungen zur Reduzierung der Stromanstiegs geschwindigkeit ( $di_C/dt$  Control), wie in Abbildung 4.16 gezeigt, die Überspannung reduzieren. Dazu wird während der Stromflanke der Spannungsabfall zwischen Hilfsemittler und Poweremittler über eine Zenerdiode zurück auf das Gate geführt. Steigt die Summe aus Gate-Emitter Spannung und dem Spannungsabfall der parasitären Induktivität über den mit Zenerdioden eingestellten Wert, so wird das Gate angehoben. Fällt allerdings die Gate-Emitter Spannung während der Stromtransiente weit unterhalb der Schwellspannung, so hat diese Schaltung Probleme das Gate weit genug anzuheben um die Überspannung zu reduzieren.

Ein anderes Konzept zur Einstellung der Spannungsflanke und zur Überspannungsbegrenzung zeigt der Autor in [22] für 1200V IGBTs. Das selbe Konzept wird in [21] für höhere Spannungsklassen vorgestellt. Hierbei wird die Kollektor-Emitter Spannung über einen Spannungsteiler und anschließenden Analog/Digital Wandler auf ein FPGA (*Field Programmable Gate Array*) zurück geführt. Dieser wertet den Anstieg der Kollektor-Emitter Spannung aus und regelt diese über die Gate-Emitter

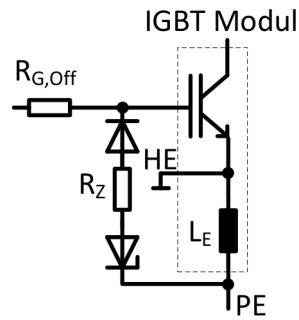


Abbildung 4.16.: Ansteuerung zur Reduzierung des Stromgradienten beim Ausschalten nach [23] ( $di_C/dt$  Control).

Spannung. Dazu wird der vom FPGA ermittelte Wert für die Gate-Emitter Spannung einem Digital/Analog Wandler übergeben und verstärkt. Für ein dynamisch besseres Verhalten wird bei diesem Konzept auf einen Gatewiderstand verzichtet. Während der Überspannung wird das  $du_{CE}/dt$  auf Null geregelt und somit die Überspannung begrenzt. Das Prinzipschaltbild wird in Abbildung 4.17 dargestellt.

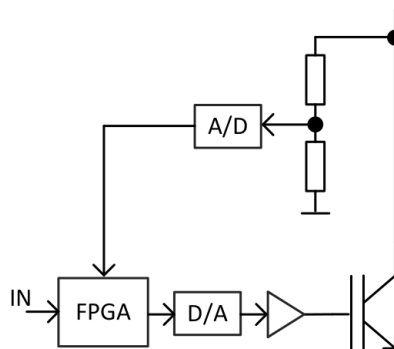


Abbildung 4.17.: Aktive Überspannungsbegrenzung mit digitaler Regelung der Kollektor-Emitter Spannung nach [21, 22].

Einen ähnlichen Ansatz verwendet der Autor in [17]. Hier wird jeweils ein Regler für die Regelung der Anstiegsgeschwindigkeit der Kollektor-Emitter Spannung und der Überspannungsbegrenzung verwendet. Dabei wird jeweils die Kollektor-Emitter Spannung zurückgeführt und mit Referenzwerten verglichen. Die Ergebnisse der Regler werden summiert und damit die Gatespannung geregelt. Eine Entkopplung der Teilschaltungen beim Einschalten findet über die Begrenzer statt. Abbildung 4.18 zeigt das Prinzip.

Ein anderes Konzept einer geregelten Gateansteuerung zeigt der Autor in [57]. Hierfür sind mehrere gesteuerte Stromquellen in einem ASIC (*Application Specific Integrated Circuit*) integriert, welche das Gate umladen. Mit diesen Stromquellen

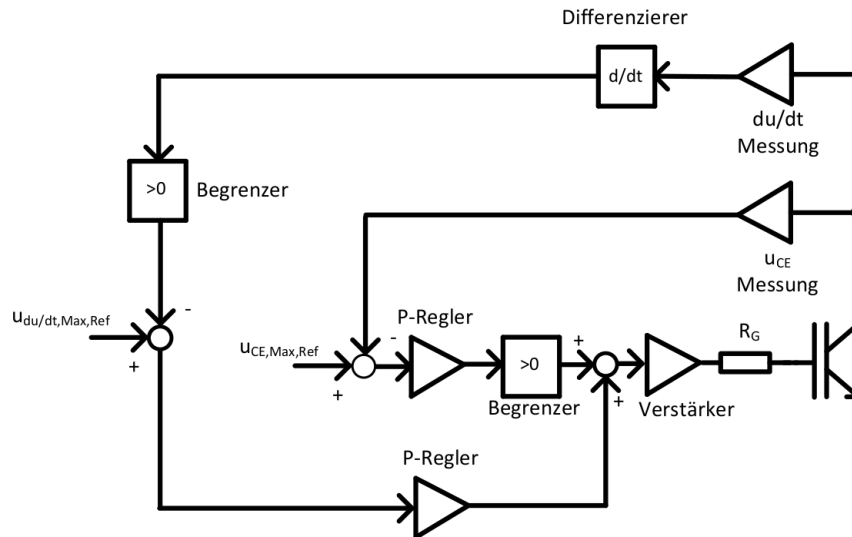


Abbildung 4.18.: Geregelt Ansteuerung zur Regelung der Spannungsanstiegsgeschwindigkeit und aktiver Überspannungsbegrenzung nach [17].

wird die Änderung der Kollektor-Emitter Spannung und die Stromflanke geregelt. Diese Ansteuerungstopologie wird in [58] aufgegriffen. Die Begrenzung der Überspannung wird hier über Zenerdioden realisiert.

### 4.3. Ansteuerungsseitiger Schutz des IGBTs im Kurzschlussfall

Wie bereits erwähnt ist der IGBT auf Grund seiner Struktur kurzschlussfest, so lange die im Datenblatt angegebene SOA (*Safe Operating Area*) nicht überschritten wird. Dazu muss der Kurzschluss detektiert werden und innerhalb von ca.  $10 \mu s$  abgeschaltet werden, bevor der IGBT auf Grund der hohen Temperaturbelastung zerstört wird. Auch beim Abschalten des Kurzschlussstromes muss darauf geachtet werden, dass die maximale zulässige Überspannung nicht überschritten wird. Dies kann durch geeignete Überspannungsschutzschaltungen oder anhand einer Widerstandsumschaltung mit einem höheren Gatewiderstand erfolgen (*Soft Turn Off*). Nachfolgend werden Schaltungen zur Detektion von Kurzschlüssen und zur Reduzierung des Kurzschlussstromes vorgestellt.

#### 4.3.1. Kurzschlusserkennung

Bevor der Kurzschluss abgeschaltet werden kann, muss dieser detektiert werden. In [61] wird dazu eine Abkoppelschaltung mit hochsperrenden und schnell schaltenden Dioden vorgeschlagen. Diese wird mit einer Spannungsquelle über einen Widerstand mit dem Kollektor verbunden. Beim normalen Einschaltvorgang, erreicht die

Kollektor-Emitter Spannung die Sättigungsspannung, welche unterhalb des Wertes der genannten Spannungsquelle liegt. Wird der Wert dieser Spannungsquelle unterschritten, fließt ein Strom von der Spannungsquelle über den Widerstand und der in Reihe liegenden Dioden in den Kollektor. Anhand der nun leitenden Dioden kann so ein Spannungsabfall detektiert werden. Bleibt der Spannungsabfall über den Dioden auf dem Wert der Spannungsquelle, so liegt ein Kurzschluss vor. Mit dieser Schaltungsvariante kann sowohl der Kurzschlussfall I als auch der Kurzschlussfall II abgedeckt werden. Um im normalen Betrieb den IGBT sicher einschalten zu können, muss diese Detektionsschaltung deaktiviert werden, bis der IGBT die Sättigungsspannung beim Einschalten erreicht hat. In [11] wird dies anhand einer Zeitkonstante eines RC-Gliedes erreicht. Dabei bilden  $R_1$  und  $R_2$  einen einfachen Spannungsteiler. Wird der IGBT im normalen Betrieb eingeschaltet, so wird das Gate auf 15 V aufgeladen. Über  $R_2$  und  $R_3$  wird die Kapazität mit einer daraus resultierenden Zeitkonstante aufgeladen. Erreicht die Kollektor-Emitter Spannung die Sättigungsspannung, wird die Kapazität über  $R_2$  und  $R_3$  entladen. Tritt jedoch ein Kurzschluss auf, so wird die Kapazität über die genannten Widerstände aufgeladen. Dies wird von der Ansteuerungsschaltung detektiert. Abbildung 4.19 verdeutlicht das Prinzip.

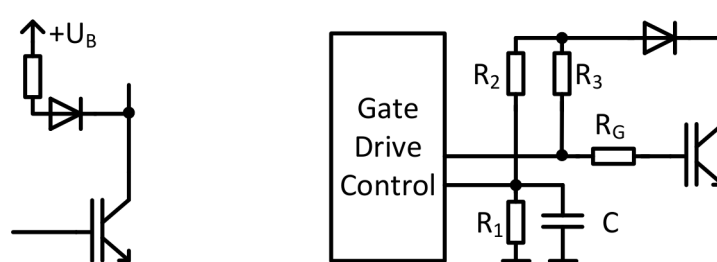


Abbildung 4.19.: Kurzschlusserkennung mit Abkoppeldiode. Links nach [61]. Rechts nach [11].

Die Autoren in [24, 44] stellen in Frage, ob die Abkoppelschaltung den Kurzschluss, gerade für schnell schaltende IGBTs, schnell genug erkennt und beschreiben eine alternative Kurzschlusserkennung über den Spannungsabfall zwischen Hilfs- und Poweremitter. Durch den Stromanstieg im Kurzschlussfall ist der induktive Spannungsabfall ausgeprägter als im normalen Betrieb und kann deshalb zur Kurzschlusserkennung genutzt werden. Allerdings betonen die Autoren, dass die Auswerteeinheit einen höheren Schaltungsaufwand als die Abkoppelschaltung darstellt. In [33] wird die Kollektor-Emitter Spannung mit Hilfe eines Spannungsteilers heruntergeteilt und mit einem Referenzwert verglichen. Der Kurzschlussfall wird hier de-

tektiert, wenn die gemessene Kollektor-Emitter Spannung oberhalb eines Referenzwertes liegt. Die Autoren in [26] vereinen die Abkoppelschaltung mit Dioden am Kollektor, detektieren den induktiven Spannungsabfall zwischen Hilfs- und Poweremitter und nutzen den Spannungsteiler der Kollektor-Emitter Spannung zur Kurzschlussdetektion. Dadurch können hoch- und niederinduktive Kurzschlüsse schnell und präzise erkannt werden.

Einen anderen Ansatz zur Kurzschlusserkennung nennen die Autoren in [31, 48]. Dabei wird die Gate-Emitter Spannung des IGBTs überwacht. Fällt beim Einschalten des IGBTs das Millerplateau aus, so liegt der Kurzschlussfall I vor. Der Kurzschlussfall II wird erkannt, da beim Entsättigen des IGBTs die Gate-Emitter Spannung über die Millerkapazität angehoben wird. Diese Anhebung kann von der Ansteuerung detektiert werden. Den prinzipiellen Verlauf der Gate-Emitter Spannung im normalen Schaltverhalten und im Kurzschlussfall zeigt Abbildung 4.20. Ein großer Vorteil dieser Schaltungsvariante ist, dass die Kollektor-Emitter Spannung nicht direkt auf die Ansteuerungsschaltung zurück geführt werden muss.

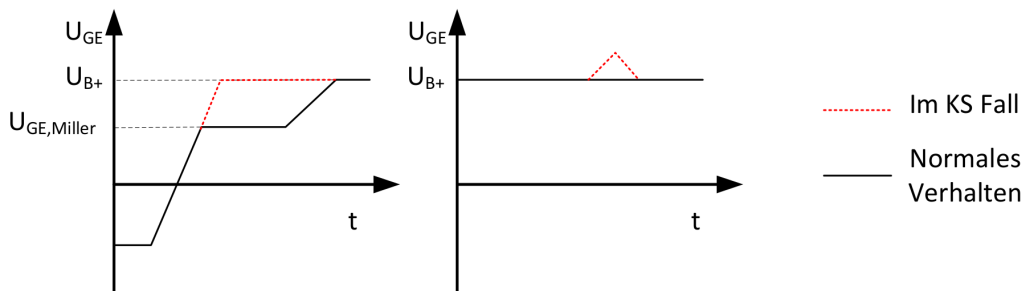


Abbildung 4.20.: Kurzschlusserkennung anhand der Gate-Emitter Spannung nach [31] – Links: Gate-Emitter Spannung während des fehlerfreien Einschaltverhaltens und im Kurzschlussfall I. Rechts: Gate-Emitter Spannung im eingeschalteten Zustand und während des Kurzschlussfalls II.

#### 4.3.2. Reduzierung des Kurzschlussstromes

Beim Kurzschlussfall II wird durch das Entsättigen des IGBTs die Gate-Emitter Spannung über die Millerkapazität angehoben. Daraus resultiert in diesem Kurzschlussfall eine dynamische Überstromspitze, welche direkt an die Gate-Emitter Spannung gekoppelt ist. Eine einfache Möglichkeit, um die dynamische Überstromspitze und die damit verbundene Belastung für den IGBT zu begrenzen, zeigt Ab-

bildung 4.21 mit einem passiven Netzwerk nach [59, 61]. Damit kann die maximale Gate-Emitter Spannung und dadurch auch die dynamische Überstromspitze begrenzt werden. Eine weitere Möglichkeit ist die Klemmung der Gate-Emitter Spannung mit einer Diode gegen die Versorgungsspannung der Ansteuerungsschaltung. Für ein besseres Ergebnis im Kurzschlussfall empfiehlt der Autor aus [4] die Klemmschaltung so niederinduktiv wie möglich an das Gate anzubinden um dessen Wirkung zu verbessern.

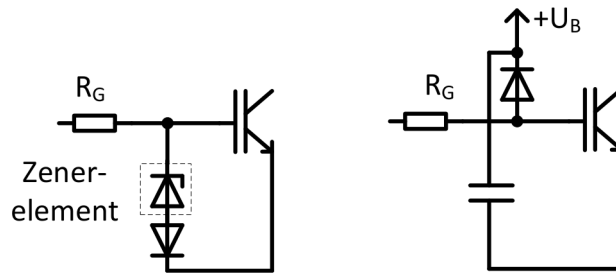


Abbildung 4.21.: *Passive Begrenzung der dynamischen Überstromspitze nach [59, 61].*

Effektiver kann die dynamische Überstromspitze durch eine aktive  $di_C/dt$  Begrenzung reduziert werden. Die Autoren in [14, 40] verwenden den resultierenden Spannungsabfall an Hilfs- und Poweremitter um die Gatespannung aktiv zu senken. Der stationäre Kurzschlussstrom wird durch diese Maßnahme nicht beeinflusst. Um die hohe Belastung des IGBTs zu reduzieren, kann nach Detektion des Kurzschlusses die Gatespannung aktiv auf einen Wert unter 15 V herabgesetzt werden, bevor der Kurzschlussstrom abgeschaltet wird. Die Autoren aus [26, 31, 39] verwenden hierzu ein Zener-element zwischen Gate und Emitter. Dadurch kann der Kurzschlussstrom drastisch reduziert werden. Abbildung 4.22 zeigt das Prinzipschaltbild.

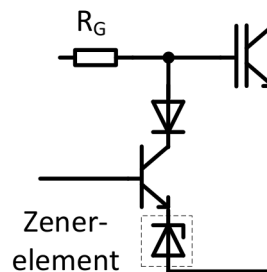


Abbildung 4.22.: *Aktive Begrenzung des Kurzschlussstromes nach [39].*

## 5. Auswirkungen des Plasmas auf das Ausschaltverhalten von IGBTs

Dieses Kapitel beschreibt die Auswirkungen des Elektronen-Loch Plasmas auf das Ausschaltverhalten von IGBTs, welches bereits in [53] veröffentlicht wurde. Wie bereits beschrieben, ergibt sich auf Grund des zusätzlichen  $p^+$ -Gebiet am Kollektor ein bipolares Bauelement. Im eingeschalteten Zustand bildet sich ein Elektronen-Loch Plasma aus und die  $n^-$ -Basis ist mit Ladungsträgern überflutet. Für hochsperrende Bauelemente ist die Grunddotierung ( $N_D$ ) gegenüber der Konzentration freier Ladungsträger vernachlässigbar klein und es gilt auf Grund der Neutralitätsbedingung  $n = p$ . Unter der Annahme, dass der Diffusionsstrom vernachlässigbar ist, kann das Verhältnis von Elektronen- und Löcherstrom über die Beweglichkeiten bestimmt werden [16, 34].

$$\frac{i_n}{i_p} = \frac{A \cdot q \cdot n \cdot \mu_n \cdot E}{A \cdot q \cdot p \cdot \mu_p \cdot E} \approx 3 \quad (5.1)$$

Es wird zunächst angenommen, dass beim Abschaltvorgang des IGBTs die Gate-Emitter Spannung ( $u_{GE}$ ) unter die Schwellspannung ( $U_{Th}$ ) sinkt. Dann kann kein Elektronenstrom durch die  $n^-$ -Basis fließen. Durch die Stromquellencharakteristik der induktiven Last, muss der Kollektorstrom ( $i_C$ ) an den Anschlüssen des IGBTs unverändert weiter fließen, bis die Kollektor-Emitter Spannung ( $u_{CE}$ ) die Zwischenkreisspannung ( $U_d$ ) erreicht und der Strom in die Diode kommutiert. Die für den Stromfluss erforderliche Ladung wird dem Elektronen-Loch Plasma in der  $n^-$ -Basis entnommen. Dadurch bildet sich eine Raumladungszone aus. Die Ladungsträger werden direkt an der Grenze von Raumladungszone und Elektronen-Loch Plasma abgebaut. So kann sich die Raumladungszone weiter ausbreiten und der IGBT nimmt Sperrspannung auf. Der Strom kann in der Raumladungszone nur durch den Löcherstrom getragen werden und ein elektrisches Feld bildet sich aus. Kollektorseitig bleiben hingegen die Ladungsträgerdichte und die Verteilung zwischen Elektronen und Löcherstrom im Plasma unverändert. Die Zusammenhänge zwischen Strom, Ladung und elektrischer Feldstärke verdeutlicht Abbildung 5.1. Der IGBT wurde für diesen Fall bei einer Zwischenkreisspannung von 3 kV, Nennstrom und mit einem sehr geringen Gatewiderstand abgeschaltet.

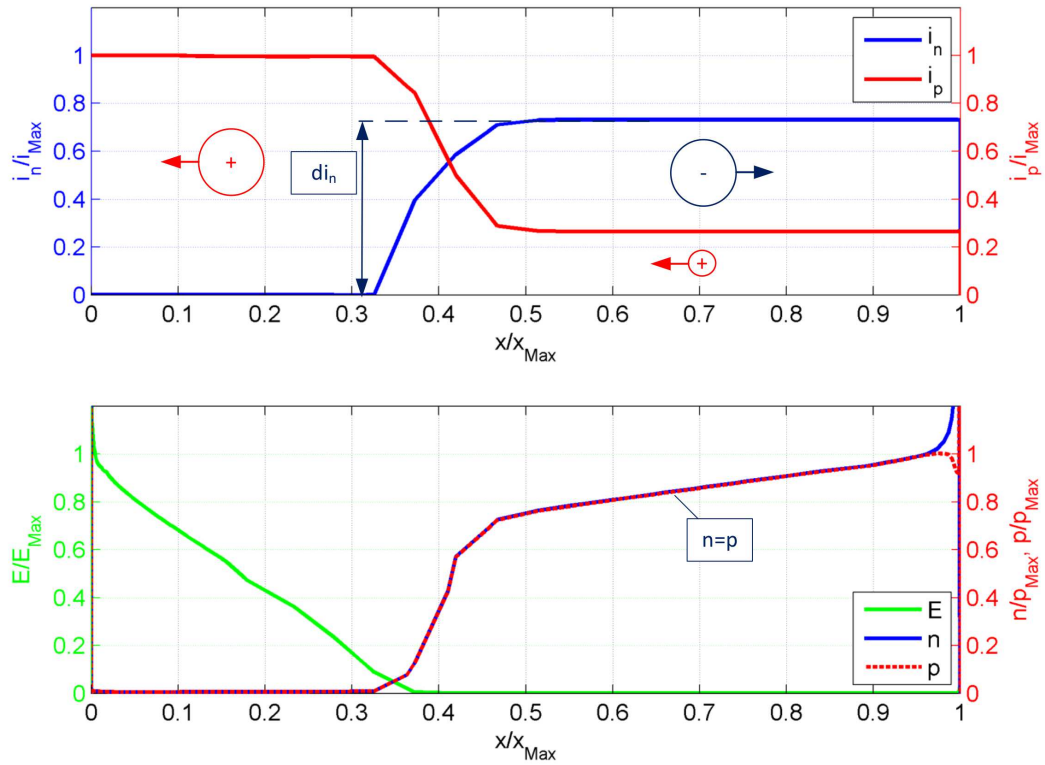


Abbildung 5.1.: *Simulation: Querschnitt einer IGBT-Zelle beim Abschalten während der Spannungsflanke beim Erreichen der halben Zwischenkreisspannung – Gate Kanal geschlossen – Oben: Elektronenstrom  $i_n$  und Löcherstrom  $i_p$ ; Unten: Betrag der elektrischen Feldstärke und Ladungsträgerkonzentration ( $n = p$ )*

In der Raumladungszone führt der Löcherstrom in der n-Basis zur Feldaufsteigerung. Dieser Effekt kann mit Hilfe der Maxwellgleichung (Gleichung 5.2) hergeleitet werden. Dabei ist die Raumladung  $\rho$  das Wegintegral der elektrischen Flussdichte und die Quelle des elektrischen Feldes. Die elektrische Flussdichte ergibt sich wiederum aus dem Produkt der elektrischen Feldkonstante und dem elektrischen Feld (Gleichung 5.3). Durch die Multiplikation aus Elementarladung und der Summe der Grunddotierungen und Ladungsträgerkonzentrationen lässt sich  $\rho$  berechnen (Gleichung 5.4):

$$\operatorname{div} \vec{D}_{el} = \rho \quad (5.2)$$

$$\vec{D}_{el} = \epsilon \cdot \vec{E} \quad (5.3)$$

$$\rho = q \cdot (N_D - N_A + p - n) \quad (5.4)$$



$$\operatorname{div} \vec{E} = \frac{q}{\epsilon} \cdot (N_D - N_A + p - n) \quad (5.5)$$

Zum Verständnis des Effektes der Feldaufteilung in der n<sup>-</sup>-Basis ist es ausreichend, den Gradient der elektrischen Feldstärke eindimensional zu betrachten. Unter dieser Vereinfachung ergibt sich für die Poisson Gleichung:

$$\frac{dE}{dx} = \frac{\rho}{\epsilon} = \frac{q}{\epsilon} \cdot (N_D + p - n) \quad (5.6)$$

Unter der oben gemachten Annahme ist der Elektronenstrom in der Raumladungszone Null und der Laststrom wird vom Löcherstrom getragen. Dieser ergibt sich aus:

$$p = \frac{j_p}{q \cdot v_p} = \frac{j}{q \cdot v_p} \quad (5.7)$$

Dadurch wird der Gradient der elektrischen Feldstärke in der n<sup>-</sup>-Basis größer als im stromlosen Zustand.

Abbildung 5.2 zeigt das Abschaltverhalten eines 6,5 kV IGBTs bei einer Zwischenkreisspannung von 3000 V und Nennstrom. Die Simulation gibt das räumliche Maximum der elektrischen Feldstärke wieder. Während des Anstiegs der Kollektor-Emitter Spannung ist der n-leitende Kanal vollständig abgeschnürt. So erreicht die maximale elektrische Feldstärke bereits bei einer Kollektor-Emitter Spannung von ca. 540 V den Wert der stationären Feldstärke. Hingegen liegt die Spitze der maximalen Feldstärke bei ca. dem 2,3 fachen des stationären Wertes. Erreicht die Kollektor-Emitter Spannung während der Spannungsflanke die Zwischenkreisspannung, so ergibt sich auf Grund der hohen Löcherkonzentration in der Raumladungszone ein sehr steiler Gradient der elektrischen Feldstärke. Sinkt der Kollektorstrom ( $i_C$ ) nachdem die Zwischenkreisspannung überschritten wurde, kommutiert der Laststrom in die Diode und der Kollektorstrom beginnt zu fallen. Gleichzeitig verringert sich die Ladungsträgerkonzentration in der Raumladungszone. Dies führt nach Gleichung 5.6 zu einem flacheren Gradienten des elektrischen Feldes. Da die Raumladungszone sich weiter ausbreitet, fällt die maximale Feldstärke ab, bis sie den stationären Wert des Sperrens erreicht.

Abbildung 5.3 zeigt den Gradienten der elektrischen Feldstärke aus der Simulation aus Abbildung 5.2. Es werden zwei Zeitpunkte dargestellt: Erstens beim Erreichen der Zwischenkreisspannung während der Spannungsflanke und zweitens im statischen Sperren. Das Flächenintegral unter dem Gradienten der elektrischen Feldstärke ist in beiden Betriebspunkten identisch. Begründet liegt dieser Zustand in einer

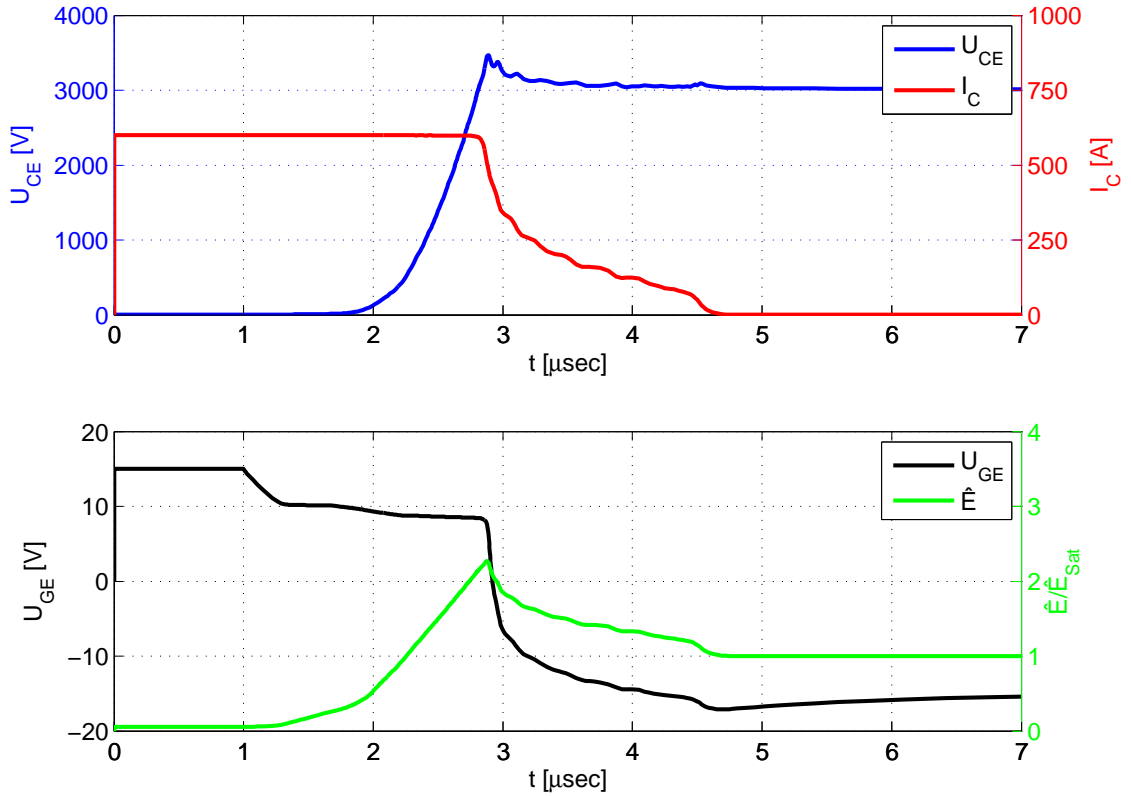


Abbildung 5.2.: Simulation eines 6,5 kV IGBT bei 600 A und großen Gateentladestrom –  
 Oben: Kollektor-Emitter Spannung und Kollektorstrom; Unten: Gate-Emitter Spannung und räumliches Maximum der elektrischen Feldstärke

eindimensionalen Betrachtung, da sich hier die aufgenommene Kollektor-Emitter Spannung aus dem Flächenintegral der elektrischen Feldstärke über der Raumladungszone ergibt. So lange das elektrische Feld noch dreieckförmig ist, ergibt sich für die Spannung über der Millerkapazität und somit auch über die Kollektor-Emitter Spannung die Beziehung aus Gleichung 5.8. Dies ist bei NPT-IGBTs immer der Fall, bei PT-IGBTs und FS-IGBTs nur, solange die Raumladungszone nicht die höher dotierte n-Puffer Schicht erreicht. Es wird hierbei angenommen, dass die Änderung der Gate-Emitter Spannung sehr klein gegenüber der Änderung der Kollektor-Emitter Spannung ist.

$$u_{GC} = \frac{1}{2} \cdot \hat{E} \cdot x_{RLZ} \approx u_{CE} \quad (5.8)$$

Die elektrische Feldstärke während des Abschaltens stellt eine hohe Belastung für den IGBT dar. Diese kann reduziert werden, indem der n-leitende Kanal der p-Wanne nicht vollständig abgeschnürt wird. Die Gate-Emitter Spannung verbleibt also während der Spannungsflanke oberhalb der Schwellspannung ( $U_{Th}$ ). Dadurch steigt der Elektronenstrom in der Raumladungszone, gleichzeitig sinkt der Löcherstrom im vergleichbarem Maße. Abbildung 5.4 zeigt einen Querschnitt einer IGBT-

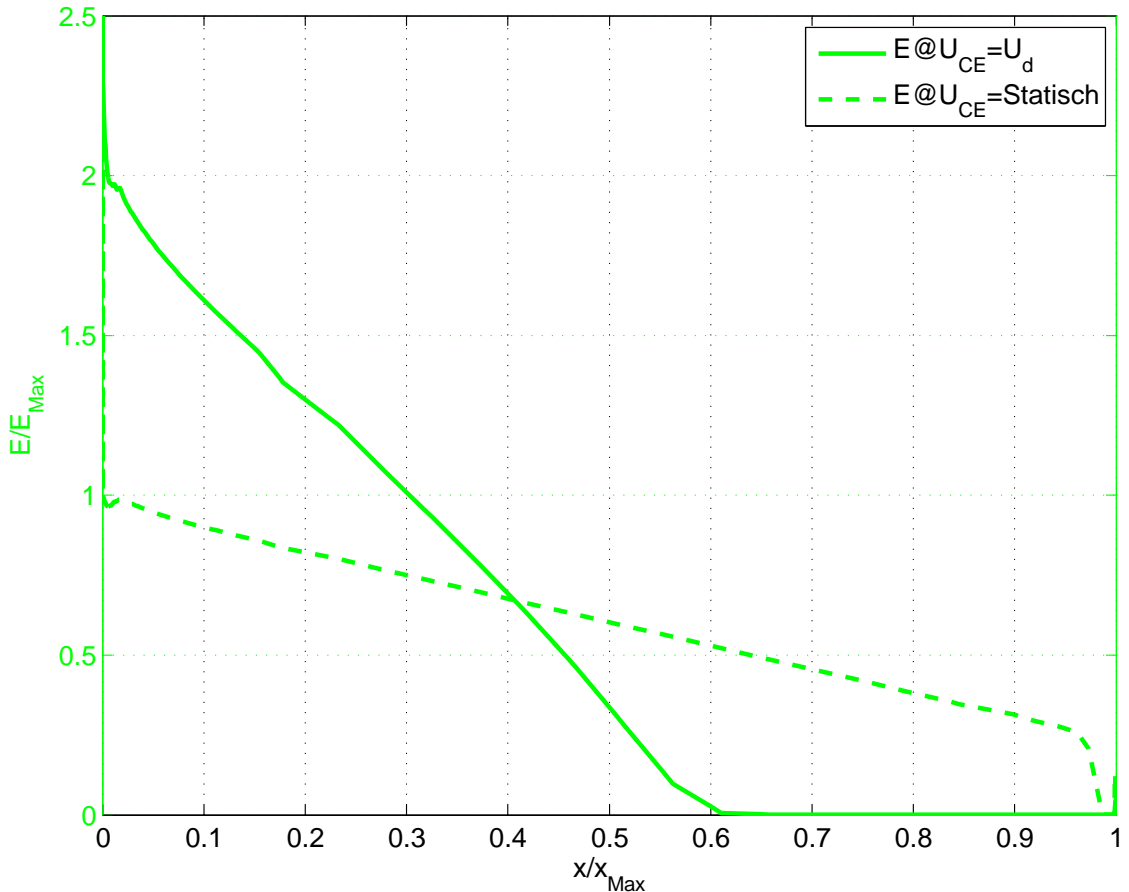


Abbildung 5.3.: *Simulation: Querschnitt einer IGBT-Zelle während des Abschaltens beim Erreichen der Zwischenkreisspannung während der Spannungsflanke und im statischen Sperren*

Zelle im selben Betriebspunkt wie in Abbildung 5.1. Der Gatewiderstand wurde entsprechend erhöht, um den Kanal während der Spannungsflanke oberhalb der Schwellspannung zu halten. Die Normierung der elektrischen Feldstärke erfolgte nach Abbildung 5.1.

Dies verringert sowohl den Gradienten der elektrischen Feldstärke als auch die maximale Feldstärke. Hieraus ergeben sich zudem Abhängigkeiten von der Kollektor-Emitter Spannung, vom abzuschalteten Kollektorstrom und von der Gate-Emitter Spannung. Nachfolgende Beziehung fasst diese Abhängigkeiten zusammen.

$$\hat{E} = f(u_{GC}, i_C, u_{GE})$$

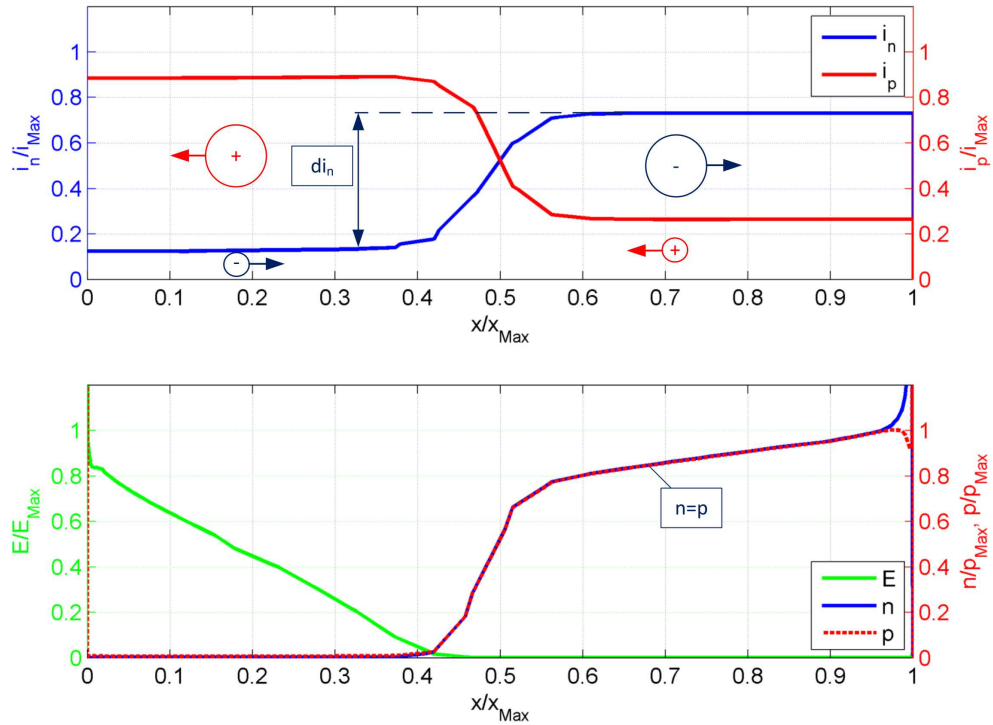


Abbildung 5.4.: *Simulation: Querschnitt einer IGBT-Zelle beim Abschalten während der Spannungsflanke beim Erreichen der halben Zwischenkreisspannung – Gate Kanal offen – Oben: Elektronenstrom  $i_n$  und Löcherstrom  $i_p$ ; Unten: Betrag der elektrischen Feldstärke und Ladungsträgerkonzentration ( $n = p$ )*

## 5.1. Kapazitives Verhalten des IGBTs

Ein IGBT, welcher auf Grund des fließenden Stroms durch die Raumladungszone Sperrspannung aufnimmt, kann mit einer Kapazität verglichen werden, die auf Grund eines eingepprägten Stroms Spannung aufnimmt [53]. Dementsprechend kann das Abschaltverhalten eines IGBTs durch ein kapazitives Ersatzschaltbild mit Stromquellen nachgestellt werden (Abbildung 5.5). Das Ausräumen des Elektronen-Loch Plasmas wird hierbei durch die Kapazität  $C_{IGBT}$  repräsentiert.

Der Löcherstrom in der Raumladungszone  $i_{pRLZ}$  setzt sich aus dem Löcherstrom im Plasma  $i_{pPlasma}$  und dem Löcherstrom, welcher aus dem Plasma ausgeräumt wird, zusammen (Gleichung 5.9).

$$i_{pRLZ} = i_{pPlasma} + C_{IGBT} \cdot \frac{du_{CE}}{dt} \quad (5.9)$$

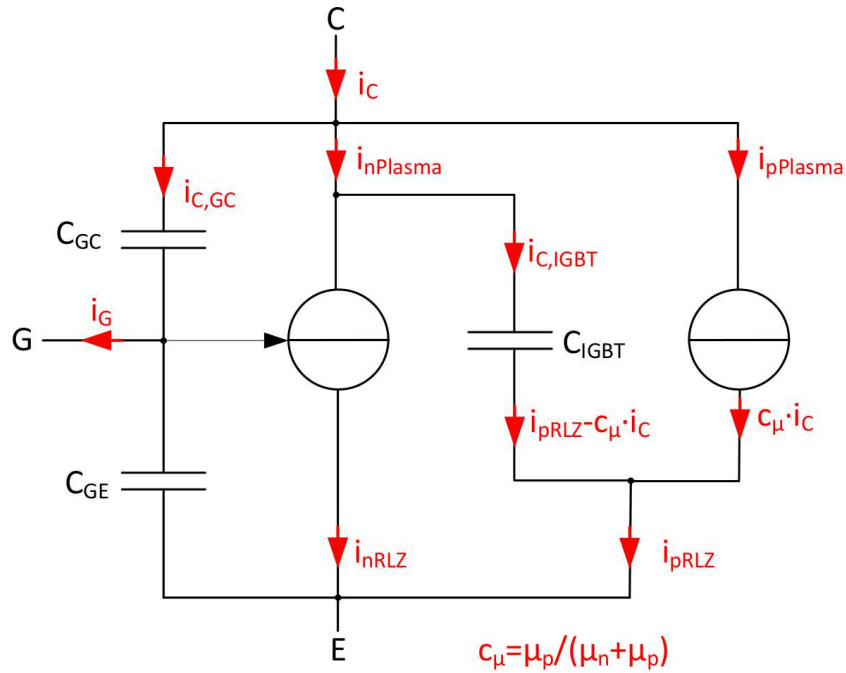


Abbildung 5.5.: Kapazitives Ersatzschaltbild eines IGBTs mit gesteuerter Stromquelle; Ersatzkapazität  $C_{IGBT}$ : Beschreibt das Ausräumen des Plasmas;  $C_{GC}$ : Millerkapazität, Rückwirkungskapazität zwischen Gate und Kollektor

Über die Beweglichkeit der Elektronen und Löcher ergibt sich für den Löcherstrom im Plasma folgender Zusammenhang (Gleichung 5.10):

$$i_{pPlasma} \approx \frac{\mu_p}{\mu_p + \mu_n} \cdot i_c \quad (5.10)$$

Bleibt die Gate-Emitter Spannung während des Abschaltens oberhalb der Schwellspannung  $U_{Th}$ , so ist der n-leitende Kanal nicht vollständig abgeschnürt und es fließt ein Elektronenstrom durch die Raumladungszone. Dieser ist mit der gesteuerten Stromquelle über den Gateentladestrom einstellbar. Auf diese Weise muss dem Elektronen-Loch Plasma weniger Ladung entnommen werden und der Löcherstrom in der Raumladungszone sinkt.

$$i_c = i_{nRLZ} + i_{pRLZ} \quad (5.11)$$

Basierend auf den soeben getroffenen Annahmen, kann in den folgenden Unterkapiteln das Abschaltverhalten des IGBTs anhand des kapazitiven Ersatzschaltbildes näher erläutert werden.

### 5.1.1. Auswirkung auf den Verlauf der Kollektor-Emitter Spannung

Als erster Aspekt soll der Verlauf der Kollektor-Emitter Spannung beim Abschalten des IGBTs anhand des kapazitiven Ersatzschaltbildes mit gesteuerter Stromquelle aus Abbildung 5.5 erklärt werden. Die enthaltenen Kapazitäten sind hierbei nicht linear. Das Umladen des MOS-Kanals wird in dieser Darstellung durch die Gate-Emitter Kapazität  $C_{GE}$  beschrieben und das Verhalten der p-Wanne wird mit der gesteuerten Stromquelle nachgebildet, welche die Gate-Emitter Spannung darstellt. Die Ersatzkapazität  $C_{IGBT}$ , welche das Ausräumen des Elektronen-Loch Plasmas nachbildet, ist bei hoher Kollektor-Emitter Spannung deutlich größer als die Millerkapazität  $C_{GC}$ . Der Wert der Millerkapazität ist wiederum umgekehrt proportional zu seiner anliegenden Spannung.

Aus dem Ersatzschaltbild ergibt sich, dass der Anstieg der Kollektor-Emitter Spannung einem Anstieg der Spannung der Millerkapazität entspricht, da die Gate-Emitter Spannung gegenüber der Kollektor-Emitter Spannung vernachlässigbar klein ist. Dieser Anstieg wird durch die Ströme bestimmt, welche diese Kapazitäten umladen. Damit lassen sich zwei Fälle unterscheiden. Im ersten Fall ist der n-leitende Kanal der p-Wanne komplett abgeschnürt und es fließt kein Elektronenstrom durch die Raumladungszone. Dieser Fall wird als Betrieb mit intrinsischem oder natürlichem  $du_{CE}/dt$  bezeichnet. Im zweiten Fall wird der n-leitende Kanal der p-Wanne nicht komplett abgeschnürt, man spricht hier vom Gatestrom gesteuerten  $du_{CE}/dt$ .

#### Betrieb mit intrinsischem $du_{CE}/dt$

Bei dieser Betriebsart ist während der Spannungsflanke der Kollektor-Emitter Spannung die Gate-Emitter Spannung unterhalb der Schwellspannung ( $U_{Th}$ ). Der n-leitende Kanal der p-Wanne ist vollständig abgeschnürt, dies wird über einen hohen Gateentladestrom erreicht. Durch die Gate-Emitter Spannung gesteuerte Stromquelle nimmt der Elektronenstrom in der Raumladungszone – während der Spannungsflanke der Kollektor-Emitter Spannung – den Wert Null an. Somit muss der Strom in der Raumladungszone durch den Löcherstrom getragen werden. Hierbei ist der Gatestrom gegenüber dem Kollektorstrom vernachlässigbar klein, jedoch größer als der Strom durch die Millerkapazität. Dadurch ist das Millerplateau deutlich niedriger und kürzer ausgeprägt und die Gate-Emitter Spannung sinkt weit unter die Schwellspannung. Für den Anstieg der Kollektor-Emitter Spannung ergibt sich folgender Zusammenhang aus dem kapazitiven Ersatzschaltbild:

$$\frac{du_{CE}}{dt} = \frac{i_C - i_{pPlasma}}{C_{IGBT}} \quad (5.12)$$

Der Anstieg der Kollektor-Emitter Spannung wird dabei nicht durch den Gatestrom eingestellt. Anstelle dessen ergeben sich Abhängigkeiten von der Ladungsträgerkonzentration im Elektronen-Loch Plasma und dem abzuschaltenden Kollektorstrom.

### Betrieb mit Gatestrom gesteuertem $du_{CE}/dt$

Im Fall des gesteuerten Anstiegs der Kollektor-Emitter Spannung ist der n-leitende Kanal während der Spannungsflanke nicht komplett abgeschnürt. Es fließt somit ein Elektronenstrom durch die Raumladungszone. Dies wird durch die steuerbare Stromquelle im kapazitiven Ersatzschaltbild dargestellt. So lange die Gate-Emitter Spannung am Millerplateau verweilt, wird die Millerkapazität durch den Gatestrom umgeladen. Da die Änderung der Kollektor-Emitter Spannung gegenüber der Gate-Emitter Spannung groß ist, kann die Gate-Emitter Spannung während des Abschaltens vernachlässigt werden. Für den Anstieg der Kollektor-Emitter Spannung und damit auch den Anstieg der Spannung über der Millerkapazität ergibt sich mit Hilfe des Gatestromes:

$$\frac{du_{CE}}{dt} \approx \frac{du_{GC}}{dt} = \frac{i_G}{C_{GC}} \quad (5.13)$$

Aus dem Anstieg der Kollektor-Emitter Spannung ergibt sich der Strom in der Ersatzkapazität  $C_{IGBT}$ . Dabei ist, anders als beim Betrieb mit intrinsischem  $du_{CE}/dt$ , der Kollektorstrom größer als der Löcherstrom in der Raumladungszone:

$$i_{pRLZ} < i_C \quad \Rightarrow \quad i_{pPlasma} + C_{IGBT} \cdot \frac{du_{CE}}{dt} < i_C \quad (5.14)$$

Die Differenz aus Kollektorstrom und Löcherstrom in der Raumladungszone  $i_{pRLZ}$  muss als Elektronenstrom  $i_{nRLZ}$  durch die Raumladungszone fließen. Wie bereits beschrieben wird dies durch die Stromquelle nachgebildet. Fällt die Gate-Emitter Spannung während des Abschaltvorgangs ab, so reduziert sich dieser Elektronenstrom in der Raumladungszone. Folglich fließt mehr Strom durch die Ersatzkapazität  $C_{IGBT}$ . Nachfolgend steigt die Kollektor-Emitter Spannung und daher auch die Spannung über der Millerkapazität schneller. Dies erhöht insgesamt den Strom durch die Millerkapazität. Durch die Rückführung der Millerkapazität auf das Gate wird die Gate-Emitter Kapazität wieder aufgeladen. Es stellt sich somit ein stabiler Arbeitspunkt ein. Daher kann der Anstieg der Kollektor-Emitter Spannung über den Gateentladestrom gesteuert werden.

Die Millerkapazität ist hingegen abhängig von der an ihr anliegenden Spannung. Mit steigender Spannung  $u_{C,GC}$  nimmt ihr Wert ab. Jeder Abschaltvorgang beginnt

mit Gatestrom gesteuerten  $du_{CE}/dt$ . Erst im weiteren Verlauf der Spannungsflanke – und damit kleinerer werdender Millerkapazität – kann der Anstieg der Kollektor-Emitter Spannung intrinsisch werden. Weiterhin ist es möglich, dass während der gesamten Spannungsflanke das Gate noch im Eingriff ist und der IGBT mit gesteuertem  $du_{CE}/dt$  abgeschaltet wird.

### 5.1.2. Auswirkung auf die Überspannung

Durch die nicht lineare Kapazität  $C_{IGBT}$  im kapazitiven Ersatzschaltbild kann die Überspannung des abschaltenden IGBTs abgeleitet werden. Bleibt das elektrische Feld dreieckförmig, so ist die Nichtlinearität dieser Ersatzkapazität noch nicht sehr ausgeprägt. Bei NPT-IGBTs ist dies während des Abschaltvorganges dauerhaft der Fall. Hingegen gilt selbiges bei PT-IGBTs und bei FS-IGBTs nur so lange, wie die ausbreitende Raumladungszone nicht an die hochdotierte  $n^+$ -Pufferschicht anstößt. Dann wird das elektrische Feld trapezförmig. Bei einer ausreichend kleinen Zwischenkreisspannung bleibt jedoch auch hier das elektrische Feld während des Abschaltvorganges dreieckförmig und das Bauteil verhält sich demnach wie ein NPT-IGBT. Unter dieser Annahme ergibt sich für die gespeicherte Energie der Streuinduktivität  $L_\sigma$  im Kommutierungskreis (Abbildung 3.1) und die gespeicherte Energie der Ersatzkapazität  $C_{IGBT}$ , welche das Ausräumen des Plasmas darstellt, ein Schwingkreis. Daher kann die magnetische Energie der Streuinduktivität mit der gespeicherten Energie des Kondensators wie folgt gleichgesetzt werden:

$$\frac{1}{2} \cdot L \cdot I^2 = \frac{1}{2} \cdot C \cdot U^2 \quad (5.15)$$

Unter Berücksichtigung der Zwischenkreisspannung  $U_d$  ergibt sich für die maximale Überspannung:

$$U_{CE,Max} = U_d + \sqrt{\frac{L_\sigma}{C_{IGBT}}} \cdot I_{Last} \quad (5.16)$$

Aus dem kapazitiven Verhalten des IGBTs und der darüber hergeleiteten Formel (Gleichung 5.16) geht hervor, dass nicht der IGBT beim Abschalten eine Änderung des Kollektorstromes ( $di_C/dt$ ) einprägt, sondern die Änderung dieses Stromes von der Überspannung abhängt.



## 5.1.3. Auswirkung des Gatestroms

Abbildung 5.6 zeigt ein Simulationsergebnis eines 6,5 kV IGBT bei verschiedenen Gatewiderständen und daraus resultierenden verschiedenen Gateentladeströmen. Damit das elektrische Feld während des gesamten Abschaltvorganges dreieckförmig bleibt, beträgt die Zwischenkreisspannung hierbei 1200 V.

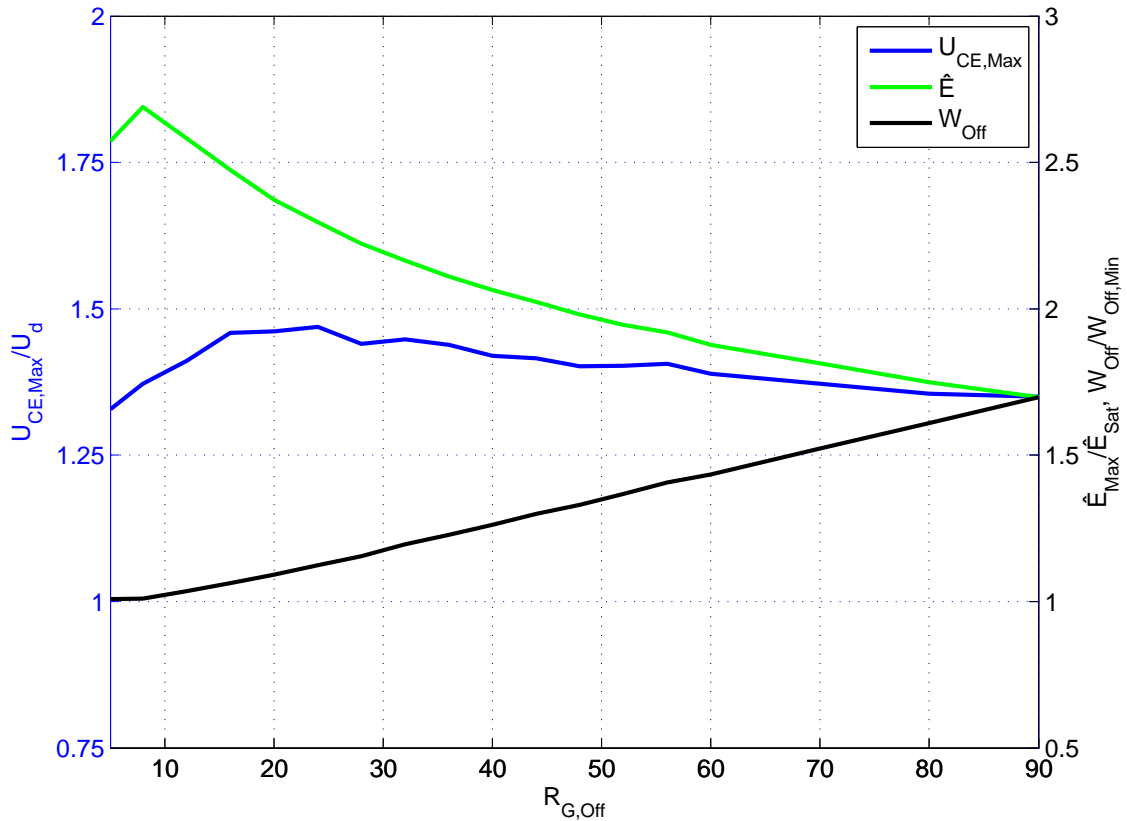


Abbildung 5.6.: Wichtige Kenngrößen beim Abschalten von IGBTs. Simulation eines 6,5 kV IGBTs mit verschiedenen Gatewiderständen.  $U_d = 1200$  V;  $I_C = 600$  A

Die kleinsten Ausschaltverluste ergeben sich bei sehr niedrigem Gateentladewiderstand und somit großem Gateentladestrom, da bei diesem Betriebspunkt der Übergang vom Gatestrom gesteuerten  $du_{CE}/dt$  auf intrinsisches  $du_{CE}/dt$  bei niedriger Kollektor-Emitter Spannung einsetzt. Eine Vergrößerung des Gatewiderstandes führt hierbei zunächst nicht zu einer Vergrößerung der Ausschaltverluste. Erst bei weiterer Erhöhung des Gatewiderstandes steigen diese an. Des Weiteren wird bei größeren Gatewiderständen und somit kleinerem Gateentladestrom sowohl die Spannungssteilheit der Kollektor-Emitter Spannung, als auch die maximale elektrische Feldstärke reduziert. Über den Gateentladestrom lässt sich demzufolge die Feldstärkebelastung des IGBTs sehr einfach einstellen. Auffällig ist, dass die Überspannung bei größer werdendem Gatewiderstand zunächst ansteigt. Dies liegt darin begründet,

dass die Feldaufsteilung mit steigendem Gatewiderstand weniger stark ausgeprägt ist, da noch ein Elektronenstrom durch die Raumladungszone fließen kann. Somit kann während der Spannungsflanke mehr Elektronen-Loch Plasma ausgeräumt werden. Hingegen wird während der Stromflanke weniger Plasma ausgeräumt, da eine geringere Menge an Plasma verfügbar ist. Die Spannungsabhängigkeit der Ersatzkapazität  $C_{IGBT}$  im Ersatzschaltbild wird somit verändert. Mit steigendem Gatewiderstand und entsprechend kleinerer Feldaufsteilung wird die differentielle Ersatzkapazität während der Spannungsflanke größer. Es wird mehr Plasma ausgeräumt. Während der Stromflanke wird diese jedoch kleiner, da wiederum weniger Plasma zur Verfügung steht. Erfolgt eine weitere Anhebung des Gatewiderstandes, so bleibt die Gate-Emitter Spannung noch während der Stromflanke oberhalb der Schwellspannung. Der Elektronenstrom in der Raumladungszone führt zu einer Verringerung des  $di_C/dt$  und nachfolgend zu einer Reduktion der Überspannung. Gleichzeitig steigen jedoch auch die Ausschaltverluste. An dieser Stelle wird ersichtlich, dass das einfache Ersatzschaltbild aus Abbildung 5.5 an die Grenzen stößt.

## 5.2. Anstoßen an die Feldstopp-Schicht

Alle bisherigen Betrachtungen gingen davon aus, dass das elektrische Feld im gesperrten Zustand und damit auch während des Abschaltvorganges dreieckförmig ist. Erreicht jedoch die Raumladungszone beim Abschalten von FS-IGBTs die hochdotierte Feldstopp-Schicht, so wird das elektrische Feld trapezförmig [16, 53]. Gleichzeitig muss sich die Raumladungszone viel weniger ausbreiten, um die gleiche Spannungsänderung aufzunehmen (Abbildung 5.7). Im kapazitiven Ersatzschaltbild verringert sich damit die Ersatzkapazität  $C_{IGBT}$ , welche das Ausräumen des Plasmas darstellt.

Das Anstoßen an die Feldstopp-Schicht und somit der Übergang vom dreieckförmigen zum trapezförmigen elektrischen Feld kann zu drei charakteristischen Zeitpunkten stattfinden. Dieser Vorgang steht in Abhängigkeit von folgenden Aspekten: Der Zwischenkreisspannung, dem Laststrom, dem Gatewiderstand und der Temperatur des IGBTs:

$$f(U_d, I_{Last}, R_{G,Off}, T_j)$$

Wird der IGBT mit einem sehr kleinen Laststrom und mit einem sehr kleinen Gatewiderstand abgeschaltet, so wird das Feld während der Spannungsflanke trapezförmig (Abbildung 5.8 links). Es erfolgt bereits bei niedriger Kollektor-Emitter

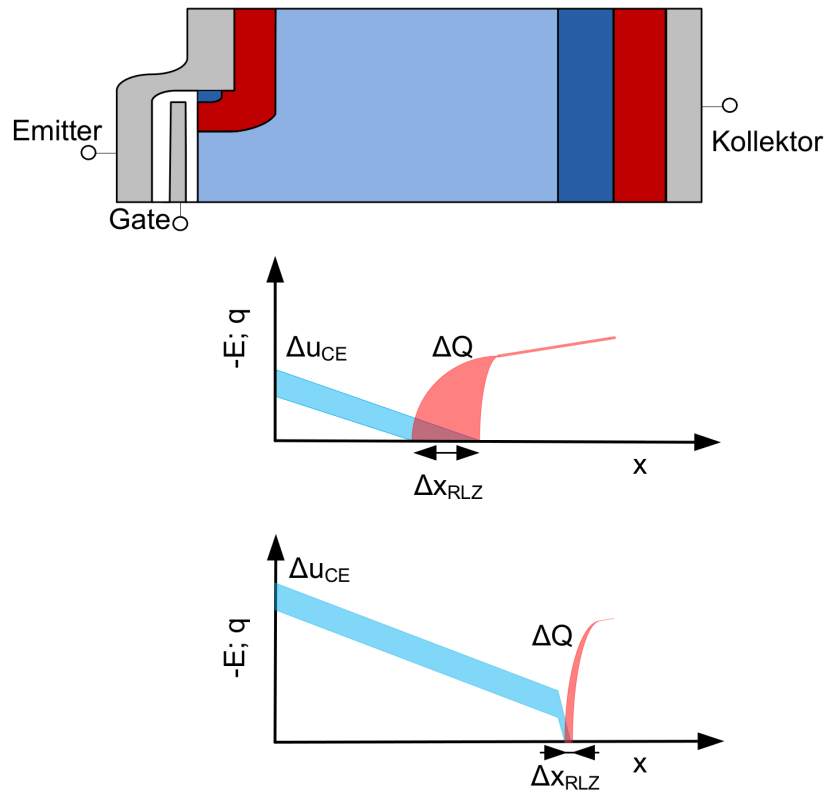


Abbildung 5.7.: FS-IGBT: Anstoßen an die Feldstopp-Schicht während des Abschaltvorgangs bei einer gegebenen Änderung der Kollektor-Emitter Spannung.  $\Delta u_{CE}$ : Änderung der aufgenommenen Kollektor-Emitter Spannung zwischen zwei Zeitpunkten;  $\Delta Q$ : Ausgeräumte Ladung zwischen diesen Zeitpunkten;  $\Delta x_{RLZ}$ : Vergrößerung der Raumladungszone zwischen diesen Zeitpunkten – Oben: Querschnitt durch eine FS-IGBT Zelle. Mitte: Änderung der Raumladungszone bei dreieckförmigen Feld. Unten: Änderung der Raumladungszone bei trapezförmigen Feld.

Spannung der Übergang vom gesteuerten zum intrinsischen  $du_{CE}/dt$ . Dementsprechend geht der Elektronenstrom in der Raumladungszone auf Null zurück. Durch den geringen Laststrom bleibt die Feldaufsteilung jedoch gering. Die Raumladungszone erreicht die hochdotierte Feldstopp-Schicht in diesem ersten Fall während der Spannungsflanke, da der Gradient der elektrischen Feldstärke sehr gering ist. Wie bereits beschrieben muss die Raumladungszone zur Aufnahme der selben Spannungsänderung weniger stark anwachsen. Gleichzeitig wird dem Bauelement weniger Ladung entnommen. Im kapazitiven Ersatzschaltbild verringert sich die Kapazität  $C_{IGBT}$  um ca. eine Zehnerpotenz. Durch die Stromquellencharakteristik der Last ist zu diesem Zeitpunkt der Kollektorstrom eingepreßt, somit ist auch die Änderung der ausgeräumten Ladung fest. Die gleiche ausgeräumte Ladung führt demnach bei einem trapezförmigen Feldverlauf zu einer deutlich größeren Spannungsaufnahme. Der Anstieg der Kollektor-Emitter Spannung ändert sich analog zur Ersatzkapazität.

Im zweiten Fall (Abbildung 5.8 mittig) stößt die Raumladungszone ebenfalls während der Spannungsflanke an die Feldstopp-Schicht an. Dabei wird der Nennstrom des IGBTs mit einem größeren Gatewiderstand abgeschaltet. Die Spannungsflanke ist nachfolgend  $du_{CE}/dt$  gesteuert und die Gate-Emitter Spannung befindet sich oberhalb der Schwellspannung. Es fließt während der Spannungsflanke ein Elektronenstrom durch die Raumladungszone. Beim Anstoßen an die Feldstopp-Schicht erhöht sich die Flankensteilheit der Kollektor-Emitter Spannung, ein Strom fließt über die Millerkapazität auf das Gate und hebt somit die Gate-Emitter Spannung an. Da jedoch das Gate noch im Eingriff ist, führt dies zum erneuten Aufsteuern des IGBTs. Der n-leitende Kanal der p-Wanne wird größer und es fließt ein höherer Elektronenstrom durch die Raumladungszone. Hierbei ist die Änderung der Flankensteilheit der Kollektor-Emitter Spannung daher geringer als im ersten Fall.

Im Fall Nummer drei (Abbildung 5.8 rechts) stößt die Raumladungszone während der Stromflanke an die hochdotierte Feldstopp-Schicht an. Der IGBT wird mit Nennstrom und einem geringen Gatewiderstand abgeschaltet. Während der Spannungsflanke ist der Elektronenstrom in der Raumladungszone nahezu Null. Dies führt zu einem sehr großen Gradienten des elektrischen Feldes. Das elektrische Feld ist in diesem Fall noch dreieckförmig, während die Kollektor-Emitter Spannung die Zwischenkreisspannung erreicht. Der Strom kommutiert in die Freilaufdiode und die Feldaufsteilung verringert sich. Der Kollektorstrom ist nun nicht mehr durch die Lastinduktivität eingepreßt und die Raumladungszone breitet sich bis zum Erreichen der Feldstopp-Schicht weiter aus. Wie im ersten Fall verringert sich die Ersatzkapazität  $C_{IGBT}$ . Folglich wird der Kollektorstrom schlagartig kleiner. Die Änderung des  $di_C/dt$  führt zu einer zweiten Überspannungsspitze. Diese ist besonders kritisch für *Active Clamping* Schaltungen, welche häufig zur Begrenzung der Überspannung eingesetzt werden. Hierbei wird das Gate von der Ansteuerungsschaltung aktiv angehoben und somit die Überspannung begrenzt. Zum Zeitpunkt der zweiten Überspannungsspitze ist die Gate-Emitter Spannung bereits weit unter die Schwellspannung gefallen, sodass *Active Clamping* Schaltungen Probleme haben schnell genug das Gate anzuheben.

Nachfolgend wird in Anlehnung an [16] auf die verschiedenen Anstoßzeitpunkte in Abhängigkeit der jeweiligen Ansteuerparameter eingegangen und um den Aspekt der Sperrschichttemperatur erweitert.

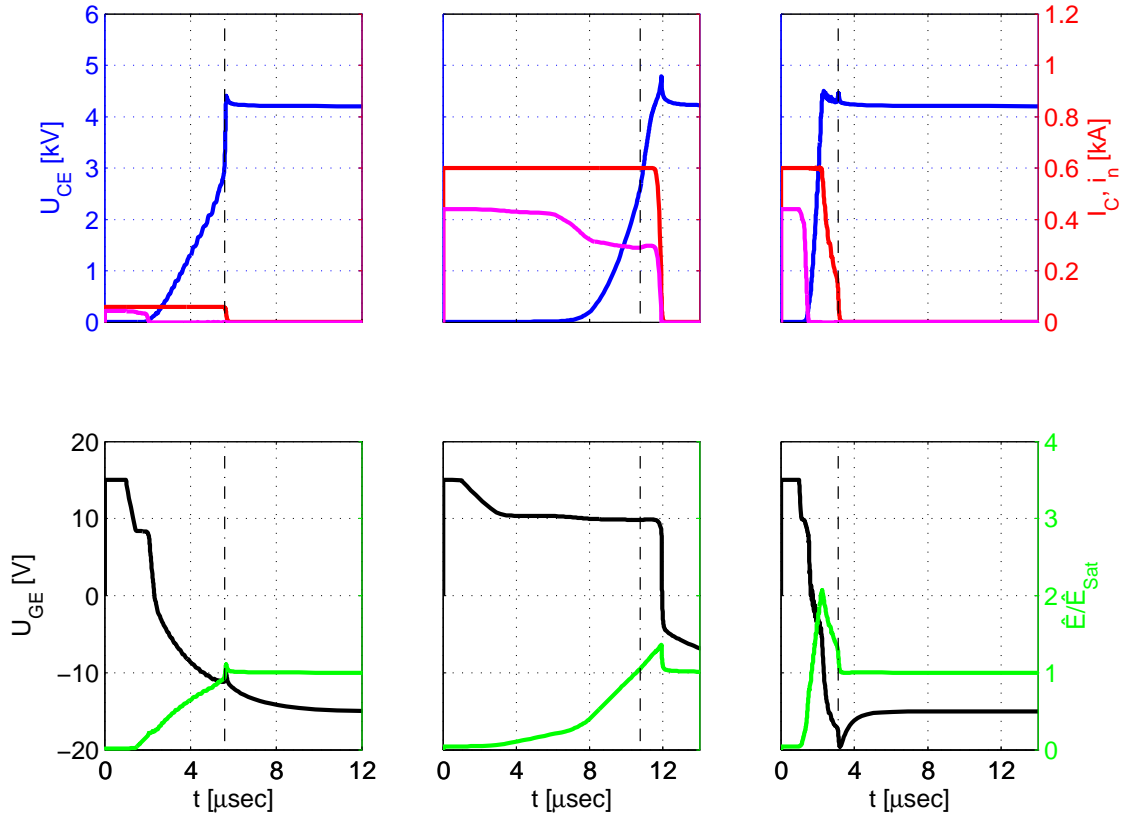


Abbildung 5.8.: Simulation: Abschaltverhalten eines Feldstopp-IGBTs. Verschiedene Zeitpunkte, zu welchem die Raumladungszone an die Feldstopp-Schicht anstößt – Blau: Kollektor-Emitter Spannung; Rot: Kollektorstrom; Magenta: Elektronenstrom in der Raumladungszone; Schwarz: Gate-Emitter Spannung; Grün: Räumliches Maximum der elektrischen Feldstärke – Links: Erster Fall; Mitte: Zweiter Fall; Rechts: Dritter Fall

### 5.2.1. Einfluss des Gatewiderstandes

Abbildung 5.9 zeigt anhand einer Simulation die Abhängigkeit vom Gatewiderstand eines 6,5 kV Feldstopp-IGBTs auf den Anstoßzeitpunkt. Der IGBT wird bei einer Sperrschichttemperatur von 25 °C, mit einer Streuinduktivität von 90 nH und bei einem Laststrom von 600 A abgeschaltet. Hierbei beträgt die Zwischenkreisspannung 4,2 kV und der Gatewiderstand wird von 15 V auf -15 V geschaltet. Bei einem Gatewiderstand von nur 4 Ω ist der n-leitende Kanal der p-Wanne während der Spannungsflanke komplett abgeschnürt und es fließt kein Elektronenstrom mehr durch die Raumladungszone. Nun muss der komplette Laststrom als Löcherstrom getragen werden. Dies führt zu einem sehr steilen Gradienten der elektrischen Feldstärke und damit zu einer hohen Feldstärkespitze. Während der IGBT Sperrspannung aufnimmt, ist die Raumladungszone relativ kurz. Beim Erreichen der Zwischenkreisspannung befinden sich daher noch sehr viele Ladungsträger im Bauelement, welche innerhalb der Stromflanke ausgeräumt werden müssen. Dies resultiert zunächst in

einem nicht sehr steilen Gradienten der Stromflanke und einer niedrigen Überspannungsspitze. Die Raumladungszone stößt während der Stromflanke an die höher dotierte Feldstopp-Schicht an, was zu einem Abreißen des Kollektorstromes und einer zweiten Überspannungsspitze führt.

Wird der Gatewiderstand auf  $12 \Omega$  erhöht, fließt während der Spannungsflanke weiterhin ein Elektronenstrom durch die Raumladungszone. Der Gradient der elektrischen Feldstärke während der Spannungsflanke ist kleiner und die Raumladungszone konnte sich deutlich weiter ausbreiten als beim Abschaltvorgang mit einem  $4 \Omega$  Gatewiderstand. Innerhalb der Stromflanke ist somit weniger Ladung im Bauelement, welche nachfolgend abgebaut werden muss. Der Kollektorstrom kann daher schneller in die Diode kommutieren und dieser Umstand führt zu einer höheren ersten Überspannungsspitze. Weil die Raumladungszone während der Stromflanke an die Feldstopp-Schicht stößt, kann wie vorher beschrieben eine zweite Überspannungsspitze resultieren. Der Anstoßzeitpunkt hat sich hier zu einem höheren Wert des Kollektorstromes verschoben.

Erhöht man den Gatewiderstand hingegen auf  $42 \Omega$ , so steigt auch der Elektronenstrom in der Raumladungszone während des Spannungsanstieges. Die Spitze des elektrischen Feldes wird kleiner und führt somit zu einer größeren Weite der Raumladungszone während der Spannungsflanke. Ein kleiner Gradient der elektrischen Feldstärke ist die Folge. Der Anstoßzeitpunkt hat sich kurz vor den Anfang der Stromflanke verschoben, dadurch überlappen sich die erste und die zweite Überspannungsspitze. Daraus resultiert in den genannten Fällen die höchste Überspannung.

Bei einer weiteren Erhöhung des Gatewiderstandes auf  $74 \Omega$  wird der Gradient der elektrischen Feldstärke, wie bereits beschrieben so flach, dass die Feldstopp-Schicht während der Spannungsflanke erreicht werden kann. Die Spitze des elektrischen Feldes ist in diesem Fall am geringsten. Durch das Anstoßen während der Spannungsflanke resultiert ein höheres  $du/dt$  der Kollektor-Emitter Spannung. Somit fließt ein Strom durch die Millerkapazität, welcher die Gate-Emitter Spannung anhebt und somit den Kanal in der p-Wanne aufsteuert. Es ergibt sich dadurch ein zusätzlicher Elektronenstrom und dieser begrenzt die Überspannung.

Zusammenfassend führt eine Vergrößerung des Gatewiderstandes zu einem längeren Abschaltvorgang. Gleichzeitig sinkt die Spitze des elektrischen Feldes und die Raumladungszone ist bei gleicher aufgenommenen Kollektor-Emitter Spannung größer. Des Weiteren wandert der Anstoßzeitpunkt mit steigendem Gatewiderstand

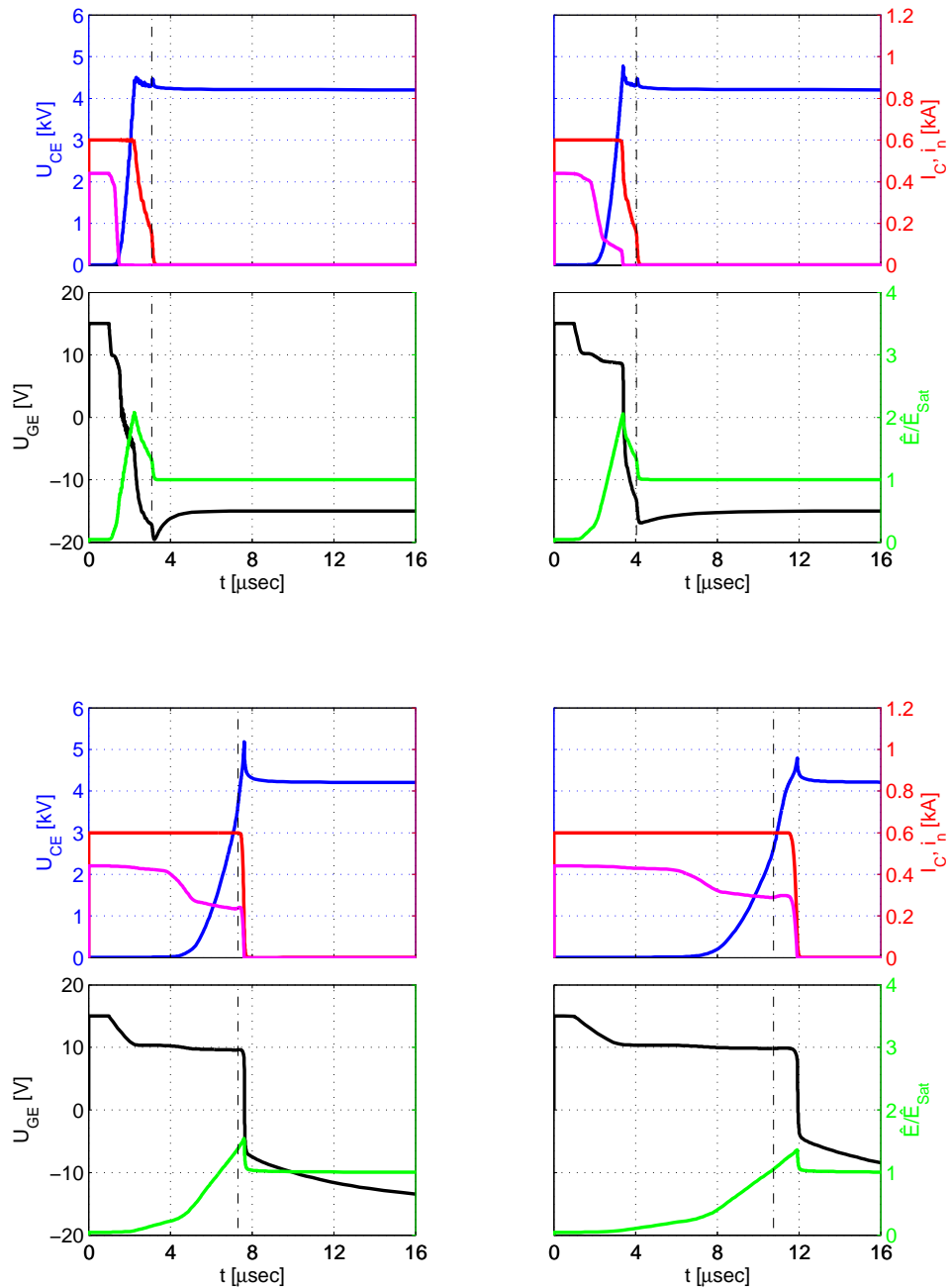


Abbildung 5.9.: Simulation: Abschaltverhalten eines Feldstopp-IGBTs mit verschiedenen Gatewiderständen – Blau: Kollektor-Emitter Spannung; Rot: Kollektorstrom; Magenta: Elektronenstrom in der Raumladungszone; Schwarz: Gate-Emitter Spannung; Grün: Räumliches Maximum der elektrischen Feldstärke – Links oben:  $R_{G,Off} = 4 \Omega$ ; Rechts oben:  $R_{G,Off} = 12 \Omega$ ; Links unten  $R_{G,Off} = 42 \Omega$ ; Rechts unten  $R_{G,Off} = 74 \Omega$

von der Stromflanke in die Spannungsflanke. Weiterhin zeigt Abbildung 5.9 deutlich, dass eine Erhöhung des Gatewiderstandes zu einem ausgeprägteren und höheren Millerplateau führt.

### 5.2.2. Einfluss des Kollektorstromes

Abbildung 5.10 verdeutlicht den Einfluss des abzuschaltenden Stromes auf den Anstoßzeitpunkt. Der IGBT wird hierfür bei 25 °C, einer Streuinduktivität von 90 nH und 4,2 kV Zwischenkreisspannung abgeschaltet. Für die Simulation wurde der Gatewiderstand auf 12  $\Omega$  eingestellt. Mit höherem Strom steigt im eingeschalteten Zustand die Ladungsträgerdichte innerhalb des Bauelements entsprechend. Daraus ergibt sich, dass während des Abschaltvorganges mehr Plasma ausgeräumt werden muss.

Mit einem Kollektorstrom von 60 A kann die Ladungsträgerkonzentration so weit abgesenkt werden, dass das Elektronen-Loch Plasma nur sehr langsam ausgeräumt wird. Der langsame Anstieg der Kollektor-Emitter Spannung führt dazu, dass der Strom durch die Millerkapazität kleiner als der Gatestrom ist. Somit wird der Kanal abgeschnürt und es kann kein Elektronenstrom mehr durch die Raumladungszone fließen. Obwohl der Laststrom hierbei ausschließlich über den Löcherstrom erfolgt, ist die Spitze des elektrischen Feldes nicht sonderlich ausgeprägt, da die Ladungsträgerkonzentration zu gering ist. Die Raumladungszone breitet sich aus und stößt während der Spannungsflanke an die Feldstopp-Schicht. Es resultiert ein steiler Gradient der Kollektor-Emitter Spannung sowie ein Anstieg der Gate-Emitter Spannung durch den Millereffekt. Da die Gate-Emitter Spannung zu diesem Zeitpunkt schon weit unterhalb der Schwellspannung gefallen ist, ist dieser Strom nicht ausreichend um das Gate erneut aufzusteuern.

Auch unter einer Erhöhung des Kollektorstromes auf 200 A verbleibt der Strom durch die Millerkapazität kleiner als der Gatestrom. Die Gate-Emitter Spannung fällt während der Spannungsflanke unterhalb der Schwellspannung und es fließt kein Elektronenstrom durch die Raumladungszone. Das höhere  $du_{CE}/dt$  führt dazu, dass dieser Effekt deutlich später als bei 60 A Kollektorstrom zu erkennen ist. Es kommt über die höhere Ladungsträgerkonzentration zu einem Anstieg des Gradienten der elektrischen Feldstärke. Die Raumladungszone breitet sich langsamer aus und diese erreicht die Feldstopp-Schicht somit erst während der Überspannung. Dadurch ist die Überspannung deutlich ausgeprägter als bei einem Laststrom von 60 A.

Wird die Simulation bei einem Kollektorstrom von 600 A (Nennstrom des IGBTs) durchgeführt, so ist der Gate-Kanal abgeschnürt, während die Kollektor-Emitter Spannung die Zwischenkreisspannung erreicht. Durch den höheren Strom ergibt sich ein deutlich steilerer Gradient der elektrischen Feldstärke und auch die Spitze der elektrischen Feldstärke ist deutlich ausgeprägter. Dies führt dazu, dass die Raum-



ladungszone erst während der Stromflanke die Feldstopp-Schicht erreicht und als Resultat eine zweite Überspannungsspitze nach sich zieht.

Bei weiterer Erhöhung des Kollektorstromes auf 1200 A wird die erste Überspannungsspitze deutlich größer. Der Kanal wird ebenfalls bei Erreichen der Zwischenkreisspannung während der Spannungsflanke abgeschnürt. Durch den hohen Strom steigt der Gradient der elektrischen Feldstärke weiter an. Gleichzeitig steigt auch das Maximum der elektrischen Feldstärke. Bei doppeltem Nennstrom kann somit die Raumladungszone die Feldstopp-Schicht erst bei ca. einem Sechstel des Kollektorstromes erreichen. Bei einfachem Nennstrom erreicht die Raumladungszone die Feldstopp-Schicht hingegen bei ca. einem Drittel des Kollektorstromes.

Abbildung 5.10 verdeutlicht die Abhängigkeit des Anstoßzeitpunktes von dem Laststrom im durchgeschalteten Zustand. Mit höherem Laststrom steigt sowohl der Gradient der elektrischen Feldstärke als auch die maximale Feldstärke, sodass mit steigendem Kollektorstrom der Anstoßzeitpunkt von der Spannungsflanke zur Stromflanke wandert.

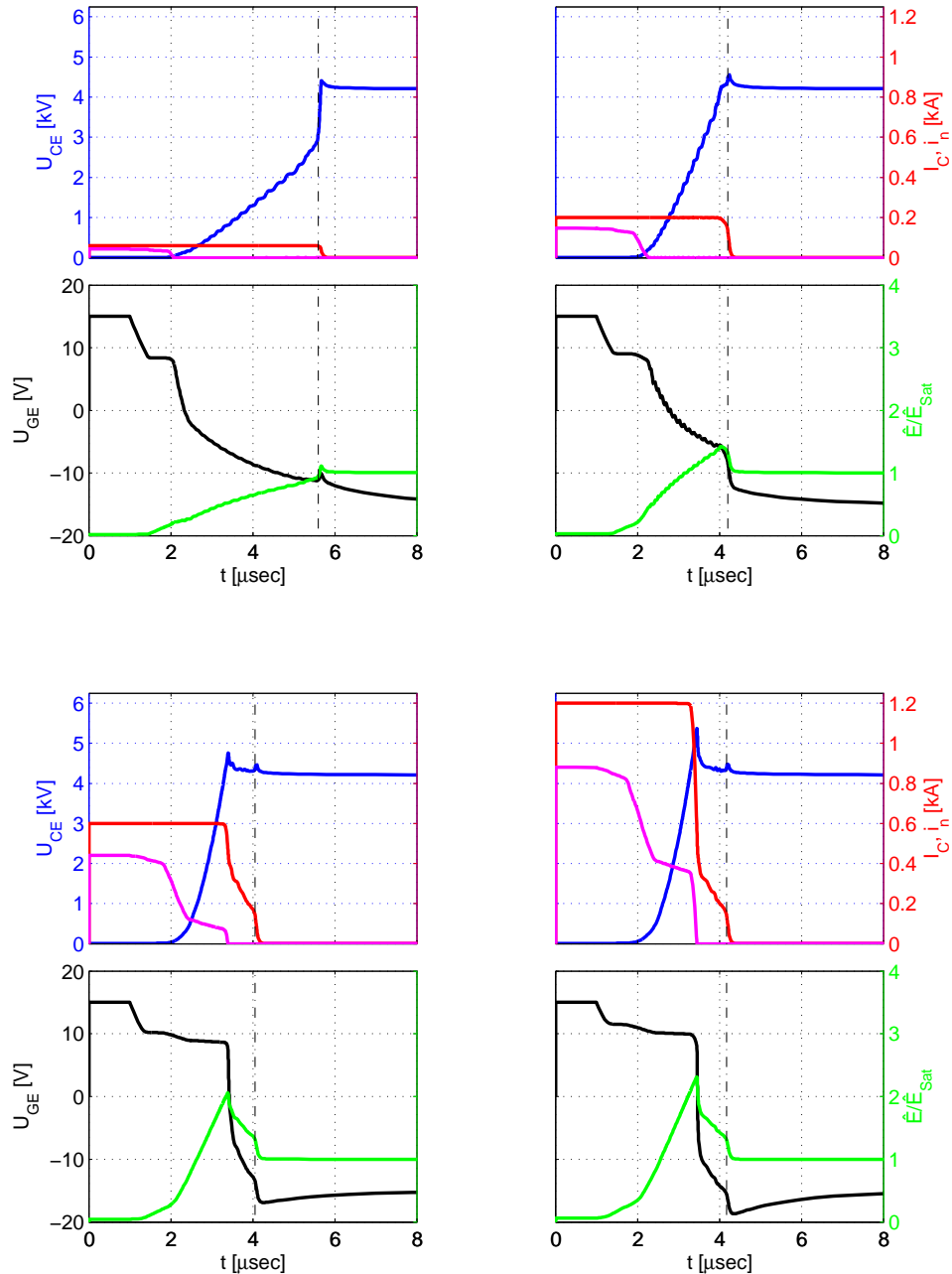


Abbildung 5.10.: Simulation: Abschaltverhalten eines Feldstopp-IGBTs mit verschiedenen Kollektorströmen – Blau: Kollektor-Emitter Spannung; Rot: Kollektorstrom; Magenta: Elektronenstrom in der Raumladungszone; Schwarz: Gate-Emitter Spannung; Grün: Räumliches Maximum der elektrischen Feldstärke – Links oben:  $I_C = 60 \text{ A}$ ; Rechts oben:  $I_C = 200 \text{ A}$ ; Links unten:  $I_C = 600 \text{ A}$ ; Rechts unten  $I_C = 1200 \text{ A}$  –  $R_{G,off} = 12 \Omega$ ;

### 5.2.3. Einfluss der Zwischenkreisspannung

Abbildung 5.11 zeigt den Einfluss der Zwischenkreisspannung auf das Anstoßen an die Feldstopp-Schicht. Der IGBT wird hier mit einer Sperrschichttemperatur von  $25^\circ\text{C}$ , einem Laststrom von  $600 \text{ A}$  und einem Gatewiderstand von  $12 \Omega$  abgeschaltet. Die Streuinduktivität liegt bei  $90 \text{ nH}$ . Die maximale Feldstärke wurde auf

die maximale statische Feldstärke bei einer Zwischenkreisspannung von 3,6 kV normiert. Wird die Simulation mit einer Zwischenkreisspannung von 3,6 kV und 4,2 kV durchgeführt, so erreicht die Raumladungszone die Feldstopp-Schicht während der Stromflanke. Bei einer Zwischenkreisspannung von 4,2 kV ist zu diesem Zeitpunkt die maximale Feldstärke höher als bei der niedrigeren Zwischenkreisspannung. Die Weite der Raumladungszone hingegen ist identisch. Demnach ergibt sich für den Gradienten der elektrischen Feldstärke bei höherer Zwischenkreisspannung ein steilerer Verlauf als bei dem niedrigeren Wert der Zwischenkreisspannung. Ein steilerer Gradient bedeutet eine höhere Löcherkonzentration in der Raumladungszone. Da der Elektronenstrom in der Raumladungszone zu diesem Zeitpunkt bereits auf Null abgesunken ist, stößt der IGBT mit höherer Zwischenkreisspannung bei einem höherem Wert des Kollektorstroms an.

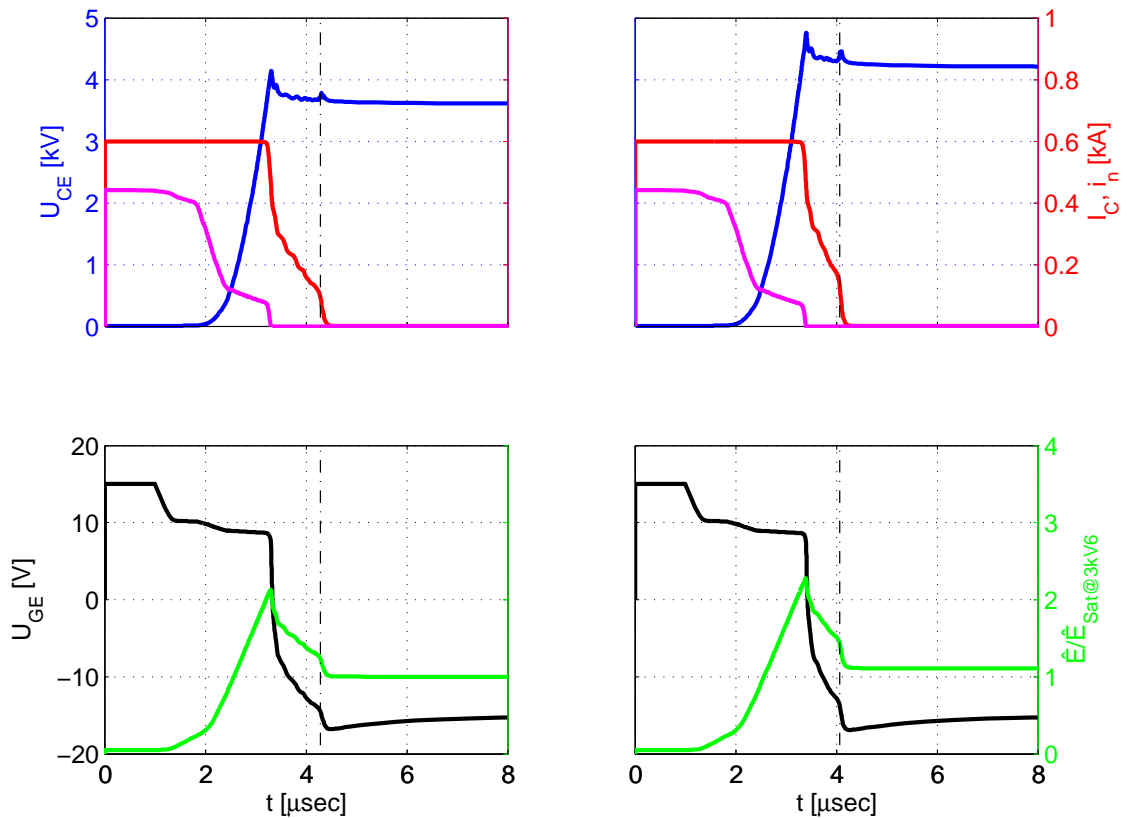


Abbildung 5.11.: Simulation: Abschaltverhalten eines Feldstopp-IGBTs mit verschiedenen Zwischenkreisspannungen – Blau: Kollektor-Emitter Spannung; Rot: Kollektorstrom; Magenta: Elektronenstrom in der Raumladungszone; Schwarz: Gate-Emitter Spannung; Grün: Räumliches Maximum der elektrischen Feldstärke – Links: 3,6 kV Zwischenkreisspannung; Rechts: 4,2 kV Zwischenkreisspannung

### 5.2.4. Einfluss der Sperrschichttemperatur

Als letzter Faktor soll der Einfluss der Sperrschichttemperatur betrachtet werden. Bei einer Temperaturerhöhung des IGBTs wird die Ladungsträgerkonzentration im Durchlass angehoben [5]. Während des Abschaltvorganges muss somit mehr Plasma aus dem Bauteil ausgeräumt werden.

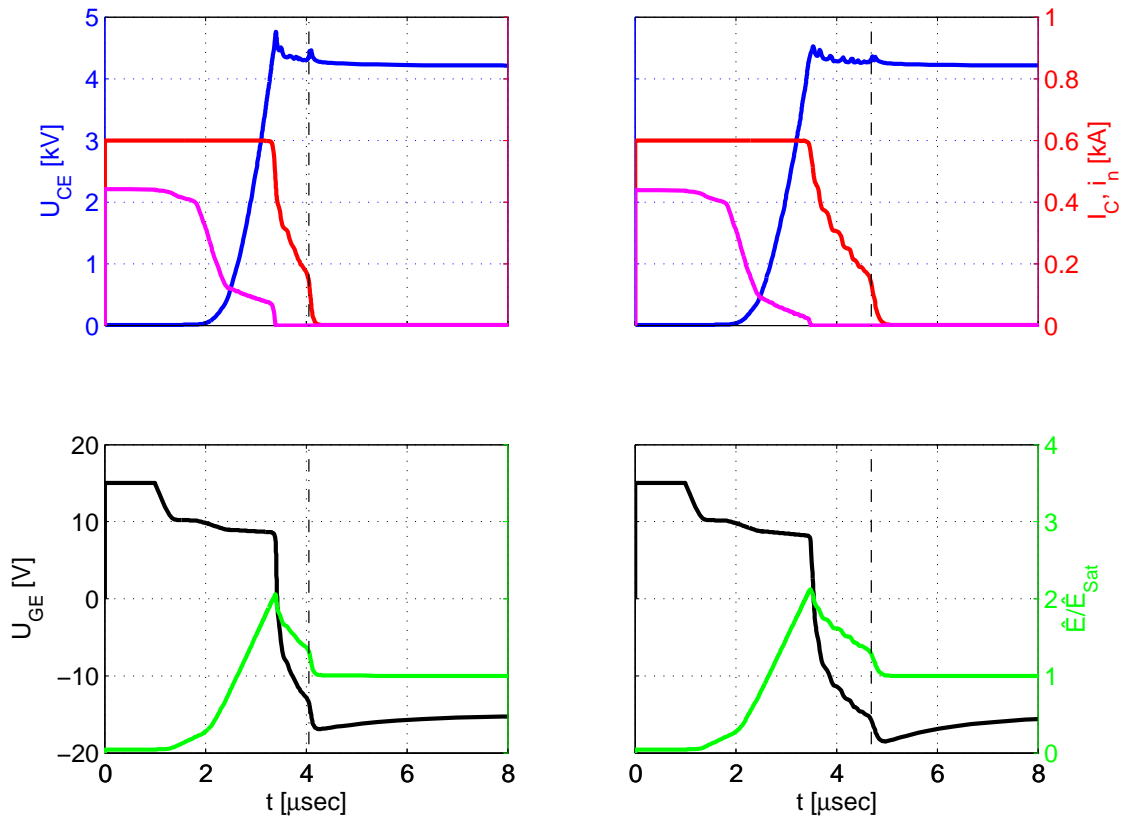


Abbildung 5.12.: *Simulation: Abschaltverhalten eines Feldstopp-IGBTs mit verschiedenen Sperrschichttemperaturen – Blau: Kollektor-Emitter Spannung; Rot: Kollektorstrom; Magenta: Elektronenstrom in der Raumladungszone; Schwarz: Gate-Emitter Spannung; Grün: Räumliches Maximum der elektrischen Feldstärke – Links: 25 °C; Rechts: 125 °C*

Abbildung 5.12 zeigt vergleichend das Abschaltverhalten bei 25 °C und 125 °C. Abgeschaltet wird der Nennstrom bei einer Zwischenkreisspannung von 4,2 kV. Der Gatewiderstand beträgt 12  $\Omega$  und die Streuinduktivität 90 nH. Durch die geringere Beweglichkeit der Ladungsträger bei höherer Temperatur kann weniger Plasma aus dem n<sup>-</sup>-Gebiet ausgeräumt werden. Es kommt zu einem langsameren Anstieg der Kollektor-Emitter Spannung. Bei Erreichen der Zwischenkreisspannung ist der Elektronenstrom bereits auf Null abgesunken und der Kollektorstrom kann nur durch den Löcherstrom getragen werden. Die höhere Ladungsträgerkonzentration bei hoher Temperatur führt dazu, dass der Gradient der elektrischen Feldstärke größer ist als

bei Raumtemperatur. Gleichzeitig ist auch ein Anstieg der maximalen Feldstärke mit steigender Temperatur zu beobachten. Während der Stromflanke muss insgesamt mehr Plasma ausgeräumt werden als bei niedrigen Temperaturen. Dies führt zu einem kleineren  $di_C/dt$ . Durch die geringere Weite der Raumladungszone bei hohen Temperaturen, stößt die Raumladungszone erst bei einem niedrigeren Wert des Kollektorstromes an die Feldstopp-Schicht an. Mit kleiner werdender Temperatur wandert der Anstoßzeitpunkt von der Stromflanke in Richtung der Spannungsflanke.

## 6. Schaltverhalten des MOSFETs

Um die Unterschiede eines bipolaren Bauelements mit einem unipolaren Bauelement zu verdeutlichen, werden die Gegebenheiten des Schaltverhaltens bei einem MOSFET betrachtet und anhand eines einfachen kapazitiven Ersatzschaltbildes verdeutlicht.

### 6.1. Allgemeines Schaltverhalten des MOSFETs

Beim Schaltverhalten des MOSFETs vereinfachen sich die soeben gemachten Beziehungen im Vergleich zum IGBT. Zur Erklärung des Abschaltvorganges wurde bei diesem Bauteil das Simulationsmodell des 6,5 kV IGBTs um die kollektorseitige hochdotierte  $p^+$ -Schicht reduziert. Als Folge wird der Drainstrom ausschließlich von einem Elektronenstrom in der  $n^-$ -Basis getragen. Für die Gegebenheiten beim Abschalten des unipolaren Bauelements vereinfacht sich die Poisson Gleichung (Gleichung 5.6) zu:

$$\frac{dE}{dx} = \frac{q}{\epsilon} \cdot (N_D - n) \quad (6.1)$$

Analog zum IGBT ist der  $n$ -leitende Kanal der  $p$ -Wanne vollständig abgeschnürt, wenn beim Abschaltvorgang die Gate-Source Spannung unterhalb der Schwellspannung fällt. Somit kann kein Elektronenstrom mehr durch die Raumladungszone fließen und der MOSFET nimmt Sperrspannung auf. Der Gradient der elektrischen Feldstärke ist ausschließlich von der Dotierungskonzentration der Donatoren in der  $n^-$ -Basis abhängig.

Auch für den MOSFET gilt die Beziehung des Flächenintegrals der elektrischen Feldstärke über der Raumladungszone aus Gleichung 5.8, so lange das elektrische Feld dreieckförmig ist. Dieser Zusammenhang lässt sich mit der vereinfachten Poisson Gleichung für den MOSFET (Gleichung 6.1) kombinieren. Es ergibt sich für die maximale Feldstärke eine Abhängigkeit von der Spannung über der Millerkapazität und somit auch von der Drain-Source Spannung:

$$u_{DS} = \frac{1}{2} \cdot (\hat{E})^2 \cdot \frac{1}{\frac{dE}{dx}} \quad \Rightarrow \quad \hat{E} \sim \sqrt{u_{DS}} \quad (6.2)$$

$$u_{DS} \approx u_{GD} \quad (6.3)$$

Demnach ist die maximale Feldstärke beim Abschaltvorgang des MOSFETs nur abhängig von der aufgenommenen Spannung der Millerkapazität. Auf Grund der sehr geringen Spannungsänderung der Gate-Source Spannung, kann die Spannung über der Millerkapazität gleich der Drain-Source Spannung gesetzt werden.

Abbildung 6.1 zeigt das Abschaltverhalten eines MOSFET mit sehr kleinem Gate-widerstand. Daher liegt hier während des Spannungsanstieges der Drain-Source Spannung die Gatespannung unterhalb der Schwellspannung. So lange der Anstieg der Drain-Source Spannung positiv ist, verbleibt auch der Gradient der elektrischen Feldstärkenspitze positiv. Daher ist die Belastung dieses Bauelementes durch die elektrische Feldstärke – anders als beim IGBT – nur abhängig von der aufgenommenen Sperrspannung.

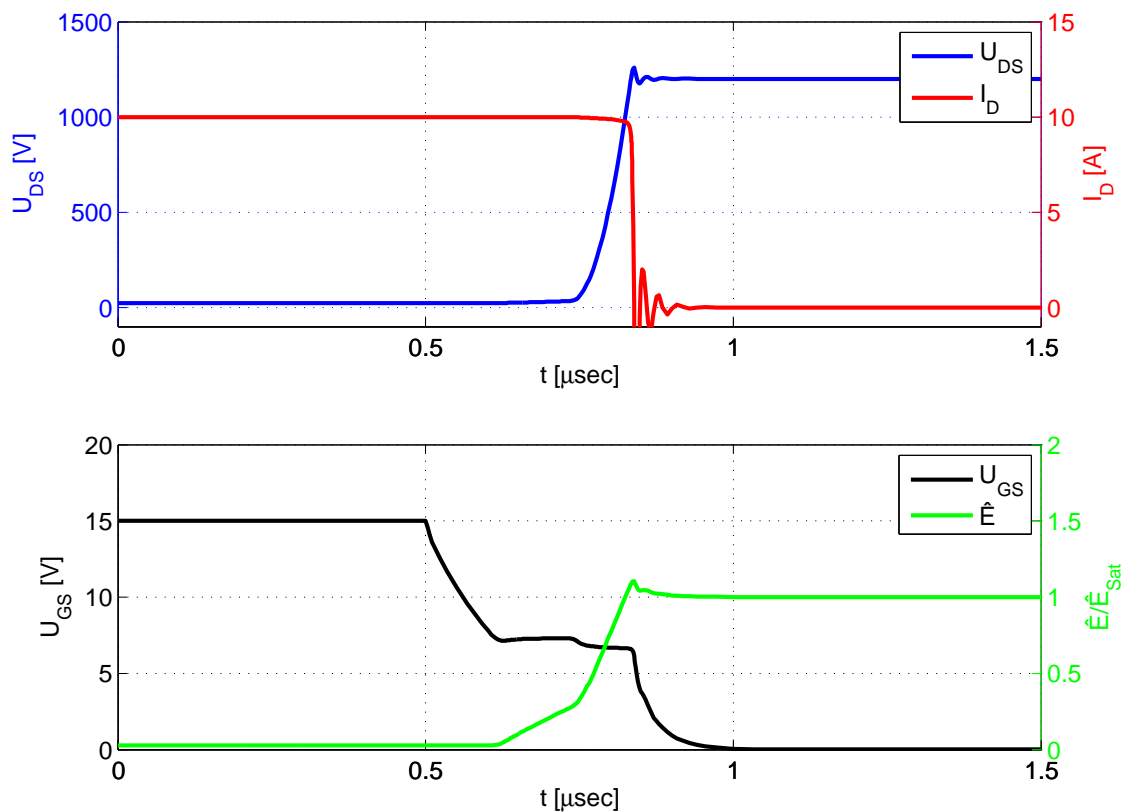


Abbildung 6.1.: *Simulation: Abschaltverhalten eines 6,5 kV MOSFET bei 10 A und großem Gateentladestrom – Oben: Drain-Source Spannung und Drainstrom; Unten: Gate-Source Spannung und räumliches Maximum der elektrischen Feldstärke*

In Abbildung 6.2 erfolgt die Darstellung der Gradienten der elektrischen Feldstärke aus der Simulation aus Abbildung 6.1. Bei dieser wird der Gradient der

elektrischen Feldstärke bei verschiedenen Zeitpunkten dargestellt: 1. bei halber Zwischenkreisspannung, 2. bei Erreichen der Zwischenkreisspannung während der Spannungsflanke und 3. im Zustand des statischen Sperrens. Da der n-leitende Kanal der p-Wanne zu diesen Zeitpunkten jeweils vollständig gesperrt ist, ergibt sich zu allen genannten Zeitpunkten ein identischer Gradient der Feldstärke. Sowohl für die maximale Feldstärke als auch für die Weite der Raumladungszone ergeben sich bei Erreichen der Zwischenkreisspannung und im statischen Sperren identische Werte.

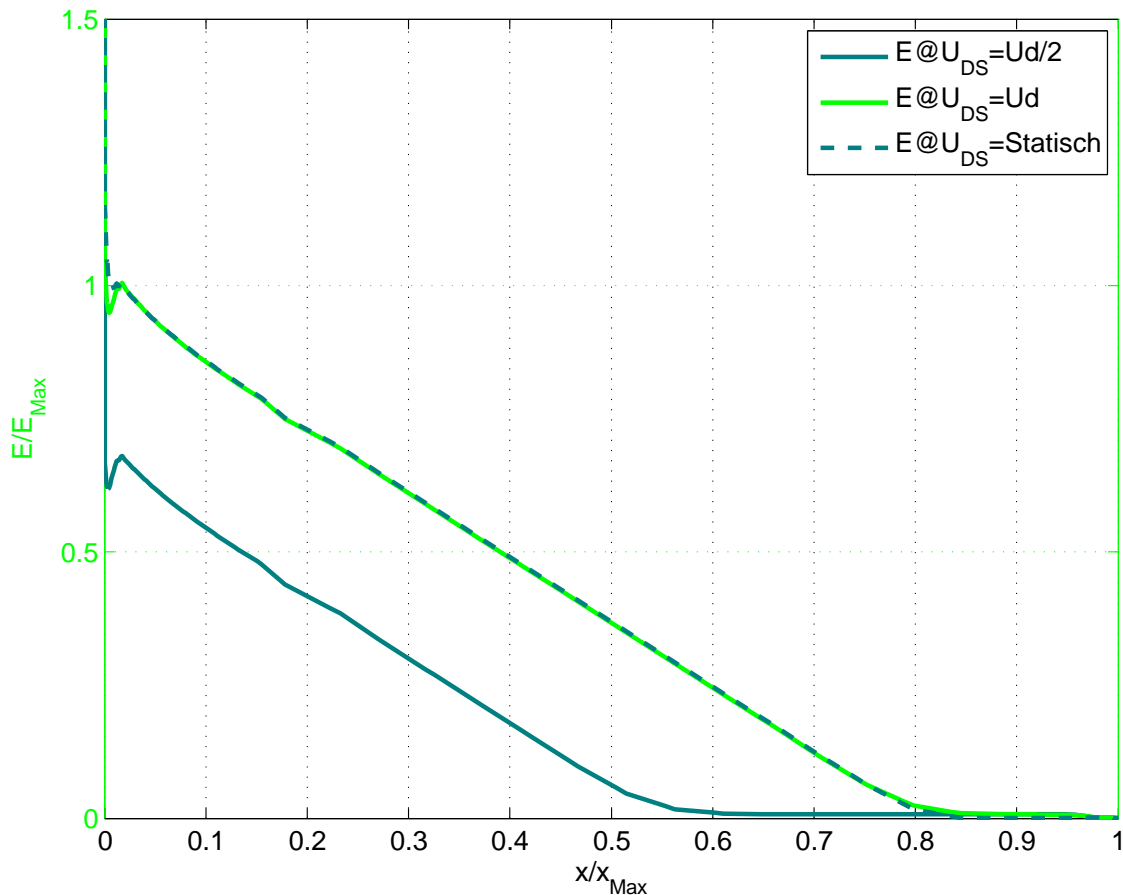


Abbildung 6.2.: Simulation: Querschnitt einer MOSFET-Zelle beim Abschalten während der Spannungsflanke und im statischen Sperren

## 6.2. Kapazitives Verhalten des MOSFETs

Analog zum IGBT kann das Ausschaltverhalten des MOSFETs mit einem kapazitiven Ersatzschaltbild mit Stromquelle erklärt werden. In diesem Ersatzschaltbild ist eine spannungsgesteuerte Stromquelle für den Elektronenstrom in der Raumladungszone ausreichend, da sich im eingeschalteten Zustand kein Plasma ausbildet, welches beim Ausschalten ausgeräumt werden müsste. Zusätzlich ist eine Sperrschichtkapa-



azität zwischen Drain und Source erforderlich, welche durch die p-Wanne und die n<sup>-</sup>-Basis zustande kommt (Abbildung 6.3).

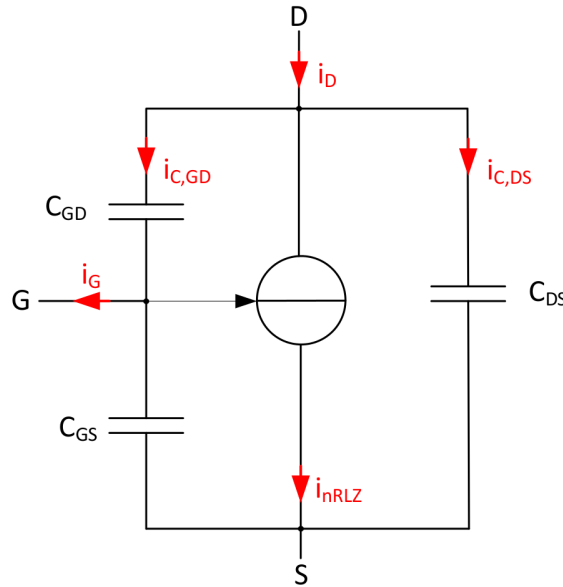


Abbildung 6.3.: *Kapazitives Ersatzschaltbild eines MOSFETs mit gesteuerter Stromquelle – Sperrschichtkapazität  $C_{DS}$  zwischen Drain und Source;  $C_{GD}$ : Millerkapazität, Rückwirkungskapazität zwischen Gate und Drain*

Während des Abschaltvorgangs wird die Ausgangskapazität des MOSFETs umgeladen. Diese setzt sich dabei aus der Millerkapazität  $C_{GD}$  und der Sperrschichtkapazität  $C_{DS}$  zusammen. Bleibt während des Abschaltens die Gate-Source Spannung oberhalb der Schwellspannung, fließt ein Elektronenstrom durch die Raumladungszone. In dieser Betrachtung erfolgt die Nachbildung durch eine spannungsgesteuerte Stromquelle. Wie beim IGBT sind alle Kapazitäten nicht linear. Die Millerkapazität ist umgekehrt proportional zu der an ihr anliegenden Spannung. Der Drainstrom setzt sich aus dem Strom in der Raumladungszone und dem Strom durch die Kapazitäten zusammen. Die nachfolgende Gleichung verwendet die genannten Zusammenhänge:

$$i_D = i_{n,RLZ} + \frac{d}{dt}(C_{GD} \cdot u_{GD}) + \frac{d}{dt}(C_{DS} \cdot u_{DS}) \quad (6.4)$$

### 6.2.1. Verlauf der Drain-Source Spannung

Da die Gate-Source Spannung verhältnismäßig klein gegenüber der Drain-Source Spannung ist, ergibt sich aus dem Ersatzschaltbild (Abbildung 6.3), dass ein Anstieg der Drain-Source Spannung einem Anstieg der Spannung der Millerkapazität

entspricht. Nachfolgend wird der Spannungsanstieg über das Umladen der Kapazitäten bestimmt. Analog zum IGBT lassen sich auch beim MOSFET zwei Fälle unterscheiden. Im ersten Fall ist die Gate-Source-Spannung unterhalb der Schwellspannung und es fließt kein Elektronenstrom durch die Raumladungszone. Der Spannungsanstieg erfolgt intrinsisch oder mit natürlichem  $du_{DS}/dt$ . Im zweiten Fall ist die Gate-Source Spannung oberhalb der Schwellspannung. Somit ist der n-leitende Kanal der p-Wanne nicht vollständig abgeschnürt und der Elektronenstrom durch die Raumladungszone bleibt erhalten. Hier schaltet der MOSFET dann mit gesteuertem  $du_{DS}/dt$  ab.

### **Betrieb mit intrinsischem $du_{DS}/dt$**

Durch einen sehr hohen Gateentladestrom fällt während der Spannungsflanke der Drain-Source Spannung die Gate-Source Spannung auf einen Wert unterhalb der Schwellspannung. Auf Grund der gesteuerten Stromquelle aus dem Ersatzschaltbild fließt innerhalb der Raumladungszone kein Elektronenstrom. Der Gateentladestrom ist größer als der Strom durch die Millerkapazität. Es kommt somit zu einem weiteren Abfall der Gate-Source Spannung. Der Spannungsanstieg der Drain-Source Spannung ergibt sich aus diesen Gegebenheiten entsprechend:

$$\frac{du_{DS}}{dt} = \frac{i_D}{C_{GD} + C_{DS}} \quad (6.5)$$

Der Anstieg der Drain-Source Spannung wird dabei nicht durch den Gateentladestrom eingestellt, sondern ist abhängig vom Drainstrom und der Ausgangskapazität. Mit steigender Spannung sinkt der Wert der Millerkapazität. Je nach eingestelltem Gatestrom ist es auch hier möglich, dass zu Beginn der Spannungsflanke mit gesteuertem Anstieg der Drain-Source Spannung abgeschaltet wird und bei weiter steigender Drain-Source Spannung – und damit kleinerer Millerkapazität – mit natürlichem Spannungsanstieg abgeschaltet wird. Wenn während der gesamten Spannungsflanke das Gate oberhalb der Schwellspannung liegt, kann des Weiteren mit gesteuertem  $du_{DS}/dt$  abgeschaltet werden.

### **Betrieb mit Gatestrom gesteuertem $du_{DS}/dt$**

Im Fall des mit Gatestrom gesteuertem  $du_{DS}/dt$  ist der n-leitende Kanal, wie bereits beschrieben, nicht komplett abgeschnürt. Auch hier wird dies im kapazitiven Ersatzschaltbild durch die steuerbare Stromquelle dargestellt. Verbleibt die Gate-Source Spannung auf dem Millerplateau, so wird die Millerkapazität  $C_{GD}$  durch den Gatestrom umgeladen. Entsprechend ist die Änderung der Gate-Drain Spannung gegenüber der Gate-Source Spannung gering. Daher kann für den Anstieg der Drain-

Source Spannung der Anstieg der Spannung über der Millerkapazität angenommen werden.

$$\frac{du_{DS}}{dt} \approx \frac{du_{GD}}{dt} = \frac{i_G}{C_{GD}} \quad (6.6)$$

Die Differenz aus Drainstrom und der Summe aus Strom durch die Millerkapazität und Elektronenstrom der Raumladungszone kann nun in die Sperrschichtkapazität fließen. Fällt jedoch die Gate-Source Spannung während des Abschaltvorganges, so reduziert sich der Elektronenstrom in der Raumladungszone und es kann mehr Strom durch die Sperrschichtkapazität fließen. Dies lässt die Drain-Source Spannung und somit auch die Spannung über der Millerkapazität schneller ansteigen. Hierdurch erhöht sich der Strom durch die Millerkapazität und die Gate-Source Kapazität wird aufgeladen. Es stellt sich wieder ein stabiler Arbeitspunkt ein und der Anstieg der Drain-Source Spannung wird über den Gateentladestrom gesteuert.

### 6.2.2. Auswirkung auf die Überspannung

Beim Abschaltvorgang des MOSFETs kommt es auf Grund der Stromflanke und der parasitären Induktivitäten zu einer Überspannung am Bauelement. Während dieser Überspannung wird die Sperrschichtkapazität des MOSFETs umgeladen. Mit dieser Annahme ergibt sich für die gespeicherte Energie der Streuinduktivität  $L_\sigma$  im Kommutierungskreis und der Energie der Sperrschichtkapazität  $C_{DS}$  ein Schwingkreis, welcher schon vom IGBT bekannt ist. Im Zusammenhang mit der Zwischenkreisspannung  $U_d$  resultiert für die maximale Überspannung daher:

$$U_{DS,Max} = U_d + \sqrt{\frac{L_\sigma}{C_{DS}}} \cdot I_{Last} \quad (6.7)$$

### 6.2.3. Auswirkung des Gatestroms

Abbildung 6.4 zeigt ein Simulationsergebnis des MOSFETs bei verschiedenen Gatewiderständen. Die Zwischenkreisspannung beträgt 1200 V, damit das elektrische Feld während des gesamten Abschaltvorganges dreieckförmig bleibt.

Wie beim IGBT ergeben sich die niedrigsten Ausschaltverluste bei sehr niedrigem Gateentladewiderstand, da hier der Übergang zwischen Gatestrom gesteuertem  $du_{DS}/dt$  und intrinsischem  $du_{DS}/dt$  bei niedriger Drain-Source Spannung einsetzt. Wird der Gatewiderstand weiter erhöht, so findet dieser Übergang erst bei höherer Drain-Source Spannung statt. Anders als beim IGBT führt eine Erhöhung des Gatewiderstandes und damit eine Verringerung des Gateentladestroms sofort zu ei-

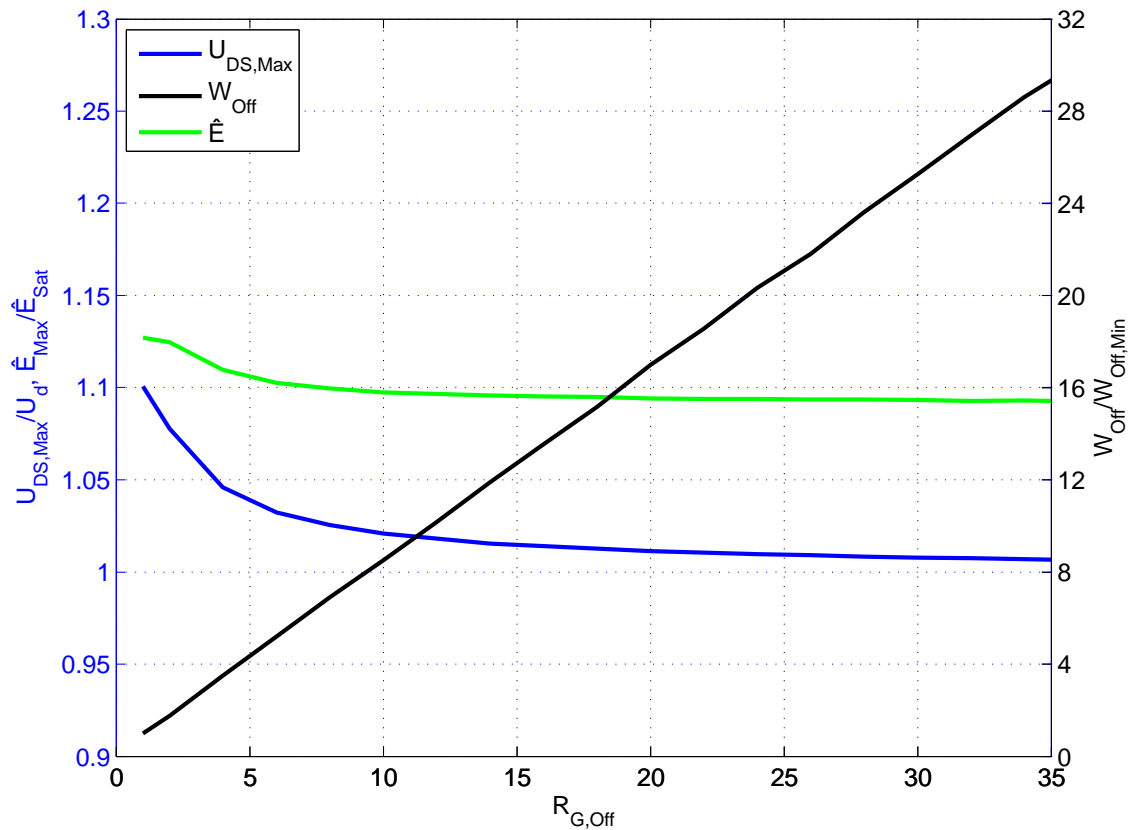


Abbildung 6.4.: Wichtige Kenngrößen beim Abschalten von MOSFETs. Simulation eines 6,5 kV MOSFET mit verschiedenen Gatewiderständen –  $U_d = 1200$  V;  $I_D = 10$  A

ner enormen Vergrößerung der Ausschaltverluste. Sowohl die Spannungssteilheit als auch die maximale elektrische Feldstärke werden reduziert. Dies liegt darin begründet, dass noch ein Elektronenstrom durch die Raumladungszone der n-Basis fließt und somit die Ausgangskapazität langsamer umgeladen werden kann. Dies führt zu einer Verringerung des  $di_D/dt$  und somit zu einer Reduktion der Überspannung. Hier wird ersichtlich, dass das Ausschaltverhalten des MOSFETs, im Gegensatz zum IGBT, mit dem einfachen Ersatzschaltbild ausreichend verdeutlicht werden kann.

## 7. Auswirkung der Millerkapazität auf das Ausschaltverhalten von IGBTs

Wie bereits dargelegt wurde, eignet sich das einfache Ersatzschaltbild lediglich zur Erläuterung der grundsätzlichen Vorgänge beim IGBT. Für ein tieferes Verständnis des Ausschaltverhaltens ist es hingegen durch die Spannungsabhängigkeit der Ersatzkapazität  $C_{IGBT}$  nur bedingt geeignet. Auch die Betrachtung der Millerkapazität, welche im Fall des MOSFETs zur Verdeutlichung des Schaltverhaltens herangezogen werden kann, vermag die Sachverhalte beim IGBT nicht vollständig zu erklären.

Dieses Kapitel zeigt auf Grund dieser Unterschiede die Auswirkung der Millerkapazität auf das Schaltverhalten von IGBTs auf. Zunächst wird vergleichend das Verhalten der Millerkapazität beim IGBT und beim MOSFET dargestellt. Hierfür ist es erforderlich, sich von den Kapazitäten als Bezugsgröße zu lösen. Anstelle dessen finden die elektrischen Feldstärken Verwendung. Nachfolgend wird dargestellt, warum die elektrische Feldstärke zur Erklärung des Schaltverhaltens besser geeignet ist.

### 7.1. Vergleich der Millerkapazität beim MOSFET und beim IGBT (Self Turn Off Effekt)

Der Grund für die gute Steuerbarkeit der Spannungsflanke bei MOSFET und IGBT ist die so genannte Millerkapazität. Im Ersatzschaltbild koppelt diese den Drain beziehungsweise den Kollektor auf das Gate zurück. Während des Abschaltens lädt der Gatestrom die Millerkapazität um. Der Strom durch die Millerkapazität kann dabei wie folgt bestimmt werden:

$$i_{C,GD} = C_{GD} \cdot \frac{du_{GD}}{dt} + U_{GD} \cdot \frac{dC_{GD}}{dt} \quad (7.1)$$

$$i_{C,GC} = C_{GC} \cdot \frac{du_{GC}}{dt} + U_{GC} \cdot \frac{dC_{GC}}{dt} \quad (7.2)$$

Bei einer vereinfachten eindimensionalen physikalischen Betrachtung ist der Verschiebestrom durch die Millerkapazität proportional zur zeitlichen Änderung der Feldstärke im Oxid und somit auch proportional zur zeitlichen Änderung des räum-

lichen Maximums der elektrischen Feldstärke. Weiterhin gilt, dass dieser Verschiebestrom proportional zum Strom durch die Millerkapazität ist.

$$j_{C,GD} = \epsilon \cdot \frac{E_{Oxide}}{dt} = \epsilon \cdot \frac{d\hat{E}_{RLZ}}{dt} \quad (7.3)$$

$$j_{C,GC} = \epsilon \cdot \frac{E_{Oxide}}{dt} = \epsilon \cdot \frac{d\hat{E}_{RLZ}}{dt} \quad (7.4)$$

Diese Beziehungen gelten gleichermaßen für MOSFET und IGBT. Bei ersteren wird der Gradient der elektrischen Feldstärke in der Raumladungszone durch die Dotierungskonzentration bestimmt (Annahme: MOS-Kanal komplett gesperrt) und ist daher konstant (Gleichung 7.5). Wie bereits beschrieben, lässt sich die aufgenommene Drain-Source Spannung aus dem Flächenintegral des Gradienten der elektrischen Feldstärke über der Raumladungszone bestimmen. Es wird angenommen, dass das elektrische Feld einen dreieckförmigen Verlauf hat, also die Raumladungszone die Feldstopp-Schicht noch nicht erreicht hat. Dann ergibt sich aus Gleichung 7.5 eine quadratische Abhängigkeit des Maximums des elektrischen Feldes von der Drain-Source Spannung (Gleichung 7.6). Auch der Spannungsgradient ist somit vom Strom durch die Millerkapazität (Gleichung 7.7) abhängig. Demnach führt ein positives  $du_{DS}/dt$  beim MOSFET zu einem positiven  $d\hat{E}/dt$  und damit zu einem positiven Strom durch die Millerkapazität.

$$\frac{dE_{RLZ}}{dx} = \frac{q}{\epsilon} \cdot N_D \quad (7.5)$$

$$u_{DS} = \frac{1}{2} \cdot (\hat{E}_{RLZ})^2 \cdot \frac{1}{\frac{dE_{RLZ}}{dx}} \quad \Rightarrow \quad \hat{E}_{RLZ} \sim \sqrt{u_{DS}} \quad (7.6)$$

$$j_{C,GD} \sim i_{C,GD} \sim \frac{1}{\sqrt{u_{DS}}} \cdot \frac{du_{DS}}{dt} \quad (7.7)$$

Hingegen hängt der Gradient des elektrischen Feldes beim IGBT entsprechend der vorhergegangenen Erläuterungen nicht ausschließlich von der Dotierungskonzentration, sondern auch von der Ladungsträgerdichte in der Raumladungszone ab. Diese Ladungsträgerdichte ist hierbei ursächlich für einen höheren Gradienten des elektrischen Feldes während der Spannungsflanke als im stromlosen Zustand. Die maximale Feldstärke ist zum einen abhängig von der Spannung über der Millerkapazität und zum anderen von dem Verhältnis zwischen Elektronenstrom und Löcherstrom in der Raumladungszone. Dieses Verhältnis selbst steht wiederum in Abhängigkeit vom Kollektorstrom und dem Strom durch den MOS-Kanal und somit auch von der Gate-Emitter Spannung. Somit gibt es keine direkte Beziehung zwischen der

aufgenommenen Kollektor-Emitter Spannung und dem Strom durch die Millerkapazität. Diese komplexen Zusammenhänge können dazu führen, dass während der Stromflanke ein negatives  $d\hat{E}/dt$  zusammen mit einem positiven  $du_{CE}/dt$  auftritt. Dieses negative  $d\hat{E}/dt$  führt nach Gleichung 7.4 zu einem negativen Strom durch die Millerkapazität, welcher das Gate zusätzlich zum bestehenden Gatestrom der Ansteuerungsschaltung entlädt. Wie in [6] veröffentlicht, können diese Gegebenheiten auch mit Hilfe von Gleichung 7.2 erklärt werden. Hierbei würde im genannten Fall, der positive erste Teil der Gleichung zusammen mit einem zweiten betragsmäßig deutlich größeren negativen Teil auftreten. Allerdings ist diese Betrachtungsweise nur wenig anschaulich. Daher verdeutlicht die Simulation in Abbildung 7.1 diese Beziehungen anhand der auftretenden Feldstärken. Um den Einfluss des negativen  $du/dt$  während der Überspannungsspitze zu umgehen, wurde die Simulation ohne Streuinduktivität und ohne *Forward Recovery* Spannung der Freilaufdiode durchgeführt. Da diese Simulation mit einem sehr geringen Laststrom erfolgte, wäre der Übergang vom Gatestrom gesteuerten  $du/dt$  zum intrinsischen  $du/dt$  bereits während der Spannungsflanke. Um diesen Effekt zu umgehen und während der gesamten Spannungsflanke noch im Eingriff zu sein, wurde der Gateentladewiderstand auf  $200 \Omega$  eingestellt. Ein langsamer Abschaltvorgang ist die Folge.

Beim MOSFET tritt ein positives  $du_{DS}/dt$  stets zusammen mit einem positiven  $d\hat{E}/dt$  auf. Im Fall des Rückgangs der Feldaufsteilung ist hingegen beim IGBT die Kollektor-Emitter Spannung konstant und zeitgleich das  $d\hat{E}/dt$  negativ. Es fließt somit ein negativer Strom durch die Millerkapazität. Auf Grund dessen fällt beim IGBT trotz hohem Gateentladewiderstand und somit geringerer Feldaufsteilung die Gatespannung zu diesem Zeitpunkt stärker ab, als im Fall des MOSFETs. Dieser beschriebene Effekt wird *Self Turn Off* [4] Effekt genannt.

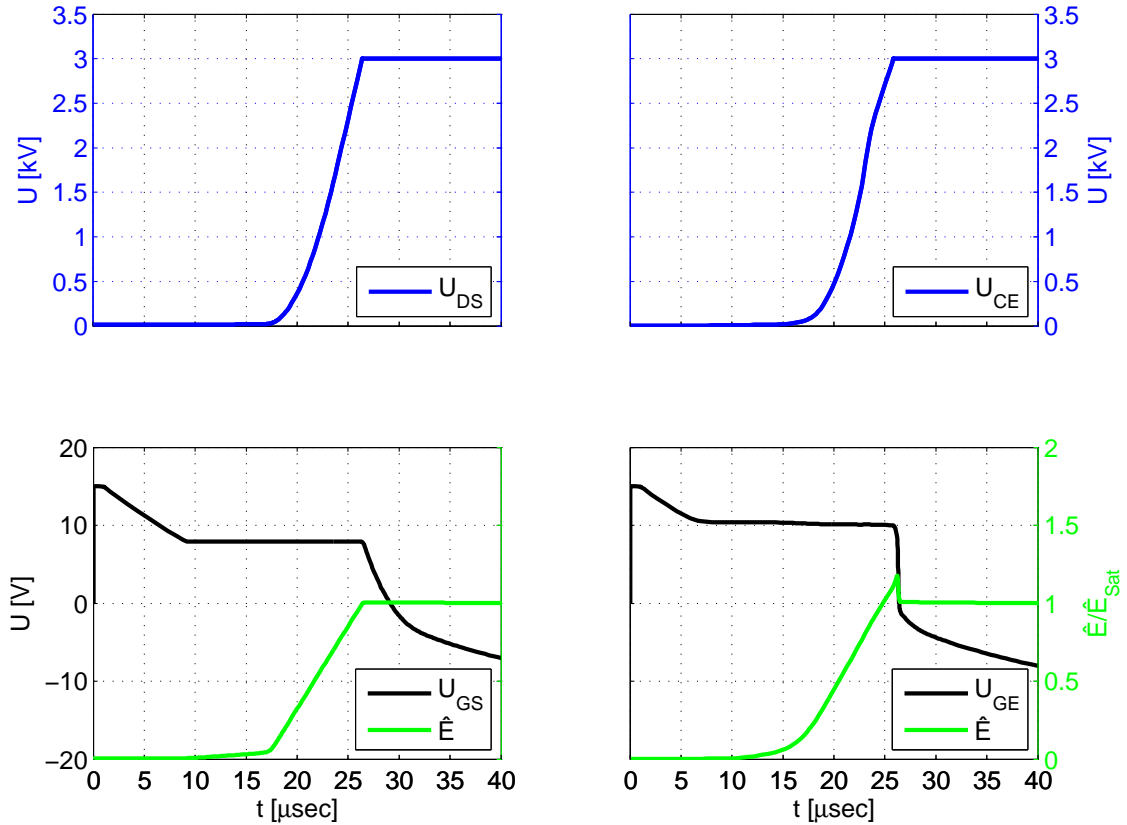


Abbildung 7.1.: Simulation: Vergleich des Schaltverhalten eines MOSFETs (links) und eines IGBTs (rechts). Simulation ohne Streuinduktivität und ohne Forward Recovery Spannung der Diode – Oben: Drain-Source Spannung bzw. Kollektor-Emitter Spannung; Unten: Gate-Source Spannung bzw. Gate-Emitter Spannung und räumliches Maximum der elektrischen Feldstärke

### 7.1.1. Der Self Turn Off Effekt beim Abschalten von IGBTs

Dieser soeben benannte Effekt wird im Folgenden genauer analysiert. Wie in [7] veröffentlicht, lässt sich allerdings der Strom durch die Millerkapazität weder simulieren noch messtechnisch erfassen. Jedoch stellt die Gate-Emitter Spannung einen guten Indikator für den negativen Strom durch die Millerkapazität dar.

Um den Effekt des *Self Turn Off* Prozesses nachzuweisen, wird in Abbildung 7.2 der IGBT bei 3,6 kV und Nennstrom abgeschaltet. Bei  $t_0$  beginnt der Abschaltvorgang mit einem 42 Ω Gateentladewiderstand gegenüber einer negativen Treiberspannung von -15 V. Während der Spannungsflanke der Kollektor-Emitter Spannung wird zum Zeitpunkt  $t_1$  der Gatestrom des IGBTs abgeschaltet. Dies wird durch Umschaltung des Gatewiderstandes auf einen sehr hochohmigen Gatewiderstand (2000 Ω) ermöglicht. Zwischen  $t_2$  und  $t_3$  fällt die Gate-Emitter Spannung ab, während die Kollektor-Emitter Spannung zunehmend ansteigt. Obwohl der Gatestrom vernachlässigbar klein ist, kann ab dem Zeitpunkt  $t_1$  bis zum Ende des Schaltvor-



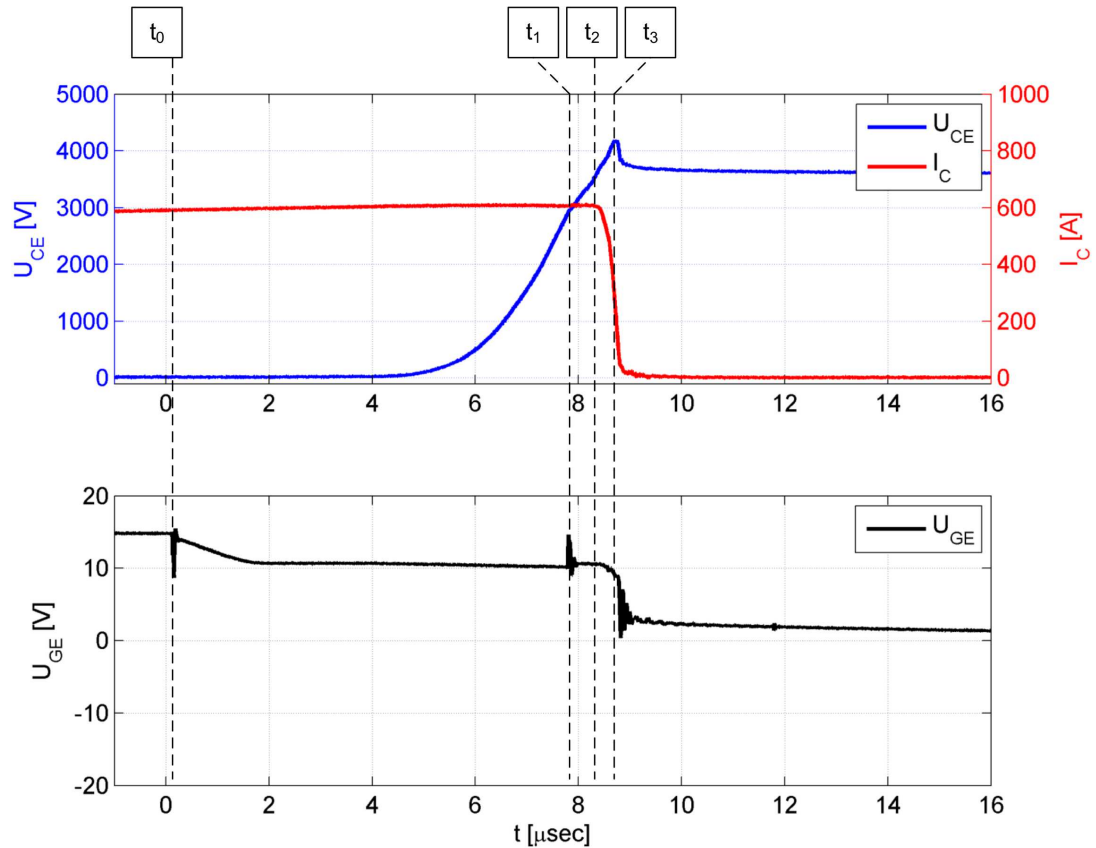


Abbildung 7.2.: Messung: Abschaltverhalten eines 6,5 kV - 600 A IGBTs (FZ600R65KF1) mit induktiver Last –  $i_G = 0$  für  $t > t_1$ . Self Turn Off auf Grund des negativen Strom durch die Millerkapazität – Oben: Kollektor-Emitter Spannung und Kollektorstrom; Unten: Gatespannung am Ausgang der Ansteuerungsschaltung

ganges ein negatives  $\Delta u_{GE}$  zusammen mit einem positiven  $\Delta u_{CE}$  beobachtet werden. Dieses Experiment zeigt, dass ohne das Gate weiter zu entladen, der IGBT sicher abschaltet. Dies ist nur möglich, solange die Abschaltung des Gatestromes zu einem Zeitpunkt eintritt, in dem die maximale Feldstärke bereits über der statischen maximalen Feldstärke liegt. Wie unter anderem Abbildung 5.2 verdeutlicht, kann dies weit vor Erreichen der Zwischenkreisspannung sein. Das negative  $d\hat{E}/dt$  führt zu einem negativen Strom durch die Millerkapazität, welcher das Gate weiter entlädt und den IGBT sicher abschaltet.

Um das Verhalten des IGBTs weiter zu analysieren, wurde eine Simulation durchgeführt (Abbildung 7.3). Zum Zeitpunkt  $t_0$  beginnt der Umladevorgang des Gates und zum Zeitpunkt  $t_1$  wird der Gatestrom abgeschaltet. In Folge dessen steigt das räumliche Maximum des elektrischen Feldes kaum mehr an, während die Kollektor-Emitter Spannung nahezu unverändert weiter ansteigt. Daraus resultiert, dass der

Gradient des elektrischen Feldes kleiner wird und die Raumladungszone sich zunehmend ausbreitet. Zum Zeitpunkt  $t_2$  erreicht die Kollektor-Emitter Spannung die Zwischenkreisspannung und die Überspannungsspitze beginnt. Obwohl seit  $t_1$  der Gatestrom abgeschaltet ist, erreicht der IGBT bei  $t_3$  seinen stromlosen Zustand. Zwischen  $t_2$  und  $t_3$  tritt somit ein negatives  $\Delta u_{GE}$  zusammen mit einem positiven  $\Delta u_{CE}$  auf. Auf Grund der zurück gehenden elektrischen Feldstärke fließt daher laut Gleichung 7.4 ein negativer Strom durch die Millerkapazität, welche das Gate entlädt und den IGBT abschaltet.

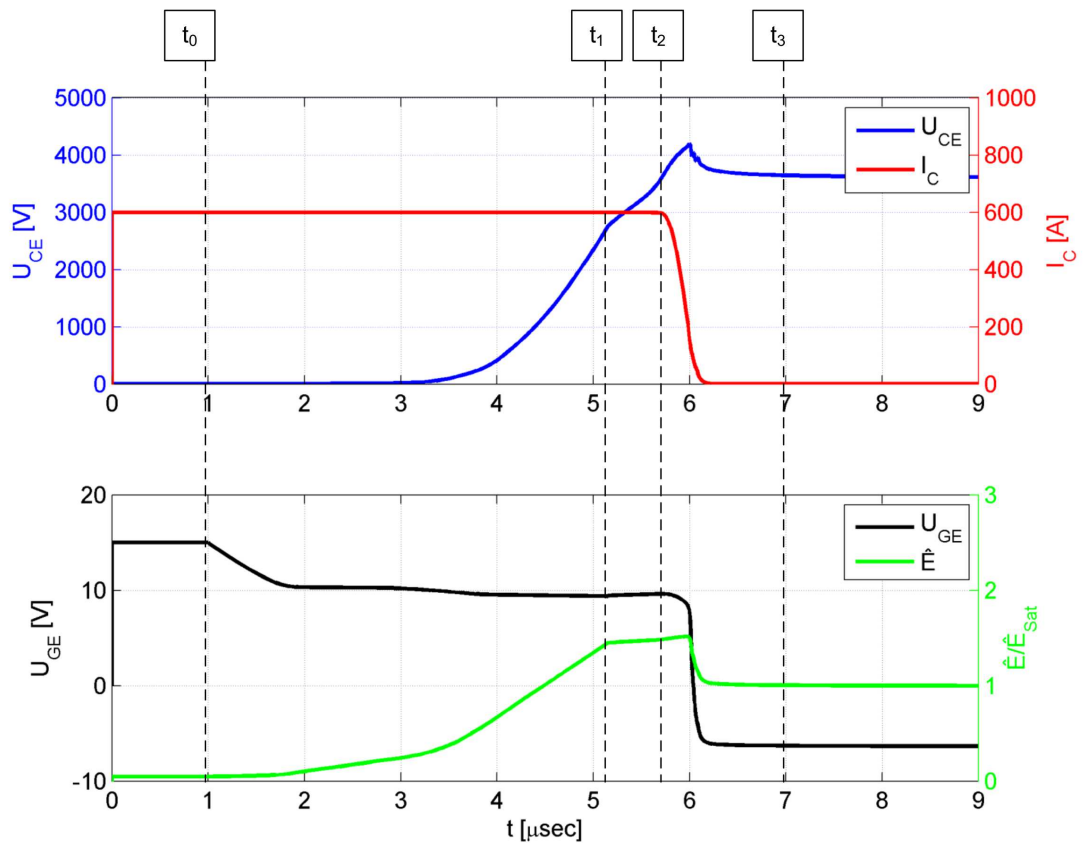


Abbildung 7.3.: Simulation: Abschaltverhalten eines 6,5 kV IGBT bei Nennstrom –  $i_G = 0$  für  $t > t_1$ . Self Turn Off auf Grund des negativen Strom durch die Millerkapazität – Oben: Kollektor-Emitter Spannung und Kollektorstrom; Unten: Gatespannung und räumliches Maximum der elektrischen Feldstärke

Abbildung 7.4 zeigt einen Ausschnitt aus dem Abschaltverhalten der Simulation aus Abbildung 7.3. Dieser beinhaltet den Umschaltzeitpunkt, an dem der Gatestrom abgeschaltet wird ( $t_a$ ), bis hin zum stromlosen Zustand. Zwischen  $t_b$  und  $t_c$  wird das  $d\hat{E}/dt$  allmählich negativ, während die Kollektor-Emitter Spannung hingegen ansteigt. Ab  $t_c$  fällt das räumliche Maximum der elektrischen Feldstärke dann stark ab. Nach Gleichung 7.4 resultiert dies in einem negativen Strom durch die Millerkapa-

zität, welcher die Gate-Emitter Kapazität entlädt. Ein negatives  $du_{CE}/dt$  während der Überspannungsspitze führt ebenso zu einem negativen Strom durch die Millerkapazität. Allerdings ist dieser Effekt weniger stark ausgeprägt als der Effekt des negativen  $d\hat{E}/dt$ .

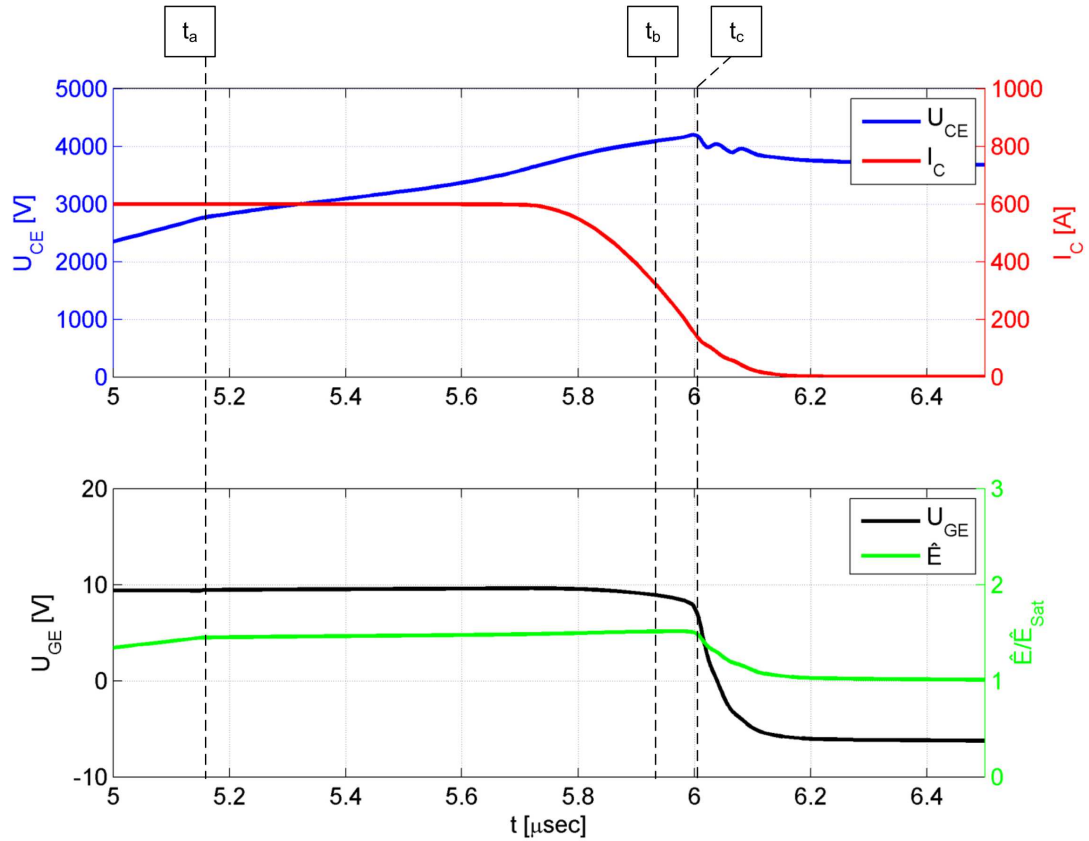


Abbildung 7.4.: *Simulation: Abschaltverhalten eines 6,5 kV IGBT bei Nennstrom – Ausschnitt während der Überspannungsspitze aus Abbildung 7.3 – Oben: Kollektor-Emitter Spannung und Kollektorstrom; Unten: Gatespannung und räumliches Maximum der elektrischen Feldstärke*

Dieses Ergebnis beinhaltet eine hohe praktische Relevanz. Es zeigt sich, dass durch Umschaltung des Gatewiderstandes auf einen höheren Wert während der Spannungsflanke, weder das  $du_{CE}/dt$  noch die maximale Überspannung der Kollektor-Emitter Spannung ausreichend begrenzt werden kann. Um die Überspannung des IGBTs zu begrenzen, muss daher die Gate-Emitter Spannung aktiv angehoben werden. Auf diesem Weg lässt sich das  $di_C/dt$  der Stromflanke reduzieren und somit die Überspannung begrenzen.

Diese Gegebenheiten werden in Abbildung 7.5 anhand eines MOSFETs untersucht. Zum direkten Vergleich wurde eine Simulation mit einer gewöhnlichen Wi-

derstandssteuerung (A) mit einem Gateentladewiderstand von  $5 \Omega$  und einer Widerstandsumschaltung (U) mit einem Gateentladewiderstand von  $5 \Omega$  bis  $t_1$  und anschließender Umschaltung auf  $200 \Omega$  durchgeführt. Die Umschaltung erfolgt kurz vor Erreichen der Zwischenkreisspannung und reduziert den Gateentladestrom drastisch. Dies führt zu einem sehr langsamen Abfallen der Gate-Source Spannung und zu einem sehr langsamen Abfallen des Drainstromes. Hierdurch wird im Vergleich zur einfachen Widerstandssteuerung die maximale resultierende Überspannung reduziert.

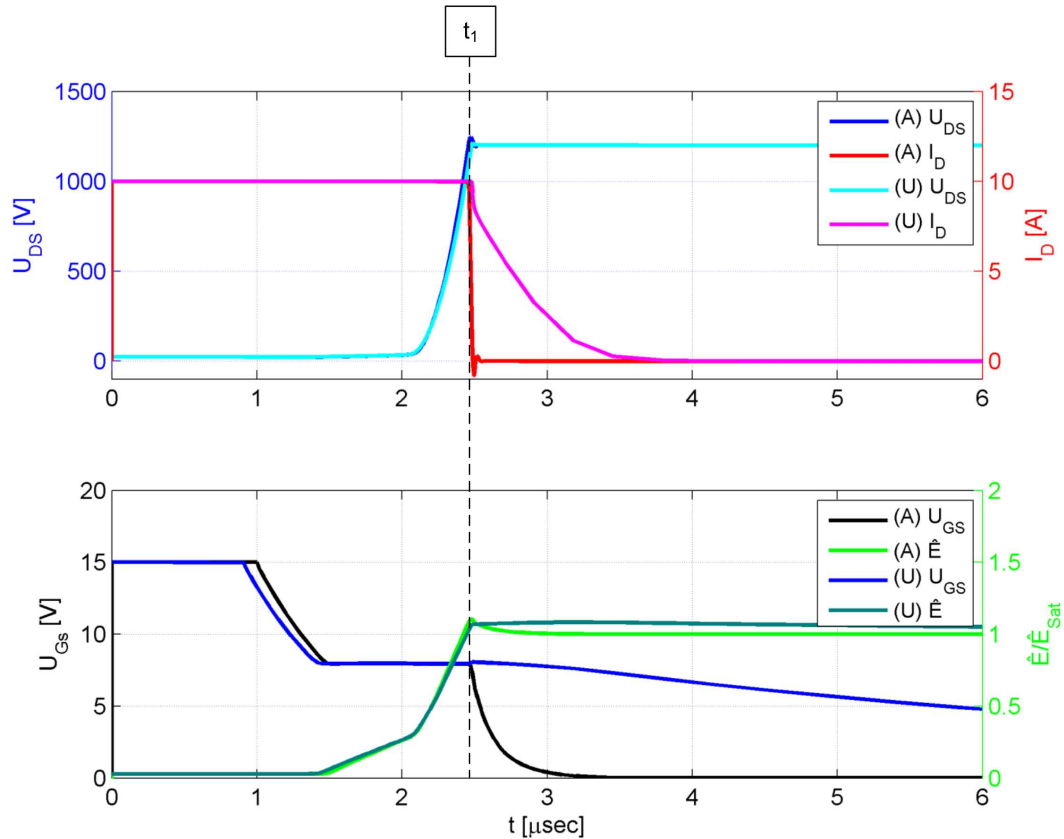


Abbildung 7.5.: Simulation: Abschaltverhalten eines  $6,5 \text{ kV}$  MOSFETs bei  $10 \text{ A}$  und  $1200 \text{ V}$  – Vergleich zwischen gewöhnlicher Widerstandssteuerung (A) mit  $5 \Omega$  und einer Widerstandsumschaltung (U). Umschaltung von  $5 \Omega$  auf  $200 \Omega$  bei  $t_1$  – Oben: Drain-Source Spannung und Drainstrom; Unten: Gatespannung und räumliches Maximum der elektrischen Feldstärke

### 7.1.2. Der Self Turn Off Effekt beim Kurzschlussfall II

Während des Kurzschlussfalls II lässt sich ein weiteres Beispiel für den *Self Turn Off* Effekt beobachten. Dabei wurde in [4] festgestellt, dass die Gate-Emitter Spannung trotz positivem Gatestrom nach der dynamischen Überstromspitze sinkt.

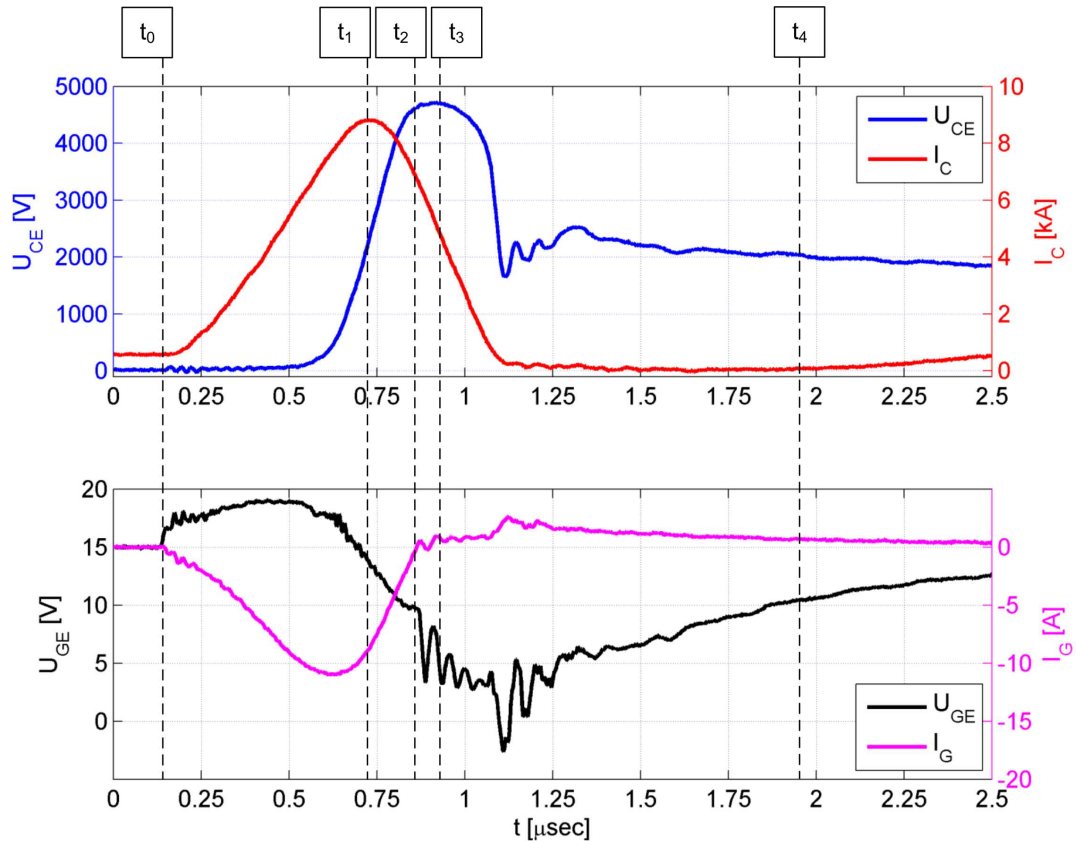


Abbildung 7.6.: Messung eines 6,5 kV - 600 A IGBTs (FZ600R65KF2) im Kurzschlussfall II zum Self Turn Off Effekt (zwischen  $t_2$  und  $t_3$ ) – Oben: Kollektor-Emitter Spannung und Kollektorstrom; Unten: Gatespannung und Gatestrom.

Eine Messung dieses Effektes zeigt Abbildung 7.6. Während zum Zeitpunkt  $t_0$  der Kurzschluss eintritt, ist der IGBT eingeschaltet und führt seinen Laststrom von 600 A. Als Folge steigt der Kollektorstrom stark an und die dynamische Überstromspitze wird bei  $t_1$  erreicht. Auf Grund der Anhebung des Gates durch das Entsättigen des IGBTs fließt ein hoher Strom in den Klemmkreis und der Gatestrom wird negativ. Zum Zeitpunkt  $t_1$  ist die Gatespannung bereits auf 15 V abgesunken. Durch die parasitären Induktivitäten des Moduls und des Aufbaus erreicht der Gatestrom nicht den Wert Null und entlädt das Gate weiter. Zwischen  $t_2$  und  $t_3$  ändert der Gatestrom sein Vorzeichen und die Ansteuerungsschaltung versucht über einen Gatewiderstand von  $6,8 \Omega$  das Gate erneut aufzuladen. Trotz des noch positiven  $du_{CE}/dt$  und des positiven Gatestromes sinkt allerdings die Gatespannung. Dies ist zurückzuführen auf einen negativen Strom durch die Millerkapazität. Dieser Effekt wird ab  $t_3$  durch ein negatives  $du_{CE}/dt$  überlagert, sodass der Kurzschlussstrom den Wert Null annimmt. Erst zum Zeitpunkt  $t_4$  lädt die Treiberschaltung die Gate-Emitter Kapazität so weit auf, dass der Kurzschlussstrom erneut ansteigen kann.

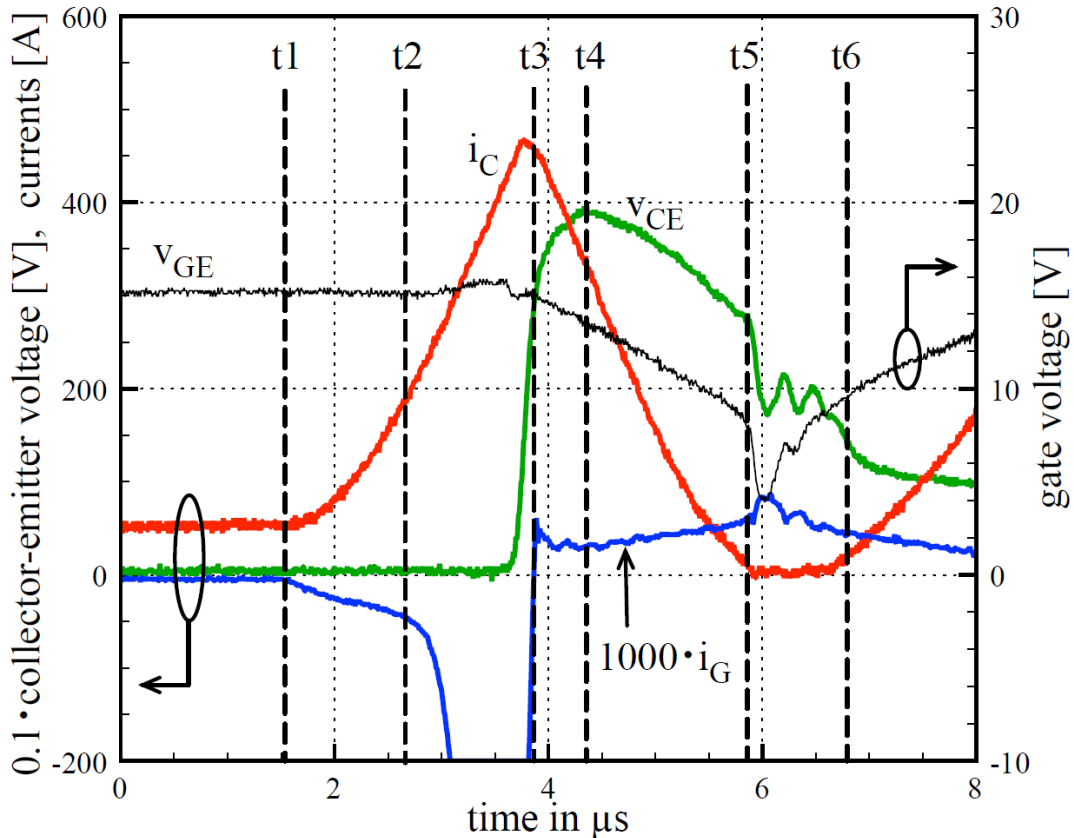


Abbildung 7.7.: Messung: Kurzschlussfall II aus [4] – Self Turn Off ab  $t_3$  – Schwarz: Gate-Emitter Spannung; Grün: Kollektor-Emitter Spannung; Rot: Kollektorstrom; Blau: Gatestrom.

Der Autor aus [4] zeigt den auftretenden Effekt viel deutlicher als dies aus der Messung aus 7.6 hervorgeht. Grund dafür ist eine niederinduktivere Anbindung des Treibers und der Klemmschaltung, basierend auf der Möglichkeit an einem einzelnen Chip zu messen. Der Kurzschlussfall II aus [4] wird in Abbildung 7.7 dargestellt. Als zum Zeitpunkt  $t_1$  der Kurzschluss eintritt, ist der IGBT bereits im eingeschalteten Zustand und trägt seinen Laststrom. Ab  $t_1$  beginnt der Kurzschlussstrom zu steigen. Die Kollektor-Emitter Spannung steigt zunächst sehr langsam an. Auf Grund der Millerkapazität führt der Anstieg der Kollektor-Emitter Spannung zu einem negativen Gatestrom im Klemmkreis. Zwischen  $t_2$  und  $t_3$  entsättigt dann der IGBT, was zu einem stark negativen Gatestrom führt, um die Gatespannung auf 15 V zu halten. Die dynamische Überstromspitze des Kollektorstromes wird zum Zeitpunkt  $t_3$  erreicht und der Gatestrom wechselt sein Vorzeichen. Obwohl jetzt der Gatestrom positiv ist, beginnt die Gate-Emitter Spannung zu fallen, während die Kollektor-Emitter Spannung weiter ansteigt. Auch hier ist der Grund ein negativer Strom durch die Millerkapazität, welcher auf Grund des nachlassenden elektrischen Feldes nach der dynamischen Überstromspitze zustande kommt. Ab  $t_4$  führt das negative  $du_{CE}/dt$  zusätzlich dazu, dass das Gate weiter entladen wird und zum Zeitpunkt  $t_5$

der Kollektorstrom auf Null fällt. In weiterer Folge lädt die Ansteuerungsschaltung das Gate wieder nach und ab  $t_6$  steigt somit der Kollektorstrom wieder an.

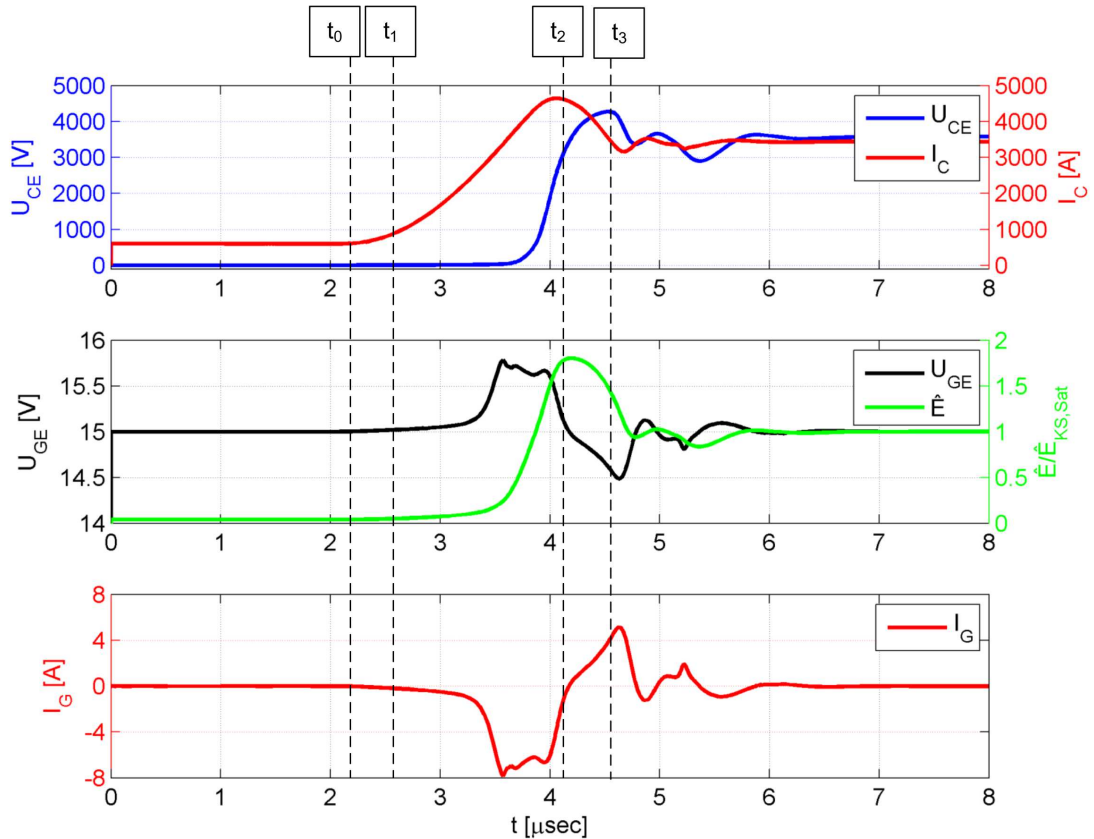


Abbildung 7.8.: Simulation: Kurzschlussfall II – Self Turn Off ab  $t_2$  – Oben: Kollektor-Emitter Spannung und Kollektorstrom; Mitte: Gate-Emitter Spannung und räumliches Maximum der elektrischen Feldstärke; Unten: Gatestrom.

Diese Annahmen werden nun anhand einer Simulation (Abbildung 7.8) genauer analysiert. Dazu ist der Klemmkreis der Simulation extrem niederinduktiv angebunden. Ab  $t_0$  tritt der Kurzschluss in dieser Abbildung ein. Zu diesem Zeitpunkt führt der IGBT seinen Laststrom von 600 A. Resultierend aus dem Kurzschluss steigen sowohl der Kollektorstrom als auch die Kollektor-Emitter Spannung an. Bei letzterer erfolgt der Anstieg jedoch zunächst nur langsam, bis der IGBT entsättigt. Dadurch wird der Gatestrom stark negativ. Kurz vor  $t_2$  erreicht der Kollektorstrom seine dynamische Überstromspitze und zwischen  $t_2$  und  $t_3$  sinkt das Maximum der elektrischen Feldstärke auf Grund des fallenden Kollektorstromes. Dies führt auch in diesem Fall zu einem negativen Strom durch die Millerkapazität, welche die Gate-Emitter Kapazität entlädt, obwohl der Gatestrom positiv ist. Der negative Strom durch die Millerkapazität ist betragsmäßig größer als der positive Gatestrom und die Gate-Emitter Spannung sinkt.

## 7.2. Vergleich zwischen einer einfachen Widerstandsansteuerung und einer Widerstandsumschaltung

Die Widerstandsumschaltung kann als weiteres Beispiel herangezogen werden, bei dem der Gateentladewiderstand nur indirekt über das Maximum der elektrischen Feldstärke das  $du_{CE}/dt$  einstellt. Die Widerstandsumschaltung kann zur Einstellung der Verzögerungszeit zwischen Beginn des Abschaltvorganges und dem steigenden  $du_{CE}/dt$  genutzt werden. Abbildung 7.9 zeigt einen Vergleich zwischen der einfachen Widerstandsansteuerung (A) mit einem Gateentladewiderstand von  $42 \Omega$  und einer Widerstandsumschaltung (U). Bei letzterer wird zuerst mit einem Gateentladewiderstand von  $13 \Omega$  der Abschaltvorgang eingeleitet. Nach  $2,5 \mu s$  ( $t_1$ ) wird, wie auch bei der Widerstandsabschaltung, auf einen  $42 \Omega$  Widerstand umgeschaltet.

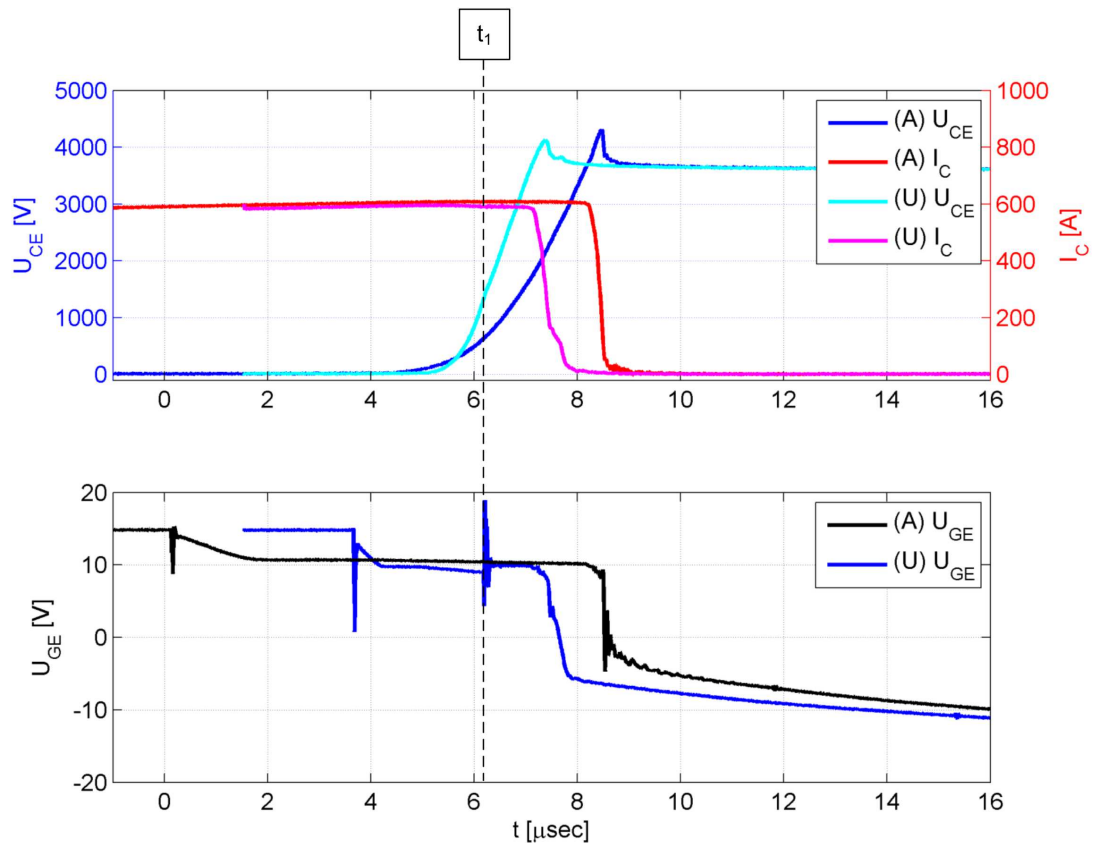


Abbildung 7.9.: Messung: Abschaltverhalten eines  $6,5 \text{ kV} - 600 \text{ A}$  IGBTs (FZ600R65KF1). Vergleich zwischen einer einfachen Widerstandsansteuerung (A) mit  $42 \Omega$  und einer Widerstandsumschaltung (U) mit  $13 \Omega$  für  $2,5 \mu s$  und nachfolgender Umschaltung auf  $42 \Omega$ . – Oben: Kollektor-Emitter Spannung und Kollektorstrom; Unten: Gatespannung am Ausgang der Ansteuerungsschaltung



In Abbildung 7.9 wurde der Beginn des  $du_{CE}/dt$  beider Messungen übereinander gelegt. Trotz gleicher Gatewiderstände ab  $t_1$  ist das  $du_{CE}/dt$  der Widerstandsumschaltung steiler als bei der einfachen Widerstandsansteuerung. Weiterhin bildet sich bei der Widerstandsumschaltung ein Tailstrom aus. Dieser reißt aber kurze Zeit später ab, da die Raumladungszone die Feldstopp-Schicht erreicht. Bei der einfachen Widerstandsansteuerung bildet sich hingegen kein Tailstrom aus. Die Raumladungszone erreicht hier die Feldstopp-Schicht bereits zu Beginn der Stromflanke. Wie zuvor erklärt wurde, führt dies zu einer größeren Überspannungsspitze. Begründbar ist dieses Verhalten durch den kleineren Gateentladewiderstand, da sich als Folge der Widerstandsumschaltung ein größerer Strom durch die Millerkapazität ergibt. Nach Gleichung 7.4 ist auch das Maximum der elektrischen Feldstärke bei gleicher aufgenommener Spannung im Fall der Widerstandsumschaltung größer als bei der einfachen Widerstandsansteuerung. Folglich ist die Raumladungszone bei der Widerstandsumschaltung kleiner und somit verbleiben mehr Ladungsträger im Bauelement, welche im Anschluss ausgeräumt werden müssen.

Mit Hilfe einer weiteren Simulation soll auch dieses Verhalten genauer analysiert werden. Abbildung 7.10 zeigt hierfür eine Simulation im gleichen Betriebspunkt wie in der Messung in Abbildung 7.9. Jedoch wurde die Dauer der ersten Phase in diesem Fall von  $2,5 \mu s$  auf  $1,5 \mu s$  reduziert. Zum direkten Vergleich wurde auch hier der jeweilige Beginn des steigenden  $du_{CE}/dt$  übereinandergelegt. Zusätzlich wird in Abbildung 7.11 ein Querschnitt durch eine IGBT-Zelle dargestellt, welche die Zeitpunkte darstellt, während die Kollektor-Emitter Spannung der einfachen Widerstandsansteuerung und der Widerstandsumschaltung die Zwischenkreisspannung erreicht.

Es zeigt sich, dass auch bei der Simulation das  $du_{CE}/dt$  während der Spannungsflanke bei der Widerstandsumschaltung steiler ist. Die Gatespannung verbleibt hingegen nach der Umschaltung auf dem selben Wert des Millerplateaus. Dies führt sowohl bei der einfachen Widerstandsansteuerung als auch bei der Widerstandsumschaltung zu dem selben Wert des Gatestromes, welcher die Millerkapazität umlädt. Demnach verläuft das  $d\hat{E}/dt$  nach der Umschaltung mit dem selben Anstieg wie bei der einfachen Widerstandsansteuerung. Durch das flachere  $du_{CE}/dt$  wird hier die Zwischenkreisspannung erst später erreicht als bei der Widerstandsumschaltung. Abbildung 7.11 zeigt auch, dass die maximale Feldstärke zu diesem Zeitpunkt bei der Widerstandsumschaltung im Vergleich höher und die Raumladungszone kürzer ist. Folglich befindet sich bei der Widerstandsumschaltung noch mehr Plasma im Bauelement, welches während der Stromflanke ausgeräumt werden muss. Im be-

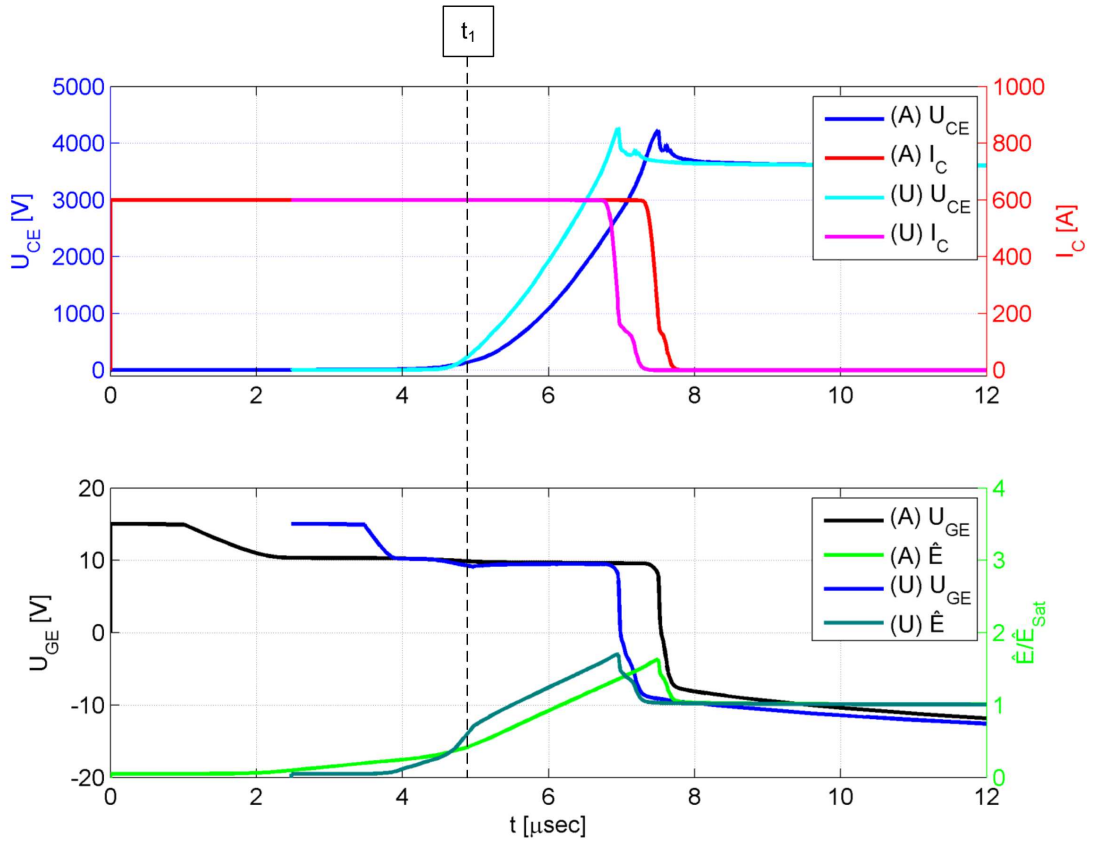


Abbildung 7.10.: Simulation: Abschaltverhalten eines 6,5 kV IGBTs. Vergleich zwischen einer einfachen Widerstandsansteuerung (A) mit  $42 \Omega$  und einer Widerstandsumschaltung (U) mit  $13 \Omega$  für  $1,5 \mu\text{s}$  und nachfolgender Umschaltung auf  $42 \Omega$  – Oben: Kollektor-Emitter Spannung und Kollektorstrom; Unten: Gatespannung und räumliches Maximum der elektrischen Feldstärke

trachteten Betriebspunkt führt dies bei der Widerstandsumschaltung zu einem ausgeprägteren Tailstrom bevor die Raumladungszone an die Feldstopp-Schicht anstößt.

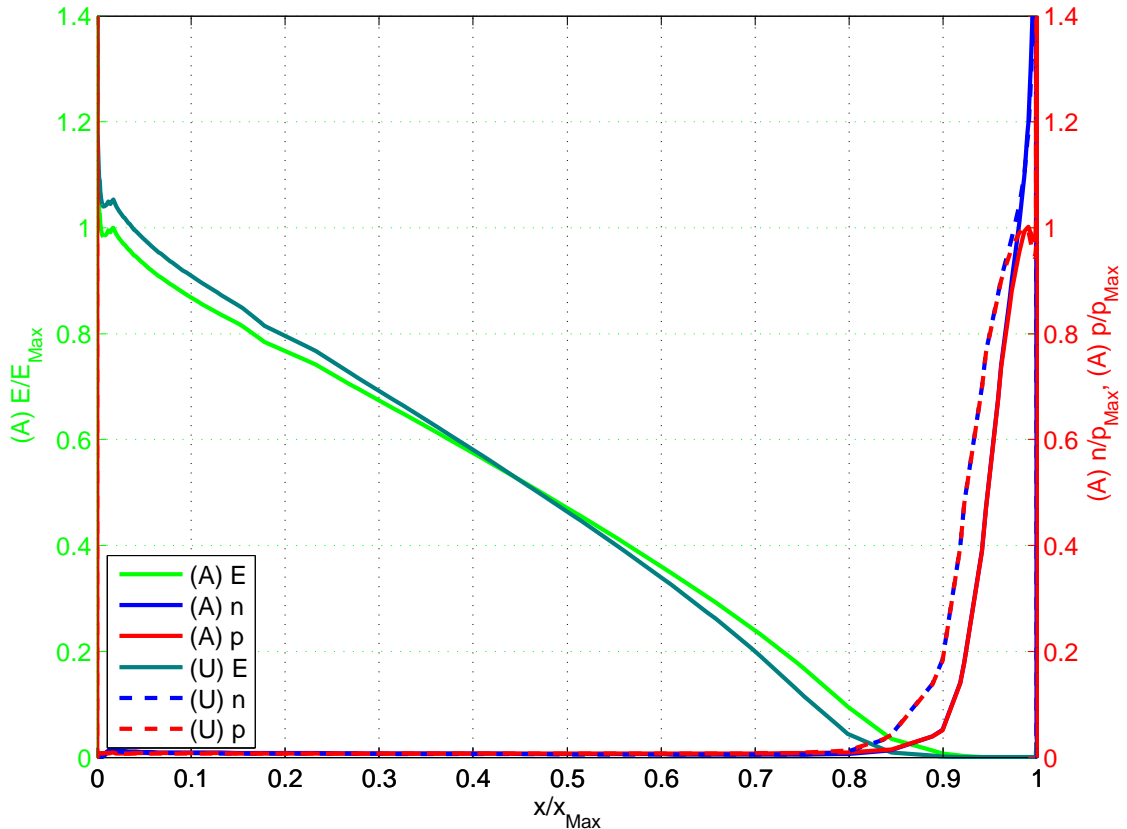


Abbildung 7.11.: *Simulation: Querschnitt durch eine IGBT-Zelle beim Abschalten im Zeitpunkt des Erreichens der Zwischenkreisspannung. Vergleich zwischen einer einfachen Widerstandsansteuerung (A) und einer Widerstandsumschaltung (U)*

Abbildung 7.12 vergleicht die Gegebenheiten beim MOSFET. Zum einen wurde mit einer einfachen Widerstandsabschaltung (A) von  $10 \Omega$  und zum anderen eine Umschaltung von  $5 \Omega$  auf  $10 \Omega$  simuliert. Der Umschaltzeitpunkt wurde mit  $t_1$  gekennzeichnet. Weiterhin wurde der Beginn des  $du_{DS}/dt$  übereinander gelegt. Hier ist erkenntlich, dass anders als beim IGBT mit dem Gateentladewiderstand sowohl das  $du_{DS}/dt$  als auch das räumliche Maximum der elektrischen Feldstärke eingestellt werden kann. Vor dem Zeitpunkt  $t_1$  ist auf Grund des geringeren Gatewiderstandes bei der Widerstandsumschaltung eine steilere Spannungsflanke zu erkennen. Nach  $t_1$  verlaufen  $U_{DS}$ , die Gatespannungen, die Stromflanken und auch das räumliche Maximum des elektrischen Feldes identisch. Demnach kann bei einem MOSFET die Widerstandsumschaltung nicht nur zur Reduzierung der Verzögerungszeit zwischen Beginn des Abschaltprozesses und Beginn der Spannungsflanke genutzt werden, sondern auch um die Spannungsflanke der Drain-Source Spannung einzustellen.

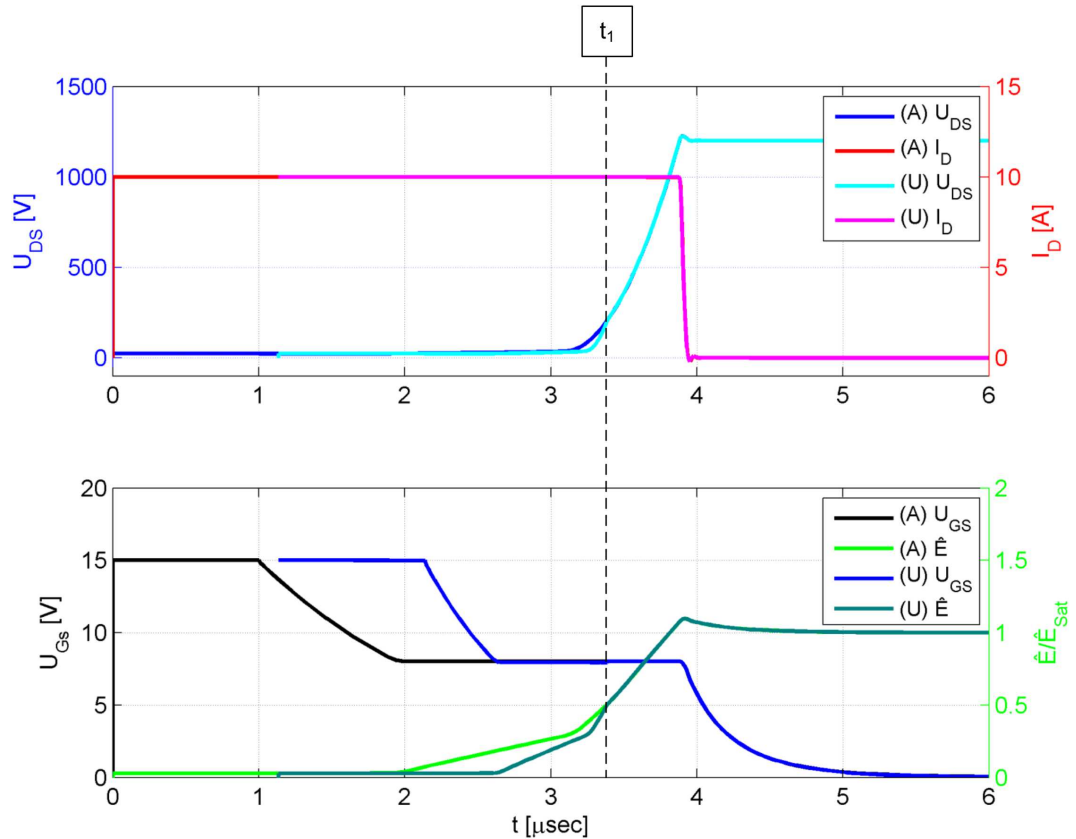


Abbildung 7.12.: Simulation eines 6,5 kV MOSFETs bei 10 A und 1200 V. Vergleich zwischen einer einfachen Widerstandsansteuerung (A) mit  $10 \Omega$  und einer Widerstandsumschaltung (U) mit  $5 \Omega$  und nachfolgender Umschaltung auf  $10 \Omega$ . – Oben: Drain-Source Spannung und Drainstrom; Unten: Gate-Source Spannung und räumliches Maximum der elektrischen Feldstärke

### 7.3. Einfluss der Temperatur auf das Abschaltverhalten von IGBTs

Dieses Kapitel beschreibt den Einfluss der Temperatur auf die Ladungsträgerkonzentration beim Abschalten von IGBTs. Dieses Verhalten wurde bereits in [5] veröffentlicht. Durch die Abhängigkeit der Ladungsträgerkonzentration von der Temperatur ergibt sich während des Ausschaltens ein unterschiedlicher Gradient der elektrischen Feldstärke. Das räumliche Maximum der elektrischen Feldstärke bleibt hierbei nahezu identisch. Dazu wird zuerst auf Messungen und Simulationen bei unterschiedlichen Sperrschichttemperaturen eingegangen. Daran anschließend werden diese Gegebenheiten analytisch untersucht.

### 7.3.1. Messungen und Simulationen bei unterschiedlichen Sperrschichttemperaturen

Es wird im Weiteren gezeigt, dass der Gateentladestrom nicht das  $du_{CE}/dt$  während des Abschaltens einstellt, sondern die zeitliche Änderung des Maximums der elektrischen Feldstärke. Das Abschaltverhalten bei unterschiedlicher Sperrschichttemperaturen des IGBTs zeigt die Messung in Abbildung 7.13.

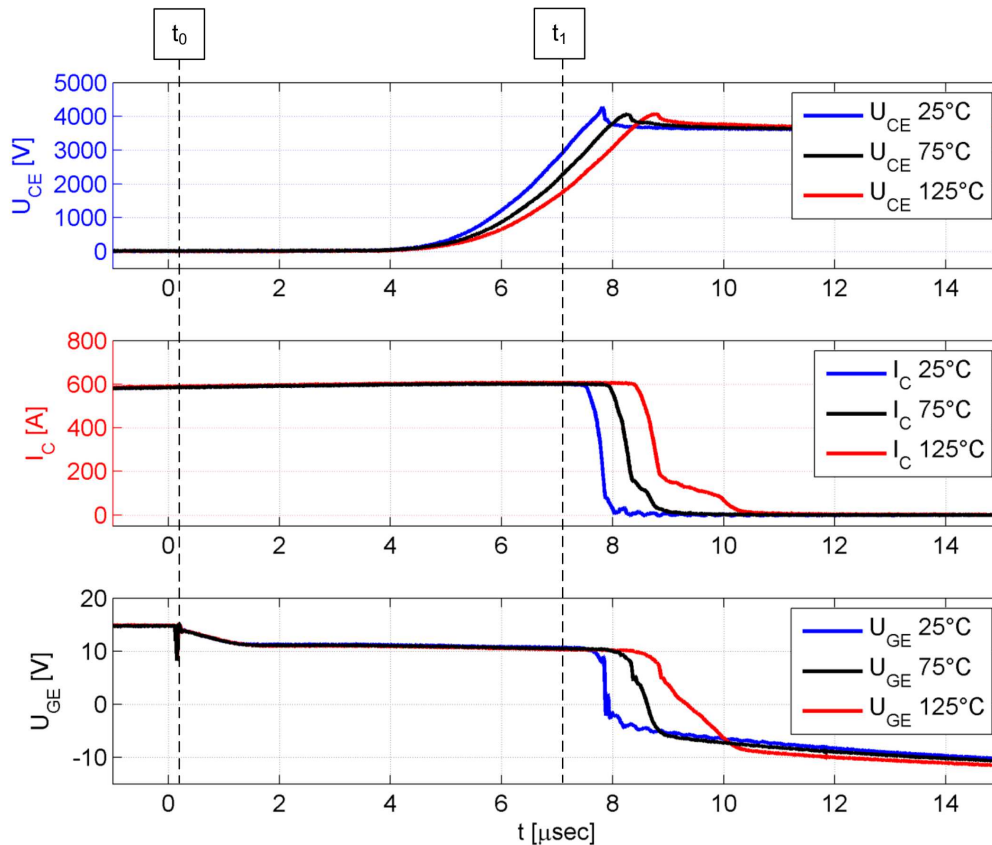


Abbildung 7.13.: Messung: Abschaltverhalten eines 6,5 kV - 600 A IGBTs (FZ600R65KF1) bei verschiedenen Sperrschichttemperaturen. – Oben: Kollektor-Emitter Spannung; Mitte: Kollektorstrom; Unten: Gatespannung am Ausgang der Ansteuerungsschaltung

Die Messung erfolgte bei einer Zwischenkreisspannung von 3,6 kV und Nennstrom. Die Streuinduktivität beträgt 90 nH. Zum Zeitpunkt  $t_0$  beginnt der Abschaltvorgang mit einem Gateentladewiderstand von  $42 \Omega$  und somit mit Gatestrom gesteuertem  $du_{CE}/dt$ . Bis zum Zeitpunkt  $t_1$  bleibt die Gate-Emitter Spannung und daher auch der Gateentladestrom bei verschiedenen Sperrschichttemperaturen auf dem gleichen Wert. Das Maximum der elektrischen Feldstärke muss nach Gleichung 7.4 ebenfalls identisch sein. Weiterhin wird zum Zeitpunkt  $t_1$  bei höheren Sperrschichttemperaturen weniger Spannung aufgenommen. Daraus ergibt sich, bei gleicher maximalen

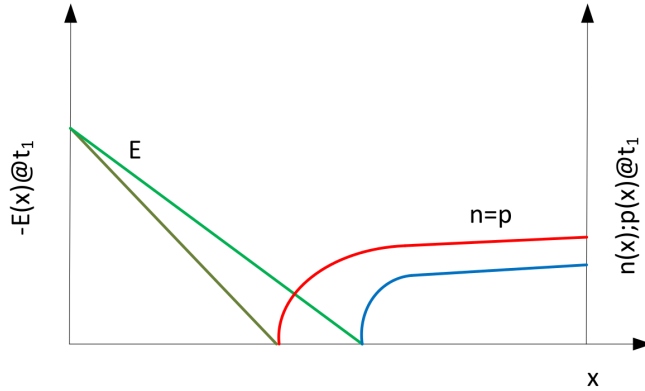


Abbildung 7.14.: Zeichnung: Verlauf der Feldstärke und Ladungsträgerkonzentration bei verschiedenen Temperaturen zum Zeitpunkt  $t_1$  zu Abbildung 7.13. – Feldstärke: Grün bei  $25^\circ\text{C}$ , Olivgrün bei  $125^\circ\text{C}$ ; Ladungsträgerkonzentration: Blau bei  $25^\circ\text{C}$ , Rot bei  $125^\circ\text{C}$

Feldstärke, eine kürzere Weite der Raumladungszone. Zusätzlich ist eine höhere Ladungsträgerkonzentration an der Rückseite des Bauelementes zu verzeichnen, dies führt zu einem ausgeprägteren Tailstrom bei höherer Temperatur. Abbildung 7.14 verdeutlicht diese Zusammenhänge.

Die Ergebnisse einer Simulation im selben Betriebspunkt wie die Messung aus Abbildung 7.13 zeigt Abbildung 7.15. Die Simulation wurde zum einen bei einer Sperrschichttemperatur von  $25^\circ\text{C}$  und zum anderen bei  $125^\circ\text{C}$  durchgeführt. Zum Zeitpunkt  $t_0$  beginnt der Abschaltvorgang. Bis  $t_1$  sind die Gate-Emitter Spannungen bei den unterschiedlichen Sperrschichttemperaturen auf dem selben Wert. Folgerichtig ergibt sich in beiden Fällen ein gleich großer Gatestrom, welcher die Millerkapazität des IGBTs umlädt. Demnach ist auch das Maximum der elektrischen Feldstärke identisch. Hingegen hat der IGBT bei niedriger Temperatur zu diesem Zeitpunkt bereits mehr Kollektor-Emitter Spannung aufgenommen. Dies führt zu einer größeren Weite der Raumladungszone und somit zu einem flacheren Gradienten des elektrischen Feldes. Nach  $t_1$  führt das geringere  $du_{CE}/dt$  bei höheren Sperrschichttemperaturen zu einer geringeren Rückkopplung über die Millerkapazität auf das Gate. Hierdurch kommt es zu einem leicht niedrigeren Millerplateau. Der Strom durch die Millerkapazität ist demnach kleiner als bei der niedrigen Sperrschichttemperatur. Dies führt zu einem geringfügig niedrigeren Anstieg des Maximums der elektrischen Feldstärke bei hoher Sperrschichttemperatur. Hingegen nimmt das  $du_{CE}/dt$  und damit auch die aufgenommene Kollektor-Emitter Spannung stark unterschiedliche Werte an.

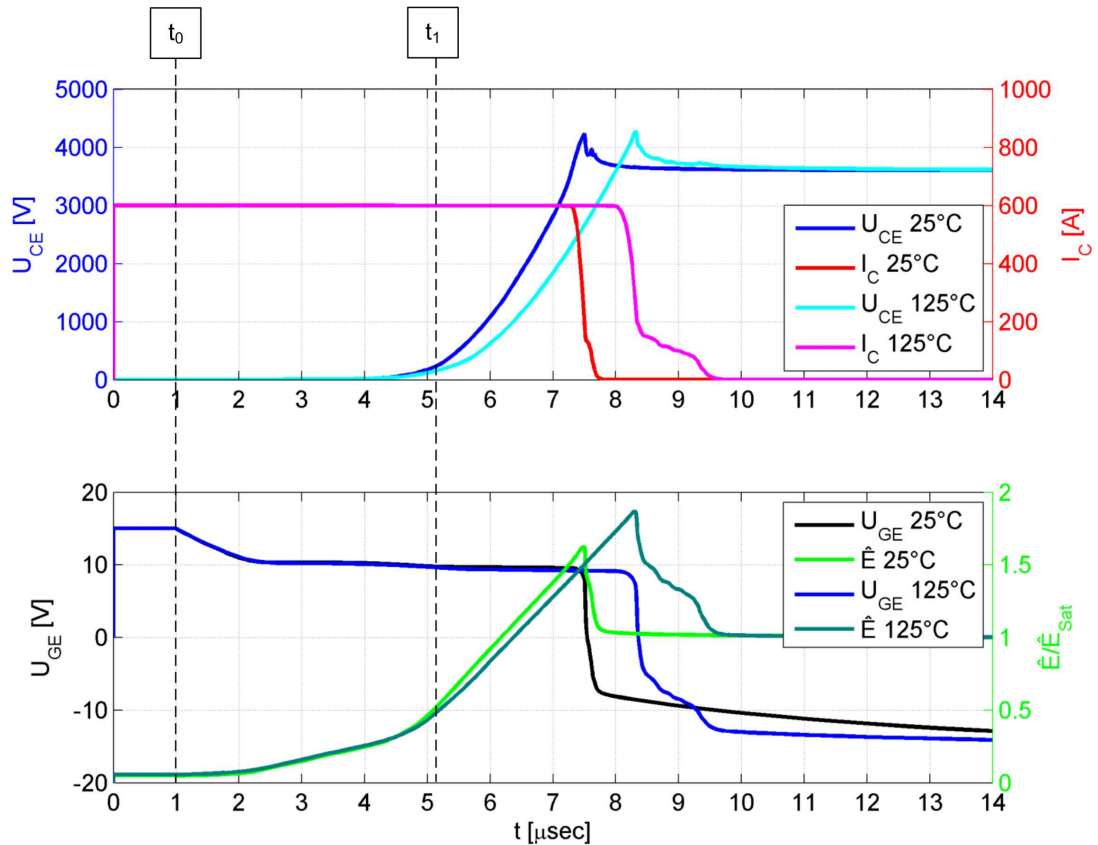


Abbildung 7.15.: Simulation: Abschaltverhalten eines 6,5 kV IGBTs bei verschiedenen Sperrschichttemperaturen. – Oben: Kollektor-Emitter Spannung und Kollektorstrom; Unten: Gatespannung und räumliches Maximum der elektrischen Feldstärke.

Abbildung 7.16 und Abbildung 7.17 verdeutlichen diese Gegebenheiten zum Zeitpunkt  $t_1$  und bei Erreichen der Zwischenkreisspannung. Das jeweils untere Bild veranschaulicht die Löcherkonzentration in der Raumladungszone, welche bei 125 °C deutlich höher ist, als bei niedriger Sperrschichttemperatur. Die Elektronenkonzentration zeigt ein ähnliches Verhalten. Allerdings ist dieses nicht so ausgeprägt wie die Löcherkonzentration, sodass sich bei höherer Sperrschichttemperatur ein steilerer Gradient des elektrischen Feldes einstellt. Die Weite der Raumladungszone ist daher kürzer und bedingt somit eine niedrigere aufgenommene Kollektor-Emitter Spannung. Das jeweils obere Bild zeigt zudem sehr anschaulich, dass bei höherer Sperrschichttemperatur die Plasmakonzentration an der Rückseite des Bauelementes höher ist, als bei niedriger Sperrschichttemperatur. Es muss demnach bei höherer Sperrschichttemperatur mehr Plasma ausgeräumt werden, was zu dem ausgeprägteren Tailstrom führt.

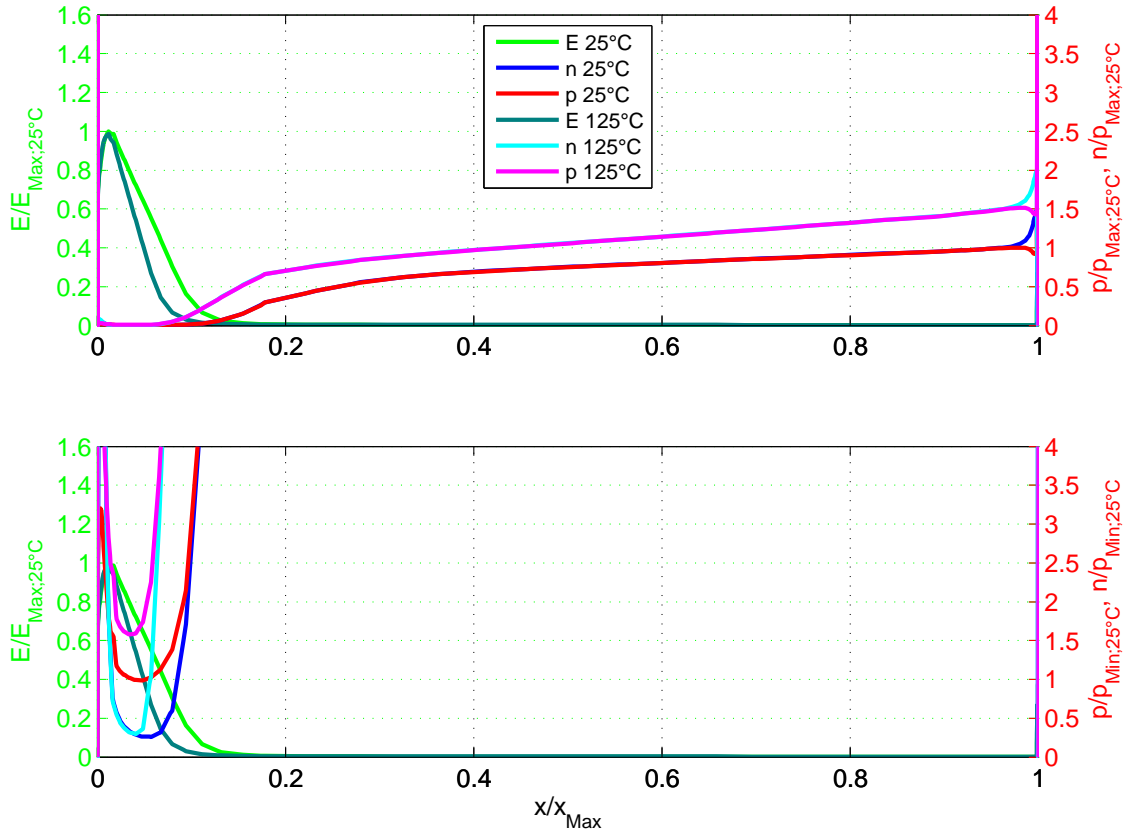


Abbildung 7.16.: Simulation: Querschnitt durch eine IGBT-Zelle: Verlauf der Feldstärke und Ladungsträgerkonzentration bei verschiedenen Temperaturen zum Zeitpunkt  $t_1$  zur Simulation aus Abbildung 7.15. – Oben: Ladungsträgerkonzentration im Plasma; Unten: Ladungsträgerkonzentration in der Raumladungszone



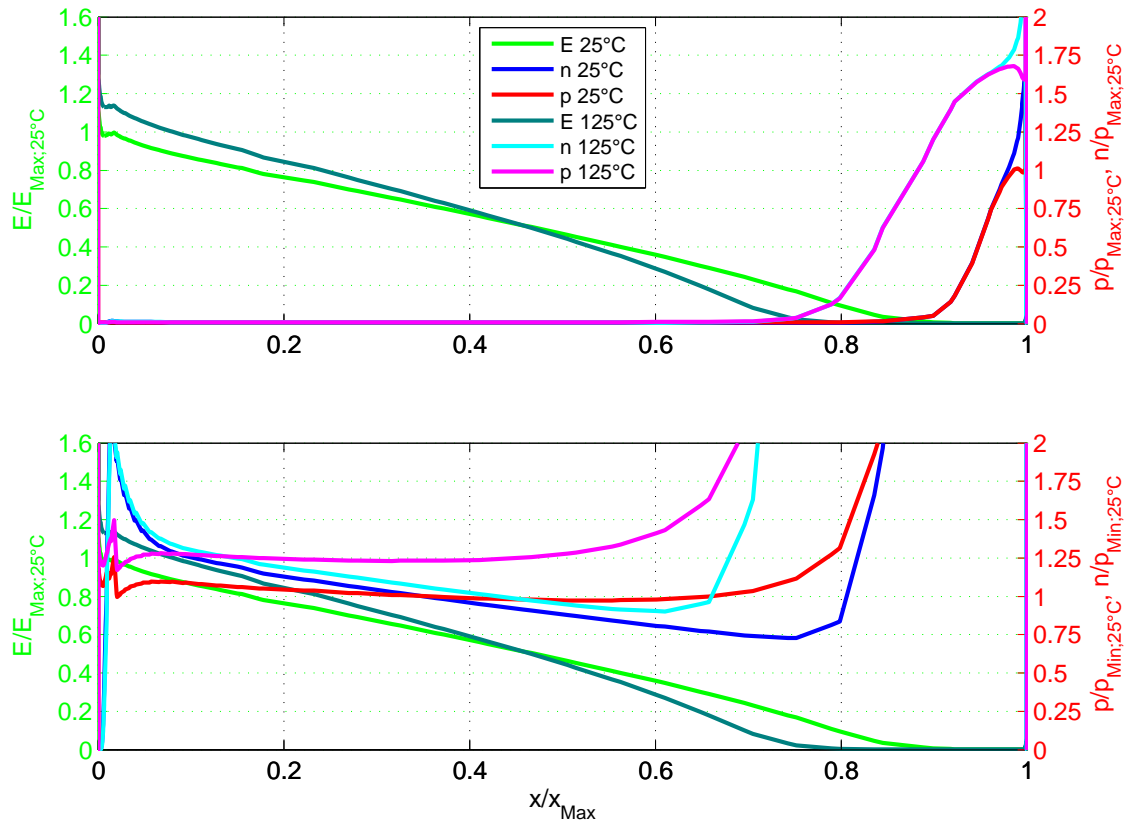


Abbildung 7.17.: Simulation: Querschnitt durch eine IGBT-Zelle: Verlauf der Feldstärke und Ladungsträgerkonzentration bei verschiedenen Temperaturen bei Erreichen der Zwischenkreisspannung zur Simulation aus Abbildung 7.15. – Oben: Ladungsträgerkonzentration im Plasma; Unten: Ladungsträgerkonzentration in der Raumladungszone

### 7.3.2. Analytische Herleitung bei unterschiedlichen Sperrschichttemperaturen

Das Verhalten des IGBTs bei verschiedenen Sperrschichttemperaturen soll anhand einer einfachen analytischen Herleitung nochmals veranschaulicht werden. Dazu wird nachfolgend der Gradient der elektrischen Feldstärke, die zeitliche Änderung der Weite der Raumladungszone, die zeitliche Änderung des Maximums der elektrischen Feldstärke und die zeitliche Änderung der Kollektor-Emitterspannung für verschiedene Sperrschichttemperaturen hergeleitet. Anschließend werden die Ergebnisse nach Normierung in Abbildung 7.18 in Abhängigkeit von der Elektronenstromdichte in der Raumladungszone zu Gesamtstromdichte dargestellt.

#### Analytische Herleitung des Gradienten der elektrischen Feldstärke

Die Dichte freier Elektronen und Löcher kann durch ihre Abhängigkeit von der Driftgeschwindigkeit beschrieben werden und mit der Poissongleichung (Gleichung 5.6) erweitert werden. Dies kann weiterhin auf das Verhältnis aus Elektronenstromdichte in der Raumladungszone und Gesamtstromdichte normiert werden. Dazu kann die Löcherstromdichte in der Raumladungszone durch die Differenz aus Gesamtstromdichte und Elektronenstromdichte in der Raumladungszone ersetzt werden:

$$\frac{dE}{dx} \sim N_D + \frac{j_{pRLZ}}{v_p(T_j) \cdot q} - \frac{j_{nRLZ}}{v_n(T_j) \cdot q} \quad (7.8)$$

$$j_{pRLZ} = j - j_{nRLZ} \quad (7.9)$$

$$\frac{dE}{dx} \left( \frac{j_{nRLZ}}{j}; T_j \right) \sim N_D + j \cdot \frac{1 - \frac{j_{nRLZ}}{j}}{v_p(T_j) \cdot q} - j \cdot \frac{\frac{j_{nRLZ}}{j}}{v_n(T_j) \cdot q} \quad (7.10)$$

Die Driftgeschwindigkeiten für hohe Feldstärken können aus [28] entnommen werden. Für die weitere Betrachtung wird eine konstante mittlere Driftgeschwindigkeit angenommen. Dies ist zwar für kleine Feldstärken nicht vollumfänglich gültig, aber ausreichend für die analytische Betrachtung. Tabelle 7.1 zeigt die Driftgeschwindigkeiten für Feldstärken von 50 kV/cm bei einer Sperrschichttemperatur von 300 K und 400 K aus [28]:

Tabelle 7.1.: Driftgeschwindigkeiten bei verschiedenen Temperaturen bei einer Feldstärke von 50 kV/cm nach [28]

	300 K	400 K
$v_n$ [cm/s]	$9,7 \cdot 10^6$	$7,8 \cdot 10^6$
$v_p$ [cm/s]	$6,8 \cdot 10^6$	$5,3 \cdot 10^6$

Damit lässt sich das  $dE/dx$  für verschiedene Sperrschichttemperaturen in Abhängigkeit von der Elektronenstromdichte in der Raumladungszone abbilden.

### Analytische Herleitung der zeitlichen Änderung der Weite der Raumladungszone

Die zeitliche Änderung der Ladung im Plasma, welche beim Abschalten ausgeräumt wird, ist proportional zur Elektronenstromdichte im Plasma abzüglich der Elektronenstromdichte in der Raumladungszone. Dabei entspricht die Elektronenstromdichte im Plasma, wie bereits erwähnt, dreiviertel der Gesamtstromdichte.

$$\frac{dQ_{Plasma}}{dt} \sim j_{nPlasma} - j_{nRLZ} \quad (7.11)$$

$$j_{nPlasma} = j \cdot \frac{\mu_n}{\mu_n + \mu_p} \approx j \cdot \frac{3}{4} \quad (7.12)$$

Über die zeitliche Änderung der Ladung im Plasma und der Dichte freier Elektronen in Abhängigkeit der Weite der Raumladungszone, ergibt sich für die zeitliche Änderung der Weite der Raumladungszone:

$$\frac{dw_{RLZ}}{dt} \sim \frac{dQ_{Plasma}}{dt} \cdot \frac{1}{n(w_{RLZ})} \quad (7.13)$$

Als Vereinfachung kann die Dichte freier Elektronen im Plasma als konstant angenommen werden:

$$n(w_{RLZ}) = \frac{Q_{Plasma}}{x_{Max}} = \frac{\int_0^{x_{Max}} n(x) dx}{x_{Max}} = const. \quad (7.14)$$

Daraus ergibt sich für die zeitliche Änderung der Weite der Raumladungszone in Abhängigkeit der Elektronenstromdichte in der Raumladungszone und Berücksichtigung des Temperatureinflusses auf die Ladungsträger im Plasma:

$$\frac{dw_{RLZ}}{dt} \left( \frac{j_{nRLZ}}{j}; T_j \right) \sim \left( \frac{3}{4} - \frac{j_{nRLZ}}{j} \right) \cdot j \cdot \frac{1}{\frac{Q_{Plasma}(T_j)}{x_{Max}}} \quad (7.15)$$

Für diese analytische Betrachtung wurde je eine Simulation bei einer Sperrschichttemperatur von 25 °C bzw. 125 °C durchgeführt und der Quotient aus  $Q_{\text{Plasma}}$  und  $x_{\text{Max}}$  im eingeschalteten Zustand des IGBTs extrahiert. Diese Simulation wurde bei Nennstrom durchgeführt. Damit lässt sich die zeitliche Änderung der Weite der Raumladungszone für zwei verschiedene Temperaturen abbilden.

### Analytische Herleitung der zeitlichen Änderung des Maximums der elektrischen Feldstärke

Die zeitliche Änderung des Maximums der elektrischen Feldstärke ist gleich das Produkt aus dem Gradienten der elektrischen Feldstärke und der zeitlichen Änderung der Weite der Raumladungszone. Damit ergibt sich aus den bereits hergeleiteten Gleichungen:

$$\frac{d\hat{E}}{dt} \left( \frac{j_{nRLZ}}{j}; T_j \right) = \frac{dE}{dx} \left( \frac{j_{nRLZ}}{j}; T_j \right) \cdot \frac{dw_{RLZ}}{dt} \left( \frac{j_{nRLZ}}{j}; T_j \right) \quad (7.16)$$

### Analytische Herleitung der zeitlichen Änderung der Kollektor-Emitter Spannung

Zuletzt werden die Abhängigkeiten der zeitlichen Änderung der Kollektor-Emitter Spannung aufgestellt. Diese ist proportional zum Produkt aus der zeitlichen Änderung der Weite der Raumladungszone und der zeitlichen Änderung des räumlichen Maximums der elektrischen Feldstärke. Diese wiederum kann aus dem  $dE/dx$  und der zeitlichen Änderung der Weite der Raumladungszone bestimmt werden. Daraus kann die zeitliche Änderung der Kollektor-Emitter Spannung auch aus der zeitlichen Änderung des Maximums der elektrischen Feldstärke und dem Gradient der Feldstärke ermittelt werden. Daher ergeben sich für die zeitliche Änderung der Kollektor-Emitter Spannung aus den bisher hergeleiteten Zusammenhängen folgende Proportionalitäten:

$$\frac{du_{CE}}{dt} \left( \frac{j_{nRLZ}}{j}; T_j \right) \sim \frac{dw_{RLZ}}{dt} \left( \frac{j_{nRLZ}}{j}; T_j \right) \cdot \frac{d\hat{E}}{dt} \left( \frac{j_{nRLZ}}{j}; T_j \right) \quad (7.17)$$

Oder:

$$\frac{du_{CE}}{dt} \left( \frac{j_{nRLZ}}{j}; T_j \right) \sim \frac{\left( \frac{d\hat{E}}{dt} \left( \frac{j_{nRLZ}}{j}; T_j \right) \right)^2}{\frac{dE}{dx} \left( \frac{j_{nRLZ}}{j}; T_j \right)} \quad (7.18)$$

### Ergebnisse der analytischen Herleitung und Vergleich mit Simulationsergebnissen

Die zuvor hergeleiteten Proportionalitäten werden auf  $j_{nRLZ}/j = 0$  bei  $25\text{ °C}$  normiert (MOS-Kanal komplett geschlossen) und sind in Abbildung 7.18 dargestellt. Der Bereich für  $j_{nRLZ}/j > 0,5$  ist gestrichelt dargestellt, da hierfür die Annahme einer konstanten Driftgeschwindigkeit nicht gültig ist. Die Normierung wird nachfolgend am Beispiel des Gradienten der elektrischen Feldstärke bei  $25\text{ °C}$  und  $125\text{ °C}$  verdeutlicht.

$$\frac{dE}{dx} \left( \frac{j_{nRLZ}}{j}, T_j = 25\text{°C} \right) = \frac{\frac{dE}{dx} \left( \frac{j_{nRLZ}}{j}; T_j = 25\text{°C} \right)}{\frac{dE}{dx} \left( \frac{j_{nRLZ}}{j} = 0; T_j = 25\text{°C} \right)} \quad (7.19)$$

$$\frac{dE}{dx} \left( \frac{j_{nRLZ}}{j}, T_j = 125\text{°C} \right) = \frac{\frac{dE}{dx} \left( \frac{j_{nRLZ}}{j}; T_j = 125\text{°C} \right)}{\frac{dE}{dx} \left( \frac{j_{nRLZ}}{j} = 0; T_j = 25\text{°C} \right)} \quad (7.20)$$

Aus Abbildung 7.18 ist erkenntlich, dass mit steigender Sperrschichttemperatur das  $dE/dx$  ansteigt, hingegen sinkt die zeitliche Änderung der Weite der Raumladungszone. Das  $d\hat{E}/dt$  wird bei höheren Sperrschichttemperaturen nur geringfügig kleiner. Jedoch steigt dabei die zeitliche Änderung der Kollektor-Emitter Spannung deutlich. Bis hierhin stimmen die Ergebnisse der analytischen Betrachtung mit den Messergebnissen und Simulationsergebnissen überein. Für einen genaueren Vergleich wird je eine Simulation für  $25\text{ °C}$  und  $125\text{ °C}$  durchgeführt, bei welcher der Elektronenstrom in der Raumladungszone während der Spannungsflanke circa dem 0,1-fachen des Gesamtstromes entspricht. Dabei wird der IGBT bei  $600\text{ A}$  mit einem Gateentladewiderstand von  $10\ \Omega$  abgeschaltet. Daraufhin wird der Gradient der elektrischen Feldstärke, die zeitliche Änderung der Weite der Raumladungszone, die zeitliche Änderung des Maximums der elektrischen Feldstärke und die Änderung der Kollektor-Emitter Spannung nach der Zeit aus den Simulationen extrahiert. Die genaue Vorgehensweise ist im Anhang (Abbildung B.5) beschrieben.

Die Ergebnisse der Simulationen und der analytischen Herleitung werden jeweils für die betrachteten Sperrschichttemperaturen ins Verhältnis gesetzt und vergleichend in Tabelle 7.2 gegenübergestellt. Dabei ergeben sich nur geringe Unterschiede zwischen den Simulationen und der analytischen Herleitung.

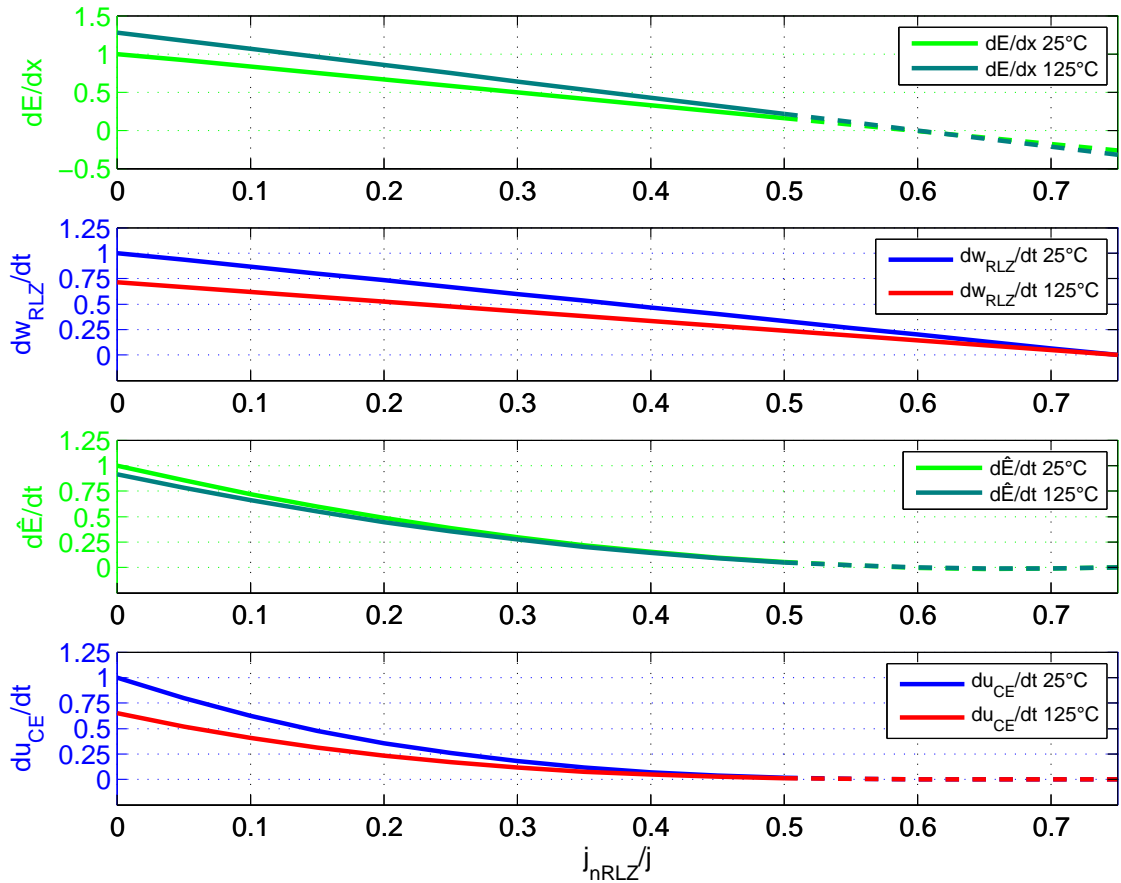


Abbildung 7.18.: Analytisches Ergebnis bei verschiedenen Sperrschichttemperaturen mit angegebenen Maximalwerten bei  $j_{nRLZ}/j = 0$ .

Aus Tabelle 7.2 ist ersichtlich, dass die Gegebenheiten des Abschaltverhaltens des IGBTs bei unterschiedlichen Sperrschichttemperaturen mit physikalisch basierten Gleichungen und Reduktion der IGBT-Struktur auf eine Dimension sehr genau beschrieben und erläutert werden können. Einzig die zeitliche Änderung der Kollektor-Emitter Spannung weist einen Fehler von circa 10 % auf. Dies könnte zum einen auf die eindimensionale Struktur des IGBTs bei der analytischen Herleitung zurückzuführen sein. Zum anderen könnte dies durch die Annahme der konstanten Driftgeschwindigkeiten entstanden sein.

Tabelle 7.2.: Vergleich der Simulationsergebnisse mit den Ergebnissen der analytischen Herleitung bei  $j_{nRLZ}/j = 0,1$

	Simulationsergebnisse	Analytische Herleitung
$\frac{\frac{dE}{dx} (25^\circ\text{C})}{\frac{dE}{dx} (125^\circ\text{C})}$	0,72	0,78
$\frac{\frac{dw_{RLZ}}{dt} (25^\circ\text{C})}{\frac{dw_{RLZ}}{dt} (125^\circ\text{C})}$	1,38	1,40
$\frac{\frac{d\hat{E}}{dt} (25^\circ\text{C})}{\frac{d\hat{E}}{dt} (125^\circ\text{C})}$	1,07	1,09
$\frac{\frac{du_{CE}}{dt} (25^\circ\text{C})}{\frac{du_{CE}}{dt} (125^\circ\text{C})}$	1,39	1,53

#### 7.4. Stromfehlverteilung beim Abschalten parallelgeschalteter Feldstopp-IGBTs

Um die Stromtragfähigkeit von Hochspannungsanwendungen zu erhöhen, können IGBTs parallelgeschaltet werden. Die Ansteuerungsschaltung für die Parallelschaltung besitzt meist je einen Gateentladewiderstand für jeden der parallelgeschalteten IGBTs. Auf diesem Weg können Oszillationen, die durch die Eingangskapazität und die parasitären Induktivitäten der Ansteuerungsleitungen entstehen können, gedämpft werden [27, 34, 51].

Wie in [8] veröffentlicht, ist diese Dämpfungsmaßnahme in der Lage eine komplette Stromfehlverteilung beim Abschalten von Feldstopp-IGBTs hervorzurufen. Der Grund dafür ist der *Self Turn Off* Effekt des IGBTs, welcher als erster mit der Raumladungszone an die Feldstopp-Schicht anstößt und dessen elektrisches Feld daher trapezförmig wird. In bestimmten Betriebspunkten kommt es nachfolgend beim

zweiten IGBT zu einem parasitären *Turn On* Effekt, sodass dieser IGBT den kompletten Laststrom des ersten IGBTs übernimmt.

Die Stromfehlverteilung von parallelgeschalteten IGBTs hängt zum einen stark vom Betriebspunkt ab und zum anderen spielen die Bauteiltoleranzen der Ansteuerungsschaltung eine große Rolle. Dabei handelt es sich hauptsächlich um die Toleranzen der Gatewiderstände. Weiterhin kann es auf Grund von Temperaturunterschieden der parallelgeschalteten IGBTs und nicht zuletzt durch Herstellungstoleranzen der IGBTs zu einer Stromfehlverteilung kommen.

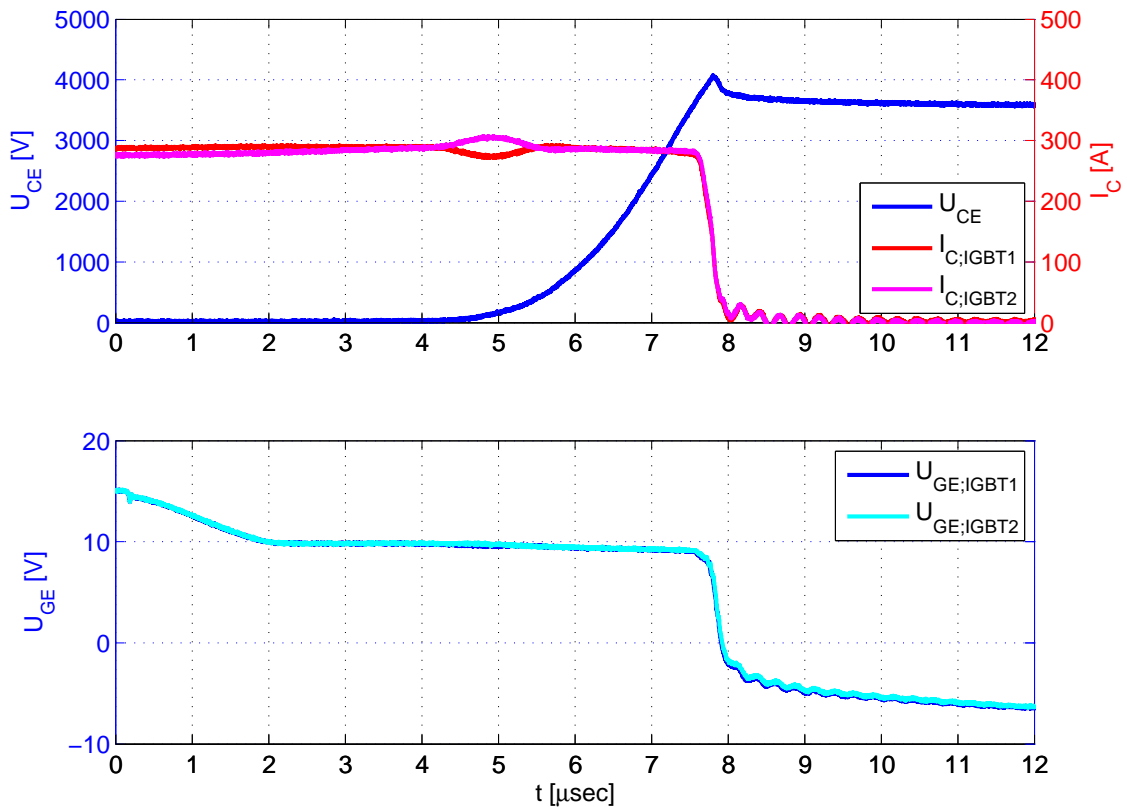


Abbildung 7.19.: Messung: Abschaltverhalten von selektierten 6,5 kV - 600 A IGBTs (FZ600R65KF1) in Parallelschaltung. Anstoßen der Raumladungszone während der Stromflanke. Keine Stromfehlverteilung während des Abschaltens – Oben: Kollektor-Emitter Spannung und Kollektorstrom; Unten: Gatespannung am Ausgang der Ansteuerungsschaltung.

Üblicherweise erfolgt die Selektion parallelgeschalteter IGBTs anhand ihrer *Pinch Off* Spannung<sup>1</sup> und ihrer Sättigungsspannung ( $U_{CE,Sat}$ ) im Durchlass. Abbildung 7.19 zeigt das Abschaltverhalten von zwei parallelgeschalteten IGBTs, welche anhand der zwei genannten Eigenschaften selektiert sind. Um den Abschaltvorgang einzuleiten,

<sup>1</sup>Gate-Emitter Spannung, bei der der n-Leitende Kanal der p-Wanne abgeschnürt ist und der IGBT bei Nennstrom gerade noch im aktiven Bereich betrieben wird.



wird ein Gatewiderstand von  $26 \Omega$  pro IGBT von einer Spannung von  $15 \text{ V}$  auf  $-10 \text{ V}$  geschaltet. Bei diesem Betriebspunkt stößt die Raumladungszone beider IGBTs erst während der Stromflanke an die Feldstopp-Schicht an. Auf Grund des *Self Turn Off* Effektes, sinkt die Gate-Emitter Spannung von IGBT1 und IGBT2 im gleichem Maße. Es tritt keine Stromfehlverteilung auf.

Die Ergebnisse zum *Self Turn Off* Effekt und die Ereignisse beim Anstoßen an die Feldstopp-Schicht, bei dem ein Übergang vom dreieckförmigen zum trapezförmigen Feldverlauf auftritt, können auf die Parallelschaltung übertragen werden. Die Stromfehlverteilung tritt auf, wenn drei Bedingungen erfüllt sind. Erstens muss ein IGBT mit der Raumladungszone an die Feldstopp-Schicht anstoßen, bevor die Kollektor-Emitter Spannung die Zwischenkreisspannung erreicht. Zweitens muss jeder IGBT mit einem eigenen Gatewiderstand beschaltet sein. Die dritte Bedingung ist, dass die Gate-Emitter Spannungen der IGBTs in der Nähe der Schwellspannung liegen muss.

Bei Änderung des Betriebspunktes aus der Messung aus Abbildung 7.19 kann es zu einer Stromfehlverteilung beim Abschalten der selektierten IGBTs führen. Dazu wurde die Zwischenkreisspannung auf  $4500 \text{ V}$  und der Gateentladewiderstand auf  $35 \Omega$  erhöht, um ein Anstoßen an die Feldstopp-Schicht während der Spannungsflanke zu gewährleisten. Weiterhin wurde die Sperrschichttemperatur auf  $0^\circ\text{C}$  abgesenkt. Durch diese Maßnahme befindet sich weniger Plasma im Bauelement und die Feldaufteilung beim Abschalten ist weniger ausgeprägt.

Abbildung 7.20 zeigt die Stromfehlverteilung der selektierten IGBTs unter dem genannten Betriebspunkt. Zum besseren Verständnis wird in Abbildung 7.21 eine Zeichnung der elektrischen Feldstärke in der  $n^-$ -Basis aufgeführt. Zum Zeitpunkt  $t_0$  beginnt der Abschaltvorgang. Bis zum Zeitpunkt  $t_1$  ist der Verlauf der Gate-Emitter Spannung von IGBT1 und IGBT2 identisch. Somit ist auch das Maximum der elektrischen Feldstärke auf dem gleichen Wert. Die Kollektorströme verlaufen ebenfalls identisch. Bei Zeitpunkt  $t_2$  erreicht die Raumladungszone von IGBT1 die Feldstopp-Schicht und das elektrische Feld dieses IGBTs beginnt trapezförmig zu werden. Das elektrische Feld von IGBT2 verbleibt hingegen dreieckförmig. Durch den trapezförmigen Feldverlauf von IGBT1 führt ein weiterer Anstieg der Kollektor-Emitter Spannung nun zu einem geringeren Anstieg der Raumladungszone. Somit wird weniger Ladung aus dem Bauelement ausgeräumt. Die Löcherkonzentration in der Raumladungszone sinkt. Es resultiert ein geringerer Gradient der elektrischen Feldstärke und somit ein Rückgang des Maximums des elektrischen Feldes (Zeitpunkt  $t_3$ ). Dies führt zu einem negativen Strom durch die Millerkapazität, welche

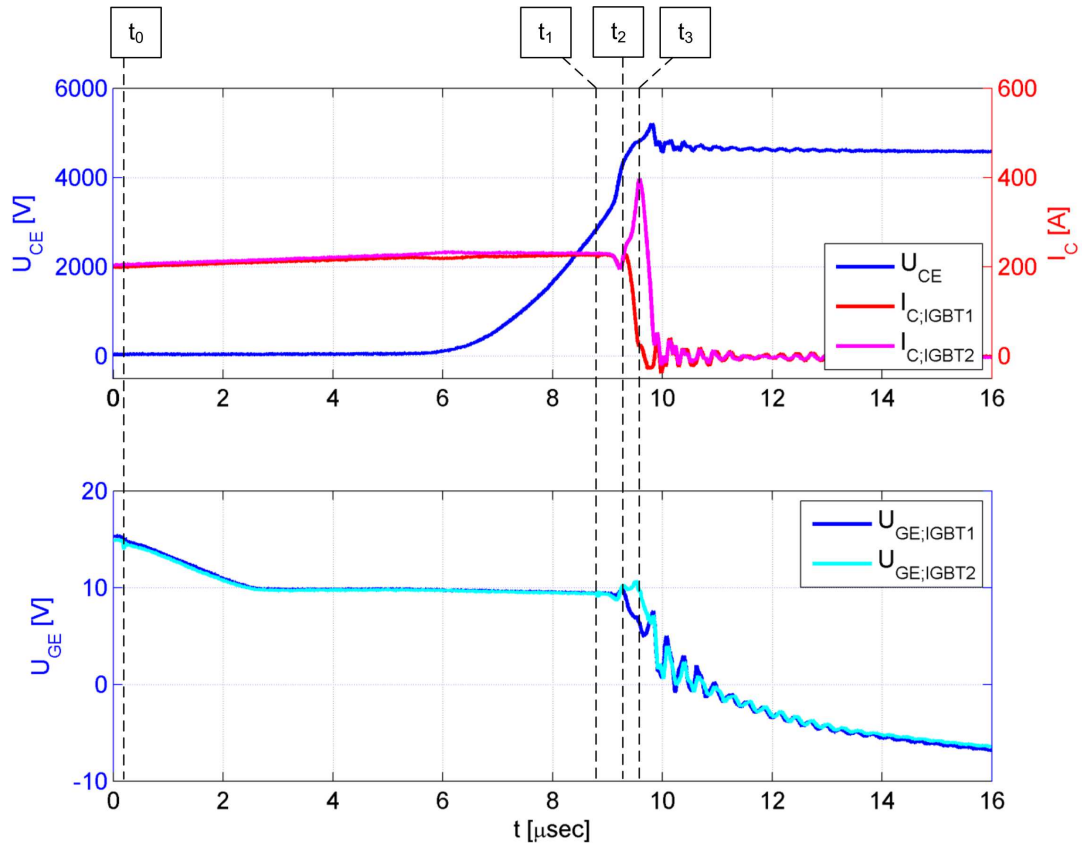


Abbildung 7.20.: Messung: Abschaltverhalten von selektierten 6,5 kV - 600 A IGBTs (FZ600R65KF1) in Parallelschaltung. Stromfehlverteilung bei  $t_3$  – Oben: Kollektor-Emitter Spannung und Kollektorstrom; Unten: Gatespannung am Ausgang der Ansteuerungsschaltung

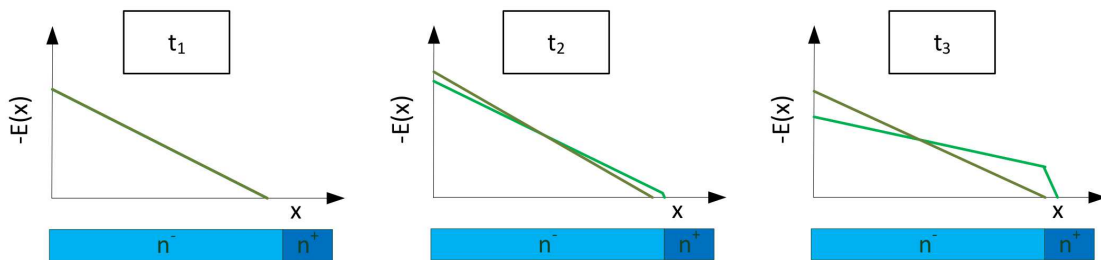


Abbildung 7.21.: Zeichnungen: Feldverlauf zu den Zeitschritten  $t_1$ ,  $t_2$  und  $t_3$  zu Abbildung 7.20. Grün: IGBT1, Olivgrün: IGBT2

die Gate-Emitter Kapazität entlädt. Die Gate-Emitter Spannung von IGBT1 sinkt (*Self Turn Off* Effekt von IGBT1 bei  $t_2$ ). Durch die Stromquellencharakteristik der induktiven Last muss IGBT2 den Kollektorstrom von IGBT1 übernehmen. Eine Erhöhung der Löcherkonzentration in der Raumladungszone von IGBT2 ist die Folge. Neben dem Gradienten der elektrischen Feldstärke steigt gleichzeitig auch das Maximum der elektrischen Feldstärke an, dies führt zu einem positiven Strom durch die Millerkapazität. In Folge dessen wird die Gate-Emitter Kapazität geladen und die

Gate-Emitter Spannung steigt an. Da das Gate des zweiten IGBTs noch im Eingriff ist, führt diese Anhebung zu einer Erhöhung des Kollektorstromes. Auf Grund der Mitkopplung des zweiten IGBTs kann dieser zum Zeitpunkt  $t_3$  den Kollektorstrom von IGBT1 übernehmen.

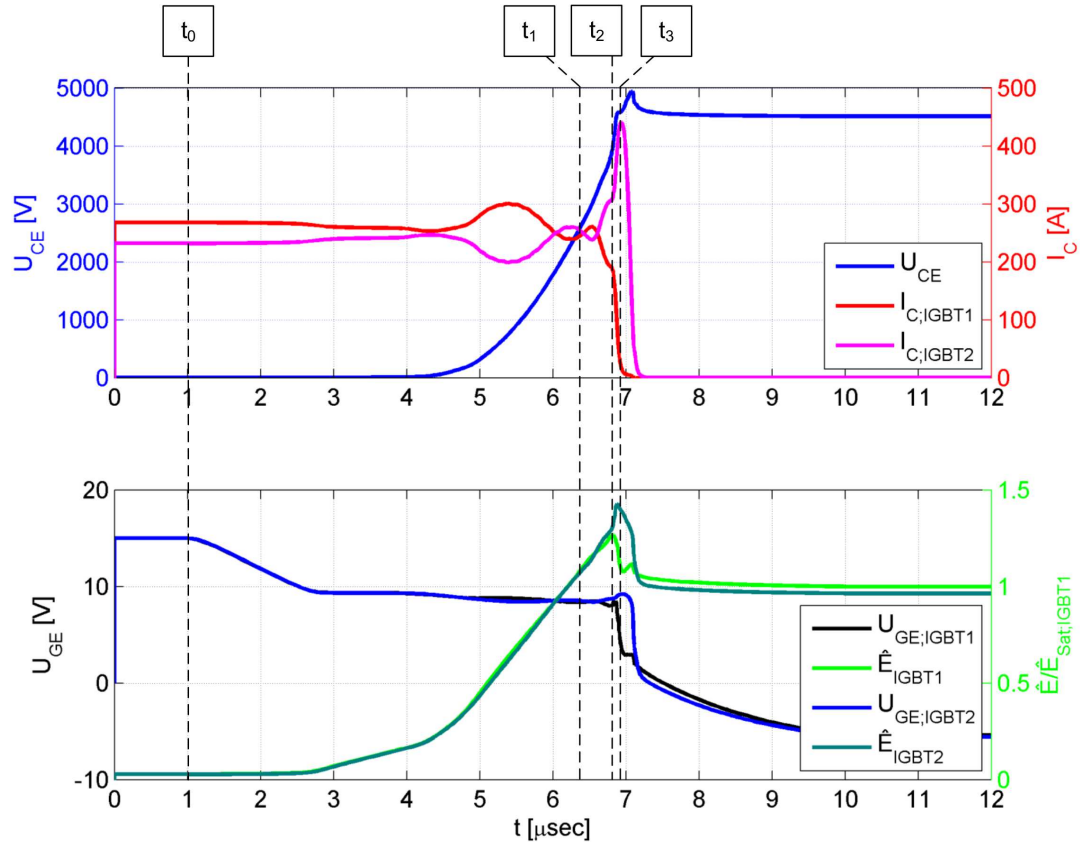


Abbildung 7.22.: Simulation: Abschaltverhalten von parallelgeschalteten 6,5 kV IGBTs: Stromfehlverteilung bei  $t_3$  – Oben: Kollektor-Emitter Spannung und Kollektorstrom; Unten: Gatespannung und räumliches Maximum des elektrischen Feldes

Zur Bestätigung dieser Annahmen, wurde eine Simulation durchgeführt (Abbildung 7.22). Um den beschriebenen Effekt der Stromfehlverteilung einer Parallelschaltung zu erreichen, wurde für die Simulation die n-Basis von IGBT1 um 8 % reduziert. Der Gradient der elektrischen Feldstärke zu den verschiedenen Zeitpunkten aus Abbildung 7.22 ist in Abbildung 7.23 dargestellt. Zum Zeitpunkt  $t_0$  beginnt der Abschaltvorgang. Zum Zeitpunkt  $t_1$  ist das Maximum der elektrischen Feldstärke und der Gradient der elektrischen Feldstärke identisch. IGBT1 erreicht durch die reduzierte Länge der n-Basis zum Zeitpunkt  $t_2$  die Feldstopp-Schicht und der Verlauf der elektrischen Feldstärke wird trapezförmig. Wie vorher beschrieben wird der Gradient der elektrischen Feldstärke in der n-Basis kleiner. Gleichzeitig sinkt auch

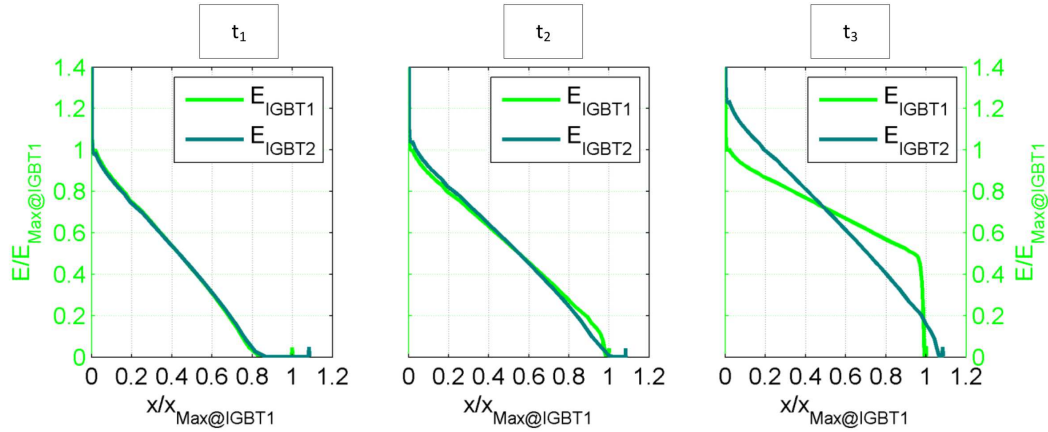


Abbildung 7.23.: Simulation: Ausschaltverhalten von parallelgeschalteten 6,5 kV IGBTs: Feldverlauf zu den Zeitschritten  $t_1$ ,  $t_2$  und  $t_3$  zu Abbildung 7.22 – Grün: IGBT1, Olivgrün: IGBT2

das Maximum der elektrischen Feldstärke und führt zu einem negativen Strom durch die Millerkapazität, welcher die Gate-Emitter Kapazität entlädt (Zeitpunkt  $t_2$ ). Der zweite IGBT hat zum Zeitpunkt  $t_2$  noch einen dreieckförmigen Feldverlauf und muss auf Grund der induktiven Last den Kollektorstrom von IGBT1 übernehmen. Die dadurch entstehende höhere Löcherkonzentration führt zu einem steileren Gradienten des elektrischen Feldes. Gleichzeitig steigt das Maximum des elektrischen Feldes zum Zeitpunkt  $t_2$ , was zu einem positiven Strom durch die Millerkapazität führt und die Gate-Emitter Kapazität auflädt. Durch den daraus resultierenden Anstieg der Gate-Emitter Spannung von IGBT2 kann dieser den kompletten Kollektorstrom von IGBT1 zum Zeitpunkt  $t_3$  übernehmen.

Die Stromfehlverteilung kann verhindert werden, indem die parallelgeschalteten IGBTs mit einem höheren Gateentladestrom abgeschaltet werden. Somit stößt die Raumladungszone erst während der Stromflanke an die Feldstopp-Schicht an. Durch den *Self Turn Off* Effekt kommt es hierbei – wie gezeigt – zu keiner Stromfehlverteilung.

## 7.5. Konsequenzen für IGBT Ansteuerungsschaltungen

Die Ergebnisse dieser Arbeit haben eine hohe Relevanz für IGBT Ansteuerungsschaltungen. Es wurde gezeigt, dass eine Abschaltung des Gatestromes während der Spannungsflanke nicht als Überspannungsbegrenzung funktioniert. Damit die Überspannung begrenzt werden kann, bedarf es einer hochdynamischen Anhebung der Gate-Emitter Spannung, um dem *Self Turn Off* Prozess entgegenzuwirken. Die zweite Überspannungsspitze, welche entsteht, wenn die Raumladungszone während

der Stromflanke an die Feldstopp-Schicht anstößt, kann nicht beherrscht werden, da durch den *Self Turn Off* Prozess die Gate-Emitter Spannung bereits weit unterhalb der Schwellspannung gefallen ist. Um diese zweite Überspannungsspitze zu beherrschen, ist ein softeres IGBT-Design erforderlich. Trotzdem sorgt der *Self Turn Off* Prozess für ein sicheres Abschalten des IGBTs, auch wenn ansteuerseitig ein großer Gateentladewiderstand gewählt wird.

## 8. Zusammenfassung

Der Vorteil von MOS-gesteuerten Transistoren im Gegensatz zu Thyristorstrukturen ist die aktive Beeinflussung der Spannungs- und Stromflanke. Dies liegt begründet in der Millerkapazität. Um aktiv das Schaltverhalten beeinflussen zu können, ist ein tiefgehendes Verständnis der Schaltvorgänge notwendig. In der vorliegenden Arbeit werden anhand von Ersatzschaltbildern die Abschaltvorgänge von IGBT und MOSFET analysiert. Verwendet man das Ersatzschaltbild bei der Analyse der Vorgänge des IGBTs, so kann das Schaltverhalten nicht zufriedenstellend erklärt werden. Maßgeblich wird dies bedingt durch die Spannungsabhängigkeit der hilfsweise verwendeten Kapazität, welche das Ausräumen des Plasmas nachbildet. Da der MOSFET ein unipolares Bauelement ist, wird diese Hilfskapazität hingegen nicht benötigt. Hierbei kann mit Hilfe des verwendeten Ersatzschaltbildes das Abschaltverhalten vollumfänglich erklärt werden.

Ein weiterer Grund, weshalb das Ersatzschaltbild beim IGBT an seine Grenzen stößt, ist die Auswirkung der Millerkapazität. Beim Abschaltvorgang wird durch den Gateentladestrom die Millerkapazität umgeladen. Hierdurch lässt sich beim MOSFET ein festes  $du_{DS}/dt$  und ein festes  $d\hat{E}/dt$  einstellen. Im Gegensatz dazu stellt der Gateentladestrom beim IGBT nur ein festes  $d\hat{E}/dt$  ein und dies steuert indirekt das  $du_{CE}/dt$ . Grund für die indirekte Verkopplung zwischen  $d\hat{E}/dt$  und  $du_{CE}/dt$  ist die Feldaufteilung während des Abschaltvorganges. Dadurch ist das Maximum der elektrischen Feldstärke während der Spannungsflanke höher als im stromlosen Zustand. Durch das Abflachen des elektrischen Feldes während der Stromflanke, sinkt auch das räumliche Maximum der elektrischen Feldstärke, während das  $du_{CE}/dt$  noch positiv ist. Dies sorgt für einen negativen Strom durch die Millerkapazität, welche die Gate-Emitter Kapazität zusätzlich zum Gatestrom entlädt. Die genannten theoretischen Zusammenhänge konnten in der vorliegenden Arbeit nachgewiesen werden. So wurde gezeigt, dass das Abschalten des Gatestromes während der Spannungsflanke sicher zum Ausschalten des IGBTs führt. Durch den unipolaren Charakter und die somit fehlende Feldaufteilung gibt es ein vergleichbares Verhalten beim MOSFET nicht. Eine Reduzierung des Gatestromes gegen Ende der Spannungsflanke führt beim MOSFET zu einer Reduzierung der Stromflanke und kann daher als Überspannungsbegrenzung eingesetzt werden. Dieses Ergebnis zeigt, dass im Fall des IGBTs eine Reduktion des Gateentladestromes nicht ausreichend

ist um die Überspannung zu vermindern. An dieser Stelle muss die Gate-Emitter Spannung aktiv angehoben werden.

Auch im Kurzschlussfall II konnte der soeben beschriebene Effekt nachgewiesen werden. Nach der dynamischen Überstromspitze sinkt das  $d\hat{E}/dt$  während der IGBT entsättigt und Spannung aufnimmt. Dies führt auch hier zu einem negativen Strom durch die Millerkapazität. Je nach Ausprägung dieses Stromes und Einstellung der Ansteuerungsschaltung können die genannten Vorgänge auch zum selbständigen Abschalten des IGBTs führen, obwohl steuerungsseitig der Gatestrom noch positiv ist. Dieser Effekt wird *Self Turn Off* Effekt genannt.

Ein weiterer Ansatz, das Schaltverhalten von MOS-gesteuerten Bauelementen aktiv zu beeinflussen ist es, die Verzugszeit zwischen dem Beginn des Abschaltvorganges und dem Anstieg der Spannungsflanke zu reduzieren. Dies lässt sich durch Umschalten von Gateentladewiderständen realisieren. In der Arbeit erfolgte ein Vergleich mit einer einfachen Widerstandssteuerung und der genannten Widerstandsumschaltung, wobei der Gateentladewiderstand während der Spannungsflanke den gleichen Wert hatte. Da beim IGBT mit dem Gateentladestrom nur das  $d\hat{E}/dt$  eingestellt wird und indirekt das  $du_{CE}/dt$ , zeigte sich bei den Ergebnissen, dass sich unter Reduzierung der Verzugszeit ein steileres  $du_{CE}/dt$  einstellt. Beim MOSFET hingegen hat die Verkürzung der Verzugszeit keinen Einfluss auf den Anstieg der Spannungsflanke.

Ein weiteres Beispiel, dass der Gateentladestrom nicht das  $du_{CE}/dt$  einstellt, zeigt das Abschaltverhalten bei verschiedenen Sperrschichttemperaturen beim IGBT. Aus den durchgeführten Messungen konnte während des Schaltvorganges ein gleicher Wert des Millerplateaus beobachtet werden. Dementsprechend ist auch das  $d\hat{E}/dt$  identisch, wobei das  $du_{CE}/dt$  unterschiedlich ist. Die Gründe hierfür stellen sowohl die unterschiedlichen Driftgeschwindigkeiten der Elektronen und Löcher bei unterschiedlichen Temperaturen, als auch die höhere Plasmakonzentration im Bauelement dar. Die genannten Gegebenheiten wurden analytisch hergeleitet. Die Ergebnisse zeigen, dass der Gradient der elektrischen Feldstärke mit steigender Sperrschichttemperatur steigt. Zudem sinkt die zeitliche Änderung der Weite der Raumladungszone, während das  $d\hat{E}/dt$  identisch ist. Aus diesen Erkenntnissen folgt, dass das  $du_{CE}/dt$  bei steigender Sperrschichttemperatur absinkt.

Um die Stromtragfähigkeit in den Anwendungen zu erhöhen, ist es möglich, IGBTs parallel zu schalten. Diese IGBTs werden für den Betrieb nach Sättigungsspannung und *Pinch Off* Spannung selektiert. Trotz dieser Selektion kann es unter bestimm-

ten Voraussetzungen zu einer kompletten Stromfehlverteilung beim Abschalten von Feldstopp-IGBTs kommen. Grund hierfür ist das Anstoßen der Raumladungszone an die Feldstopp-Schicht eines der parallelgeschalteten IGBTs während der Spannungsflanke. Durch dieses Anstoßen reißt der Kollektorstrom des IGBTs ab und auf Grund des *Self Turn Off* Effektes fällt die Gate-Emitter Spannung auf Werte unterhalb der Schwellspannung. Auf Grund eines *Self Turn On* Effektes wird die Gate-Emitter Spannung des parallelgeschalteten IGBTs angehoben. Dieser kann nun den kompletten Kollektorstrom des ersten IGBTs übernehmen.

Die Arbeit zeigt, dass für das allgemeine Grundverständnis der Schaltvorgänge beim IGBT ein Ersatzschaltbild sehr hilfreich sein kann. Für ein tiefgreifendes Verständnis einzelner Effekte sowie eine detaillierte Analyse des Schaltverhaltens ist diese Darstellungsweise jedoch weniger geeignet. Es konnte anhand verschiedener Problemstellungen aufgezeigt werden, dass es hierbei von Vorteil ist, das Abschaltverhalten von IGBTs direkt mit Hilfe der Feldstärke zu analysieren. Dabei kann die dreidimensionale Struktur des IGBTs auf eine Dimension reduziert werden.

Nicht betrachtet wurde in dieser Arbeit die Wirkung der bipolaren Ladungsträger auf das Einschalten. Dies könnte ein Thema für zukünftige Arbeiten sein.



## A. Messung

Die Messungen für das Einschalt- und Ausschaltverhalten wurden an einem Hochspannungsprüfplatz (vgl. Abbildung 3.1) durchgeführt. Das Einschaltverhalten wurde anhand eines Doppelpulses bestimmt. Das Ausschaltverhalten wurde hingegen mit einem Einfachpuls durchgeführt. Folgende Messmittel standen dabei zur Verfügung:

- Verwendetes Oszilloskop: LeCroy Wavesurfer 64Xs-A
- Messung des Gatestroms: Pearson<sup>TM</sup> Current Monitor 2878
- Messung des Kollektorstroms: PEM CWT 60B Rogowskispule
- Messung der Gate-Emitter Spannung: LeCroy PP008 10:1 Tastkopf
- Messung der Kollektor-Emitter Spannung: PMK-PHVS0662-L 1000:1 Tastkopf

### A.1. Treiberschaltung der einfachen Widerstandsansteuerung

Die in Abbildung A.1 dargestellte Prinzipschaltung zeigt die Treiberschaltung für die in der Arbeit durchgeführten Messungen zum Einschaltverhalten, Ausschaltverhalten und Kurzschlussfall. Die Versorgungsspannung wird potentialfrei über einen Übertrager bereitgestellt. Nach Gleichrichtung und Glättung werden über DC/DC Wandler zwei 15 V Spannungen erzielt. Durch die Serienschaltung der Spannungsquellen kann sowohl zum Einschalten die positive 15 V Spannung als auch die negative 15 V Spannung zum Abschalten des IGBTs generiert werden. Für den LWL-Empfänger und die Steuerungseinheit wird aus den positiven 15 V eine 3,3 V Spannung bereit gestellt. Durch eine übergeordnete Steuerung erhält der Treiber ein Lichtsignal. Dieses wird von der Steuerungseinheit erfasst und der IGBT ein- bzw. ausgeschaltet. Zum Einschalten wird ein 3,3 V Signal von der Steuerungseinheit auf einen MOSFET Treiber geführt. Dieser verstärkt das Signal auf 15 V bzw. 0 V, um den P-Kanal MOSFET ein- bzw. auszuschalten. Damit kann das Gate des IGBTs über den  $R_{G,On}$  geladen werden. Zum Ausschalten des IGBTs benötigt der N-Kanal MOSFET ein Signal zwischen -15 V und 0 V. Zwischen Steuerungseinheit und MOSFET Treiber befindet sich ein *Level Shifter*, welche das 3,3 V bzw. 0 V Signal auf 0 V bzw. -15 V umwandelt. Somit kann über den  $R_{G,Off}$  das Gate des

IGBTs auf  $-15\text{V}$  entladen werden.

Die Treiberschaltung besitzt zum Schutz des IGBTs im Kurzschlussfall eine Gateklemmung (*Gate Clamping*). Dies verhindert beim Entsättigen des IGBTs eine Anhebung des Gates über  $15\text{V}$  hinaus.

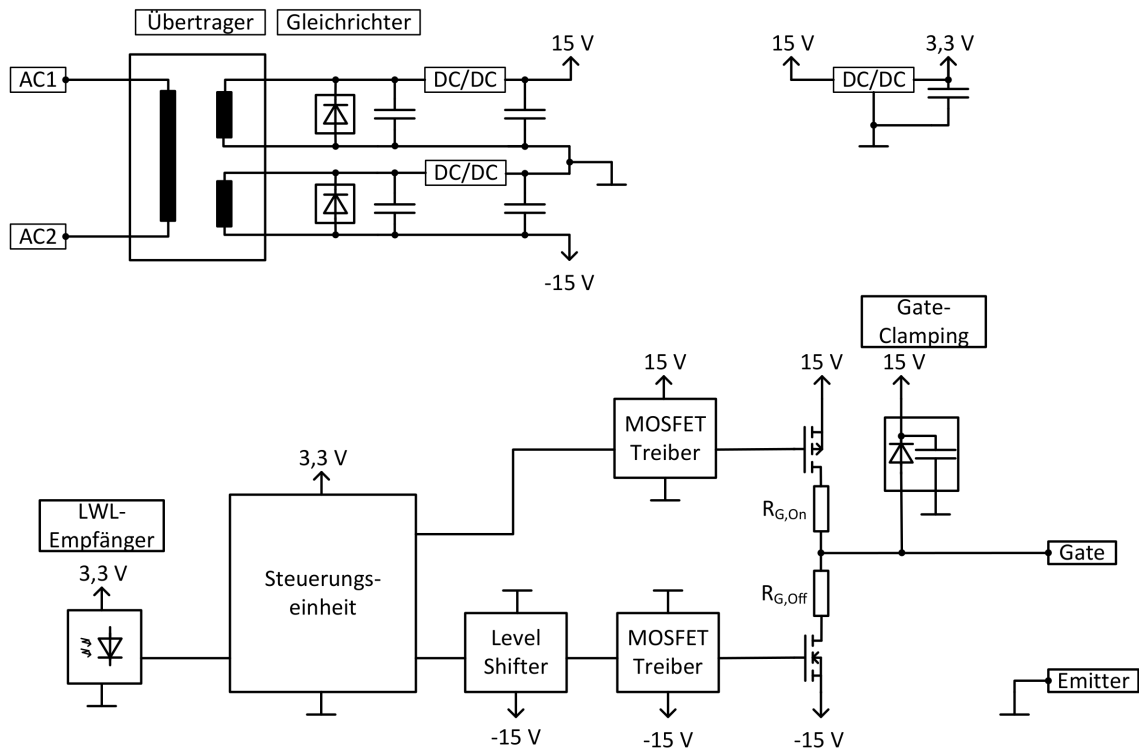


Abbildung A.1.: Prinzipschaltbild des verwendeten Treibers für die Messungen mit einfacher Widerstandssteuerung.

## A.2. Treiberschaltung der Widerstandsumschaltung

Für die Widerstandsumschaltung wurde die Schaltung aus Abbildung A.1 in Abbildung A.2 um einen zweiten Gatewiderstand  $R_{G,Off2}$  und einen N-Kanal MOSFET inklusive Ansteuerung erweitert. Weiterhin kann über einen Spannungsteiler am Kollektorabgriff des Treibers die Kollektor-Emitterspannung mit einem 8 Bit Analog-Digital Wandler abgetastet werden. Das Ergebnis wird an die Steuereinheit zurück gereicht. Dies ermöglicht die Umschaltung der Gatewiderstände je nach Programmierung der Steuereinheit entweder anhand der aktuellen Kollektor-Emitter Spannung oder zeitgesteuert. Bei den Messungen der Widerstandsumschaltung ist zuerst  $R_{G,Off1}$  aktiv. Dieser wird zur Änderung des Gateentladewiderstandes abgeschaltet und  $R_{G,Off2}$  wird aktiv.

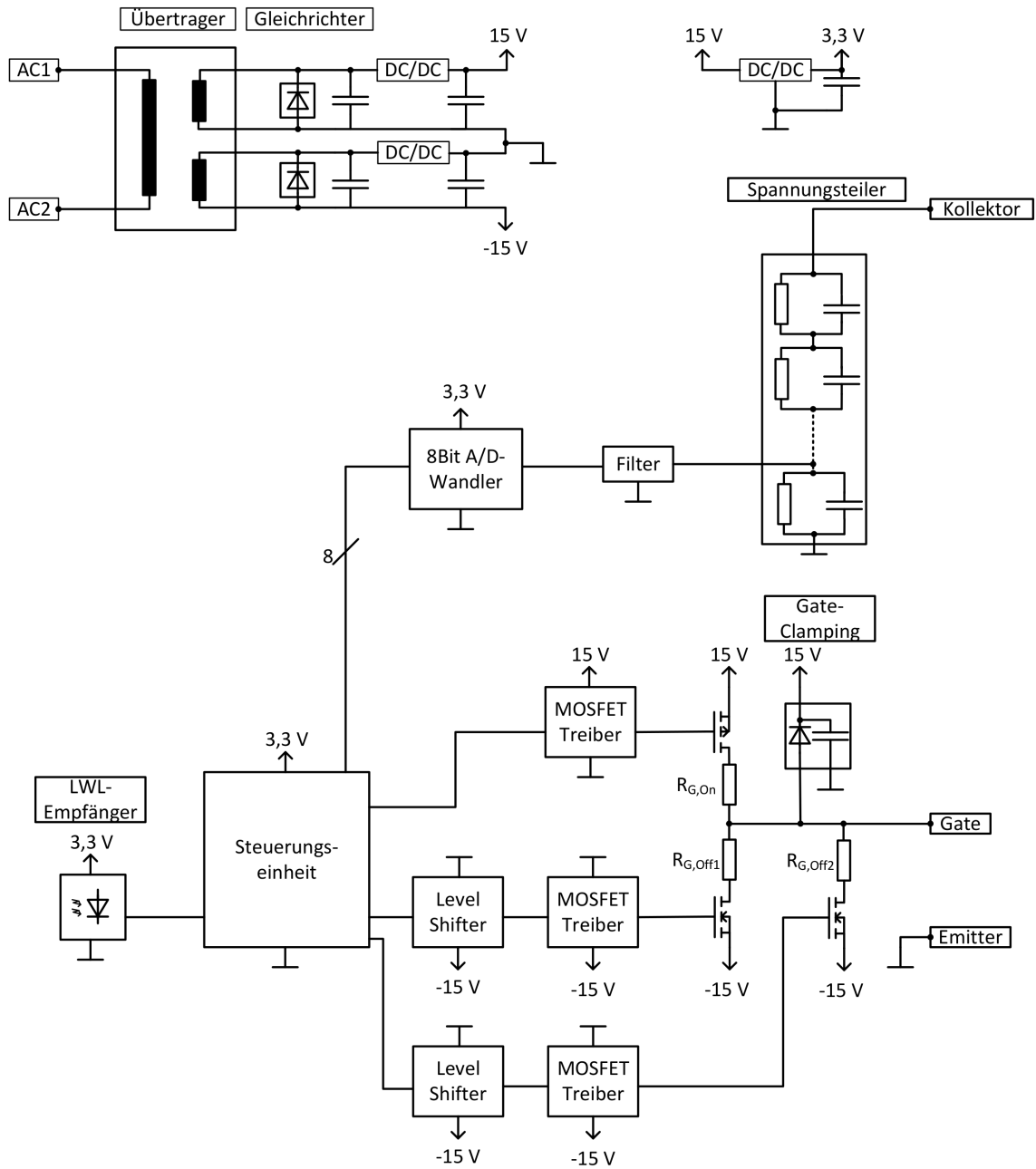


Abbildung A.2.: *Prinzipialschaltbild des verwendeten Treibers für die Messungen mit Widerstandsumschaltung.*

## B. Simulation

### B.1. Schaltbild für das Ausschaltverhalten mit einfacher Widerstandsansteuerung

Abbildung B.1 zeigt das Schaltbild der IGBT bzw. MOSFET Simulationen. Über  $U_d$  wird die Zwischenkreisspannung und über  $I_L$  der abzuschaltende Strom für die Simulation eingestellt. Die Induktivität  $L_{LST}$  fasst die Streuinduktivitäten des Aufbaus zusammen. Die Induktivität an der Diode  $L_D$  beträgt 1 nH und die Gegenkopplungsinduktivität  $L_{GK}$  am Emitter des DUT (*Device Under Test*) beträgt aus Stabilitätsgründen 1 pH. Beim IGBT wird durch Umschalten der Spannungsquelle  $U_{TR}$  von 15 V auf -15 V der Ausschaltvorgang eingeleitet. Beim MOSFET hingegen wird der Ausschaltvorgang mit mit einer Umschaltung von  $U_{TR}$  von 15 V auf 0 V eingeleitet.

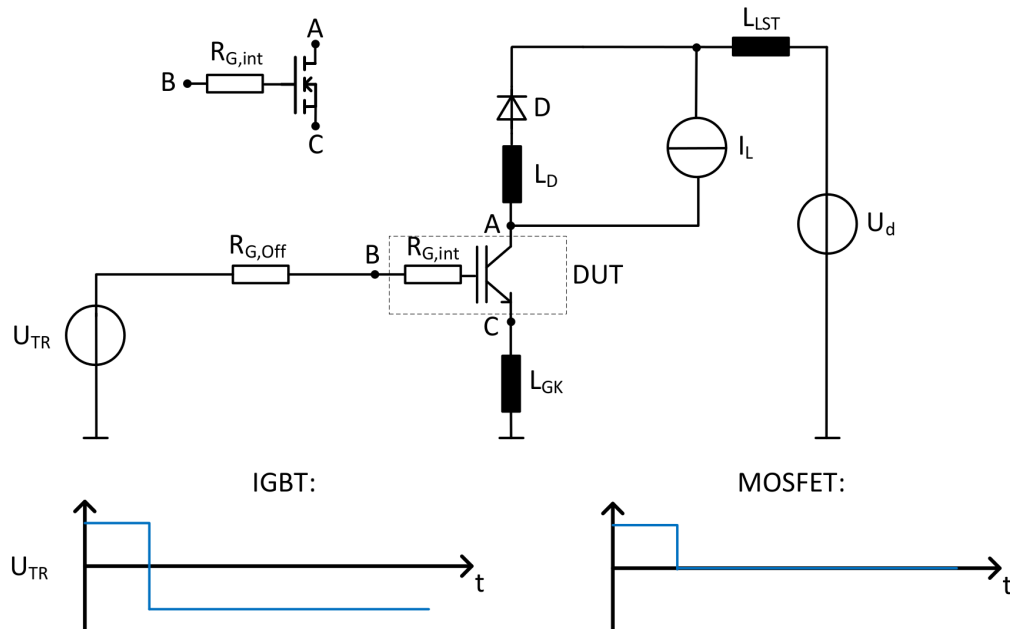


Abbildung B.1.: Simulationsschaltung der einfachen Widerstandsansteuerung beim IGBT bzw. MOSFET.

## B.2. Schaltbild für das Ausschaltverhalten mit Widerstandsumschaltung

Zur Simulation der Widerstandsumschaltung in Abbildung B.2 ergibt sich der aktive Widerstand der ersten Phase aus der Parallelschaltung aus  $R_{G,Off^1}$  und  $R_{G,Off^2}$ . Über die Umschaltung von  $U_{TR1a}$  und  $U_{TR2}$  von 15 V auf -15 V wird der Ausschaltvorgang eingeleitet. Durch Umschalten der Spannungsquelle  $U_{TR1b}$  von 0 V auf 30 V sperrt die Diode  $D_2$  und entkoppelt den Widerstand  $R_{G,Off^2}$  von der Schaltung. Nach dieser Umschaltung ist nur noch der Widerstand  $R_{G,Off^1}$  aktiv. Bei der MOSFET Simulation wird  $U_{TR1a}$  und  $U_{TR1a}$  von 15 V auf 0 V geschaltet. Hierbei ergibt sich wie bei der Simulation des IGBTs ein aktiver Gateentladewiderstand aus der Parallelschaltung von  $R_{G,Off^1}$  und  $R_{G,Off^2}$ . Durch Umschaltung von  $U_{TR1b}$  ist nur noch der Gateentladewiderstand  $R_{G,Off^1}$  aktiv.

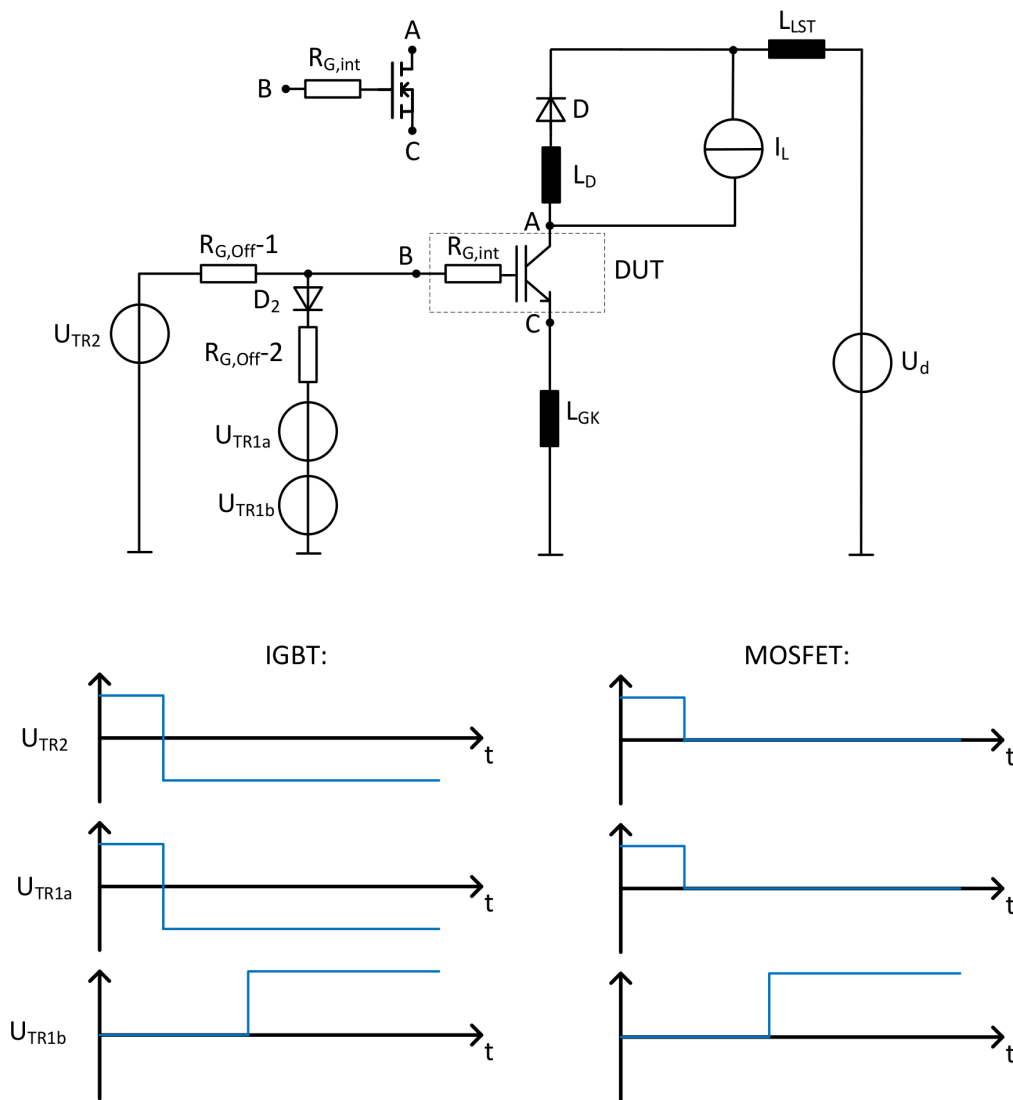


Abbildung B.2.: Simulationsschaltung der Widerstandsumschaltung beim IGBT bzw. MOSFET

### B.3. Schaltbild für die Kurzschlussimulation

Das Schaltbild der Simulation des Kurzschlussverhaltens zeigt Abbildung B.3. Der Kurzschluss wird eingeleitet, indem  $U_{TR2}$  auf 15 V geschaltet wird. Der Kurzschließer  $T_{KS}$  besteht aus zwanzig parallelgeschalteten IGBTs. Die Kurzschlussinduktivität  $L_{KS}$  beträgt 500 nH. Die Streuinduktivität  $L_{LST}$  100 nH. Die Diode  $D_K$  und der Widerstand  $R_K$  (100 m $\Omega$ ) sind fest mit 15 V verbunden und dienen als Gateklemmung. Die Induktivitäten im Gatekreis betragen für  $L_{G1}$  1 nH und für  $L_2$  10 pH. Der Gatewiderstand  $R_G$  wurde für diese Simulation auf 1  $\Omega$  gesetzt.

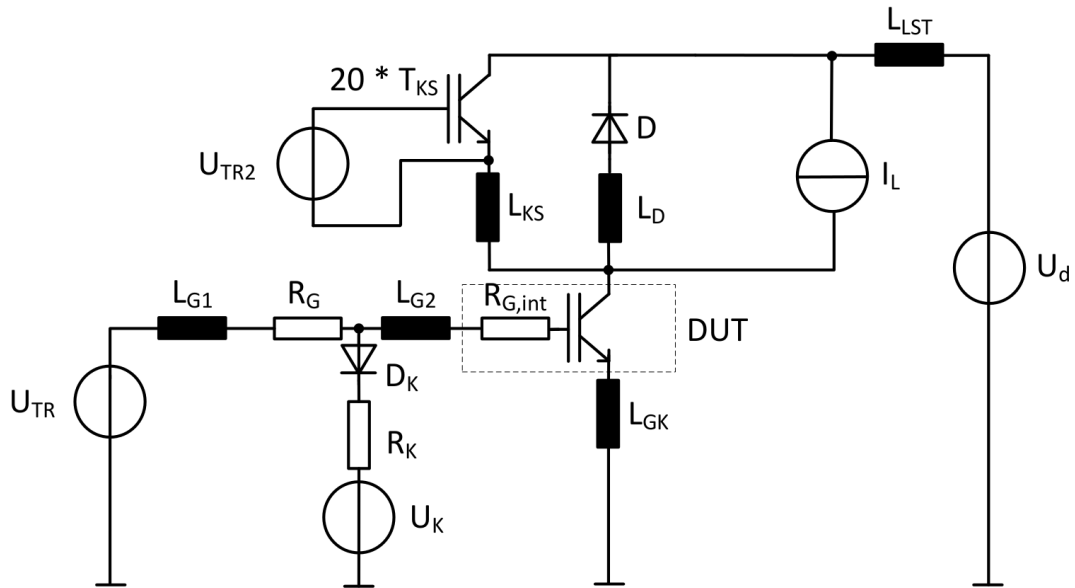


Abbildung B.3.: Simulationsschaltung des Kurzschlussverhaltens beim IGBT

#### B.4. Schnitt durch eine IGBT-Zelle

Abbildung B.4 zeigt eine nicht maßstabgetreue Skizze des verwendeten Simulationsmodells des IGBTs. Die in der Arbeit gezeigten Gradienten der elektrischen Feldstärke und Ladungsträgerverteilungen wurden durch einen Schnitt unterhalb der Gatemetallisierung durch das Bauelement extrahiert. Die Abbildung zeigt eine ungefähre räumliche Anordnung des Schnittes. Diese Gegebenheiten gelten für den MOSFET im gleichem Maße.

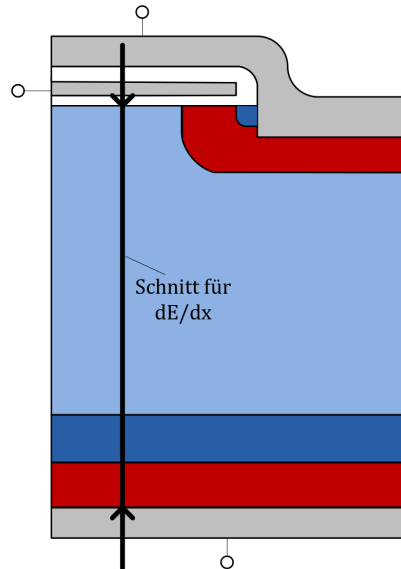


Abbildung B.4.: Skizze des Simulationsmodells mit räumlicher Angabe der gemachten Schnitte zur Extraktion des Gradienten der elektrischen Feldstärke aus der Simulation.

## B.5. Extraktion von Kenngrößen aus Simulationen

In der vorliegenden Arbeit wurde eine analytische Herleitung der Gegebenheiten des Abschaltens bei verschiedenen Sperrschichttemperaturen durchgeführt. Zur Verifikation der analytischen Herleitung werden einige Kenngrößen von Simulationen extrahiert und mit den Ergebnissen der analytischen Herleitung verglichen. Nachfolgend wird die Vorgehensweise beschrieben, wie die Kenngrößen aus den Simulationen entnommen wurden. Der Gradient der elektrischen Feldstärke wird aus der Simulation bei circa der Hälfte der Weite der Raumladungszone extrahiert, da hier der Verlauf des elektrischen Feldes relativ linear ist. Die zeitliche Änderung der Weite der Raumladungszone wird aus dem Gradienten der elektrischen Feldstärke bei zwei nebeneinander liegenden Simulationsschritten ermittelt. Das räumliche Maximum der elektrischen Feldstärke und die zeitliche Änderung der Kollektor-Emitter Spannung werden anhand von zwei Simulationsschritten extrahiert, bei welchen der Strom durch die Raumladungszone circa dem 0,1-fachen des Gesamtstromes entspricht. Abbildung B.5 erläutert das beschriebene vorgehen.



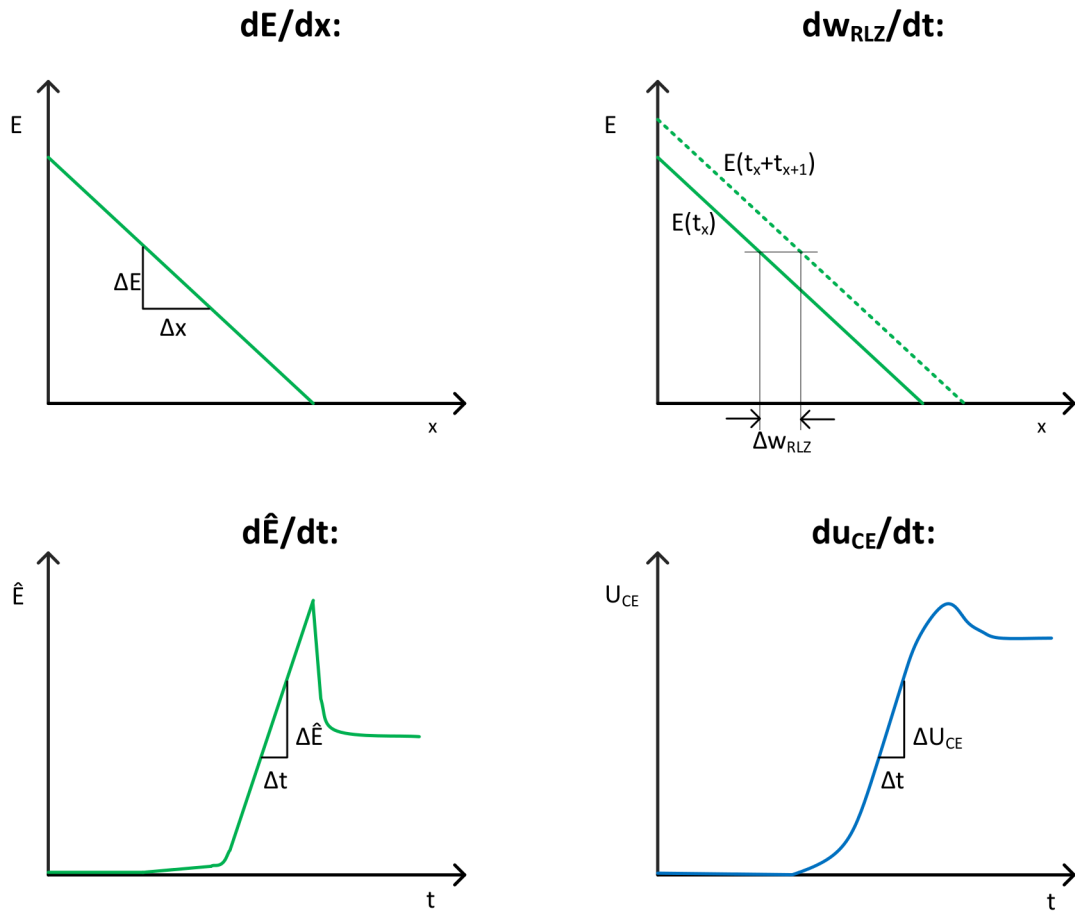


Abbildung B.5.: Extraktion der Simulationsdaten für den Vergleich der analytischen Herleitung.

## Literaturverzeichnis

- [1] ABRAHAM, L. ; BRAMM, G. ; REDDIG, M.: Investigation on IGBT switching process with variable gate charge current. In: *Power Electronics and Applications, 1993., Fifth European Conference on IET*, 1993, S. 323–327
- [2] BAKRAN, M. ; ECKEL, H.-G. ; HELSPER, M. ; NAGEL, A.: Challenges in using the latest generation of IGBTs in Traction Converters. In: *EPE Journal* 15.4 (2005), S. 13–18
- [3] BALIGA, B. J.: *Fundamentals of Power Semiconductor Devices*. Springer, 2008. – ISBN 978-0-387-47313-0
- [4] BASLER, T. ; LUTZ, J. ; BRUECKNER, T. ; JAKOB, R.: IGBT Self-Turn-Off under Short-Circuit Condition. In: *10th International Seminar on Power Semiconductors, Prague, Czech Republic*, 2010
- [5] BOEHMER, Juergen ; ECKEL, Hans-Guenter: Effect of the miller-capacitance during turn-off of IGBTs at different temperatures. In: *International Seminar on Power Semiconductor, Prague, Czech Republic*, 2012
- [6] BOEHMER, Juergen ; SCHUMANN, Joerg ; ECKEL, Hans-Guenter: Negative differential miller capacitance during switching transients of IGBTs. In: *Power Electronics and Applications (EPE 2011), Proceedings of the 2011-14th European Conference on, Birmingham, United Kingdom*, 2011, S. 1–9
- [7] BOEHMER, Juergen ; SCHUMANN, Joerg ; ECKEL, Hans-Guenter: Effect of the miller-capacitance during switching transients of IGBT and MOSFET. In: *Proc. of 15th Inter. Power Electronics and Motion Control Conf. Serbia, Novi Sad, Serbia*, 2012, S. LS6d.3–1 – LS6d.3–5
- [8] BOEHMER, Juergen ; SCHUMANN, Joerg ; FLEISCH, Karl ; ECKEL, Hans-Guenter: Current mismatch during switching due to the self-turn-off effect in paralleled IGBT. In: *Power Electronics and Applications (EPE), 2013 15th European Conference on, Lille, France*, 2013, S. 1–9
- [9] BORTIS, D. ; STEINER, P. ; BIELA, J. ; KOLAR, J. W.: Double-stage Gate Drive Circuit for Parallel Connected IGBT Modules. In: *Dielectrics and Electrical Insulation, IEEE Transactions on* 16 (2009), Nr. 4, S. 1020–1027

- [10] BRUCKMANN, M. ; SOMMER, R. ; FASCHING, M. ; SIGG, J.: Series Connection of High Voltage IGBT Modules. In: *Industry Applications Conference, 1998. Thirty-Third IAS Annual Meeting. The 1998 IEEE, St. Louis, United States of America, Missouri* Bd. 2, 1998, S. 1067–1072
- [11] CHOKHAWALA, Rahul ; CATT, Jamie ; KIRALY, Laszle: A discussion on IGBT short circuit behavior and fault protection schemes. In: *Applied Power Electronics Conference and Exposition, 1993. APEC'93. Conference Proceedings 1993., Eighth Annual, San Diego, United States of America, California* IEEE, 1993, S. 393–401
- [12] CORVASCE, C. ; KOPTA, A. ; VOBECKY, J. ; RAHIMO, M. ; GEISSMANN, S. ; SCHNELL, R.: New 1700V SPT+ IGBT and Diode Chip Set with 175 C Operating Junction Temperature. In: *Power Electronics and Applications (EPE 2011), Proceedings of the 2011-14th European Conference on, Birmingham, United Kingdom* IEEE, 2011, S. 1–10
- [13] DULAU, Laurent ; PONTAROLLO, Serge ; BIOMOND, Anthony ; GARNIER, Jean-Francois ; GIRAUDO, Nicole ; TERASSE, Oliver: A New Gate Drive Integrated Circuit for IGBT Devices With Advanced Protections. In: *Power Electronics, IEEE Transactions on* 21 (2006), Nr. 1, S. 38–44
- [14] ECKEL, H.-G. ; SACK, L.: Optimization of the Short-Circuit behaviour of NPT-IGBT by the Gate Drive. In: *EPE-European Power Electronics and Drives Journal* 6 (1996), Nr. 3, S. 20–26
- [15] ECKEL, Hans-Guenter ; BAKRAN, Mark: Modern high-voltage IGBTs and their turn-off performance. In: *IEEE Industrial Electronics, IECON 2006-32nd Annual Conference on, Paris, France, 2006*, S. 2529–2534
- [16] ECKEL, Hans-Guenter ; FLEISCH, Karl: Turn-Off behaviour of high voltage NPT- and FS-IGBT. In: *Power Electronics and Motion Control Conference, 2008. EPE-PEMC 2008. 13th, Poznan, Poland* IEEE, 2008, S. 48–53
- [17] FINK, Karsten: *Untersuchung neuartiger Konzepte zur geregelten Ansteuerung von IGBTs*, Technische Universitaet Berlin, Diss., 2010
- [18] GEDIGA, S. ; MARQUARDT, R. ; SOMMER, R.: High Power IGBT Converter with new Gate Drive and Protection Circuit. In: *European Conference on Power Electronics and Applications (EPE 2011), Proceedings of the 1995-6th European Conference on, Sevilla, Spain* Bd. 1, 1995, S. 1066–1070

- [19] GERSTENMAIER, Y. C. ; STOISIEK, M.: Switching behaviour of high voltage IGBTs and its dependence on Gate-Drive. In: *Power Semiconductor Devices and IC's, 1997. ISPSD'97., 1997 IEEE International Symposium on*, 1997, S. 105–108
- [20] GROBOVIC, Petar J.: An IGBT Gate Drive for Feed-Forward Control of Turn-on Losses and Reverse Recovery Current. In: *Power Electronics, IEEE Transactions on* 23 (2008), Nr. 2, S. 643–652
- [21] HANDT, K. ; KOEHLER, H. ; HILLER, M. ; SOMMER, R.: Full digital controlled Gate Drive Unit for High Power IGBT. In: *Proceedings. PCIM Europe 2012. International Exhibition and Conference for Power Electronics, Intelligent Motion, Power Quality, Nuremberg, Deutschland, 2012*
- [22] HANDT, Karsten ; KNORR, Romy ; ECKERT, Melanie ; VOIGT, Robin: Fully digitised, quasi-continuous working gate-drive unit for 1200V-IGBT. In: *Power Electronics and Applications (EPE 2013), 15th European Conference on, Lille, France IEEE*, 2013, S. 1–10
- [23] HELSPER, Martin: *Analyse und Verbesserung des Verhaltens von Planar- und Trench-IGBT-Modulen in hart bzw. weich schaltenden Applikationen*, Christian-Albrechts-Universitaet zu Kiel, Diss., 2003
- [24] HUANG, Frank ; FLETT, Fred: IGBT Fault Protection Based on di/dt Feedback Control. In: *Power Electronics Specialists Conference, 2007. PESC 2007, Orlando, United States of America, Florida IEEE*, 2007, S. 1478–1484
- [25] JIN HONG, Kim ; PARK, Dong-Hyun ; JEONG-BIN, Kim ; BONG-HYUN, Kwon: An Active Gate Drive Circuit for High Power Inverter System to Reduce Turn-off Spike Voltage of IGBT. In: *Power Electronics, 2007. ICPE '07. 7th International Conference on, Daegu, Korea, 2007*, S. 127–131
- [26] JOHN, Vinod ; SUH, Bum-Seok ; LIPO, Thomas A.: Fast-Clamped Short-Circuit Protection of IGBT's. In: *Industry Applications, IEEE Transactions on* 35 (1999), Nr. 2, S. 477–486
- [27] KHANNA, Vinod K.: *The Insulated Gate Bipolar Transistor IGBT Theory and Design*. IEEE Press, 2003. – ISBN 0–471–23845–7
- [28] KOPTA, Arnost: *Short-Circuit Ruggedness of High-Voltage IGBTs*, Universitaet Bremen, Diss., 2010

- [29] LASKA, T. ; MUENSTER, M. ; PFIRSCH, F. ; SCHAEFFER, C. ; SCHMIDT, T.: The Field Stop IGBT (FS IGBT) - A New Power Device Concept with a Great Improvement Potential. In: *Power Semiconductor Devices and ICs, 2000. Proceedings. The 12th International Symposium on, Toulouse, France, 2000*, S. 355–358
- [30] LEE, Hwang-Geol ; LEE, Yo-Han ; SUH, Bum-Seok ; HYUN, Dong-Seok: An Improved Gate Control Scheme for Snubberless Operation of High Power IGBTs. In: *Industry Applications Conference, 1997. Thirty-Second IAS Annual Meeting, IAS '97., Conference Record of the 1997 IEEE, New Orleans, Louisiana Bd. 2, 1997*, S. 975–982
- [31] LEE, Jun-Bea ; HYUN, Dong-Seok: Gate Voltage Pattern Analyze for Short-Circuit Protection in IGBT Inverters. In: *Power Electronics Specialists Conference, 2007. PESC 2007. IEEE, 2007*, S. 1913–1917
- [32] LICITRA, Carmelo ; MUSUMECI, Salvatore ; RACITI, Angelo ; GALLUZZO, Agostino U. ; LETOR, Romeo ; MELITO, Maurizio: A New Driving Circuit for IGBT Devices. In: *Power Electronics, IEEE Transactions on* 10 (1995), Nr. 3, S. 373–378
- [33] LOCHER, Ralpf E.: Short Circuit Proof IGBTs Simplify Overcurrent Protection. In: *Industry Applications Society Annual Meeting, 1991., Conference Record of the 1991 IEEE Bd. 2, 1991*, S. 1497–1500
- [34] LUTZ, Josef: *Halbleiter- Leistungsbauelemente*. Springer, 2006. – ISBN 3–540–34206–0
- [35] MATSUDAI, Tomoko ; NAKAGAWA, Akio: Ultra High Switching Speed 600 V Thin Wafer PT-IGBT Based on New Turn-Off Mechanism. In: *Power Semiconductor Devices and ICs, 2002. Proceedings of the 14th International Symposium on, Santa Fe, New Mexico, 2002*, S. 285–288
- [36] MCNEILL, Neville ; SHENG, Kuang ; WILLIAMS, Barry W. ; FINNEY, Stephen J.: Assessment of Off-State Negative Gate Voltage Requirements of IGBT's. In: *Power Electronics, IEEE Transactions on* 13 (1998), Nr. 3, S. 436–440
- [37] MILLAN, J. ; PEREZ-TOMAS, A. ; JORDA, X.: A Cost-Effective High-Voltage P-Channel MOSFET Implemented in a Standard Twin-Tub CMOS Technology: Integrated IGBT Gate Driver. In: *Industrial Electronics, 2005. ISIE 2005*.

- Proceedings of the IEEE International Symposium o, Dubrovnik, Croatia* Bd. 2, 2005, S. 479–484
- [38] MOCHIZUKI, K. ; SUEKAWA, E. ; IURA, S. ; SATOH, K.: Development of 6.5kV class IGBT with wide safety operation area. In: *Power Conversion Conference, 2002. PCC-Osaka 2002. Proceedings of the* Bd. 1, 2002, S. 248–252
- [39] MUSUMECI, S. ; PAGANO, R. ; RACITI, A. ; BELVERDE, G. ; MELITO, M.: A New Gate Circuit Performing Fault Protections of IGBTs During Short Circuit Transients. In: *Industry Applications Conference, 2002. 37th IAS Annual Meeting. Conference Record of the, Pittsburgh, United States of America, Pennsylvania* Bd. 4, 2002, S. 2614–2621
- [40] NGUYEN, M. N. ; CASSEL, R. L. ; DELAMARE, J. E. ; PAPPAS, G. C.: Gate Drive for High Speed, High Power IGBTs. In: *Pulsed Power Plasma Science, 2001. PPPS-2001. Digest of Technical Papers, Las Vegas, United States of America, Nevada* Bd. 2, 2001, S. 1039–1042
- [41] NICOLAI, Ulrich ; REIMANN, Tobias ; PETZOLD, Juergen ; LUTZ, Josef ; GMBH, SEMIKRON I. (Hrsg.): *Applikationshandbuch IGBT- und MOSFET- Leistungsmodule*. ISLE, 1998. – ISBN 3–932–63324–5
- [42] PEREZ, A. ; JORDA, X. ; GODIGNON, P. ; VELLVEHI, M. ; GALVEZ, J. L. ; MILLAN, J.: An IGBT gate drive integrated circuit with full-bridge output stage and short circuit protections. In: *Semiconductor Conference, 2003. CAS 2003. International* Bd. 2, 2003, S. 240–248
- [43] PFAFFENLEHNER, M. ; LASKA, T. ; MALLWITZ, R. ; MAUDER, A. ; PFIRSCH, F. ; SCHAEFFER, C.: 1700V-IGBT3: Field Stop Trench with Optimized Trench Structure - Trend setting for the High Power Applications in Industry and Traction. In: *Power Semiconductor Devices and ICs, 2002. Proceedings of the 14th International Symposium on, Santa Fe, New Mexico, 2002*, S. 105–108
- [44] PIERRE, Lefrance ; DOMINIQUE, Bergogne ; HERVE, Morel ; BRUNO, Allrad ; JEAN-FRANCOIS, Roche: Fast over-current protection of high power IGBT modules. In: *Power Electronics and Applications, 2005 European Conference on, Dresden, Germany, 2005*, S. 1–10
- [45] PIERSTORF, Steffen ; ECKEL, Hans-Guenter: Different Short Circuit Types of IGBT Voltage Source Inverters. In: *Proceedings. PCIM Europe 2011. International Exhibition and Conference for Power Electronics, Intelligent Motion, Power Quality, Nuremberg, Deutschland, 2011*

- [46] RAHIMO, M. ; KOPTA, A. ; LINDER, S.: Novel Enhanced-Planar IGBT Technology Rated up to 6.5kV for Lower Losses and Higher SOA Capability. In: *Power Semiconductor Devices and IC's, 2006. ISPSD 2006. IEEE International Symposium on, Naples, United States of America, Florida, 2006*, S. 1–4
- [47] REIMANN, T. ; KRUEMMER, R. ; PETZOLDT, J.: Active Voltage Clamping Techniques for Overvoltage Protection of MOS-controlled Power Transistors. In: *EUROPEAN CONFERENCE ON POWER ELECTRONICS AND APPLICATIONS, Trondheim, Norway Bd. 4, 1997*, S. 40–43
- [48] RODRIGUEZ, M. A. ; CLAUDIO, A. ; THEILLIOL, D. ; VELA, L. G.: A New Fault Detection Technique for IGBT Based on Gate Voltage Monitoring. In: *Power Electronics Specialists Conference, 2007. PESC 2007. IEEE, 2007*, S. 1001–1005
- [49] RUEEDI, H. ; KOEHLI, P.: Scale Driver for High Voltage IGBTs. In: *Proceedings. PCIM Europe 1999. International Exhibition and Conference for Power Electronics, Intelligent Motion, Power Quality, Nuremberg, Deutschland, 1999*
- [50] SAIZ, J. ; MERMET, M. ; FREY, D. ; JEANNIN, P. O.: Optimisation and integration of an active clamping circuit for IGBT series association. In: *Industry Applications Conference, 2001. Thirty-Sixth IAS Annual Meeting. Conference Record of the 2001 IEEE, Chicago, United States of America, Illinois Bd. 2, 2001*, S. 1046–1051
- [51] SCHLAPBACH, Ulrich: Dynamic Paralleling Problems in IGBT Module Construction and Application. In: *Integrated Power Electronics Systems (CIPS), 2010 6th International Conference on, Nuremberg, Germany, 2010*, S. 1–7
- [52] SCHROEDER, Dierk: *Leistungselektronische Bauelemente*. Springer Berlin Heidelberg New York, 2006. – ISBN 3–540–28728–0
- [53] *Kapitel Elektrische Belastung der Leistungshalbleiter beim Schalten*. Hans-Guenter Eckel, Juergen Boehmer, Steffen Pierstorf. In: SCHROEDER, Dierk: *Leistungselektronische Schaltungen, Funktion, Auslegung und Anwendung*. Springer Vieweg, 2012. – ISBN 978–3–642–30103–2, S. 873–890
- [54] SCHUMANN, Joerg ; PIERSTORF, Steffen ; ECKEL, Hans-Guenter: Influence of the Gate Drive on the Short-Circuit Type II and Type III Behavior of HV-IGBT. In: *Proceedings. PCIM Europe 2010. International Exhibition and Conference for Power Electronics, Intelligent Motion, Power Quality, Nuremberg, Deutschland, 2010*

- [55] SUN, Yaxiu ; SUN, Li ; ESMAELI, Abdolreza ; ZHAO, Ke: A Novel Three Stage Drive Circuit for IGBT. In: *Industrial Electronics and Applications, 2006 1ST IEEE Conference o, Singapore, 2006*, S. 1–6
- [56] TAKAHASHI, H. ; HARUGUCHI, H. ; HAGINO, H. ; YAMADA, T.: Carrier Stored Trench-Gate Bipolar Transistor (CSTBT) - A Novel Power Device for High Voltage Application. In: *Power Semiconductor Devices and ICs, 1996. ISPSD '96 Proceedings., 8th International Symposium on, Maui, Hawaii, 1996*, S. 349–352
- [57] THALHEIM, Jan: *Control Strategies for Balancing of Series and Parallel Connected IGBT/Diode Modules*, Swiss Federal Institute of Technology Zuerich, Diss., 2003
- [58] THALHEIM, Jan: Chipset for Flexible and Scalable High-Performance Gate Drivers for 1200 V- 6500V IGBTs. In: *Power Semiconductor Devices and IC's, 2008. ISPSD '08. 20th International Symposium on, Orlando, United States of America, Florida, 2008*, S. 1907–200
- [59] VOLKE, Andreas ; HORNKAMP, Michael: *IGBT Modules, Technologies, Driver and App.* Infineon Technologies AG, Munich, 2011. – ISBN 978–3–00–032076–7
- [60] WEIS, B. ; BRUCKMANN, M.: A New Gate Driver Circuit for Improved Turn-Off Characteristics of high Current IGBT Modules. In: *Industry Applications Conference, 1998. Thirty-Third IAS Annual Meeting. The 1998 IEEE, St. Louis, United States of America, Missouri, 1998 ( 2)*, S. 1073–1077
- [61] WINTRICH, Arendt ; NICOLAI, Ulrich ; TURSKY, Werner ; REIMANN, Tobias ; GMBH, SEMIKRON I. (Hrsg.): *SEMIKRON Applikationshandbuch Leistungshalbleiter.* ISLE2010, 2010. – ISBN 978–3–938843–56–7



## Thesen

1. Der Grund der guten Steuerbarkeit der Spannungsflanke bei IGBTs und MOSFETs ist die sogenannte Millerkapazität. Diese koppelt den Kollektor bzw. den Drain zurück auf das Gate.
2. Der Gatestrom steuert das Maximum der elektrischen Feldstärke und, anders als beim MOSFET, indirekt die Spannungsflanke beim Abschalten von IGBTs.
3. Auf Grund des Löcherstromes in der Raumladungszone beim Abschalten von IGBTs kommt es, anders als beim MOSFET, zur Feldaufteilung.
4. Durch die Feldaufteilung ist sowohl der Gradient der elektrischen Feldstärke als auch das Maximum des elektrischen Feldes höher als im ausgeschalteten Zustand.
5. Kommutiert der Laststrom beim Abschalten in die Freilaufdiode, sinken der Kollektorstrom und gleichzeitig das Maximum des elektrischen Feldes. Dies führt zum *Self Turn Off* Prozess.
6. Beim *Self Turn Off* Prozess fließt ein negativer Strom durch die Millerkapazität und entlädt die Gate-Emitter Kapazität zusätzlich zum Gatestrom.
7. Als Überspannungsbegrenzung von IGBTs ist es auf Grund des *Self Turn Off* Prozesses nicht ausreichend, den Gatestrom während der Schaltflanke zu reduzieren.
8. Für eine wirkungsvolle Überspannungsbegrenzung muss dem *Self Turn Off* Prozess durch hochdynamische Anhebung der Gate-Emitter Spannung entgegen gewirkt werden.
9. Stößt die sich ausbreitende Raumladungszone an die kollektorseitige  $n^+$ -Schicht von Feldstopp-IGBTs wird der dreieckförmige Feldverlauf trapezförmig. Geschieht dieser Übergang während der Stromflanke, entsteht eine zweite Überspannungsspitze. Diese kann auf Grund des *Self Turn Off* Prozesses von der Überspannungsbegrenzung nicht beherrscht werden.
10. Eine Analyse der auftretenden Effekte beim Abschalten von IGBTs anhand von Ersatzschaltbildern ist auf Grund der Löcherstromdichte in der Raumladungszone demnach nicht hilfreich.

11. Um das Schaltverhalten von IGBTs ausreichend verstehen zu können, ist es hilfreich zur Erklärung direkt die Feldstärken zu analysieren. Dabei genügt es, die dreidimensionale Struktur des IGBTs auf eine Dimension zu reduzieren.

## Eidesstattliche Erklärung

Ich versichere hiermit durch eigenhändige Unterschrift, dass ich die vorliegende Arbeit selbstständig und ohne die Nutzung anderer als der angegebenen Hilfsmittel angefertigt habe. Alle Stellen, die wörtlich oder sinngemäß aus Veröffentlichungen entnommen wurden, habe ich als solche kenntlich gemacht.

*Ort, Datum*

*Unterschrift*