

**Universität
Rostock**



Traditio et Innovatio

**Koordinierte Ansteuerung
parallelgeschalteter Zweipunktumrichter mit
gemeinsamen Zwischenkreis**

Dissertation

zur

Erlangung des akademischen Grades

Doktor-Ingenieur (Dr.-Ing.)

der Fakultät für Informatik und Elektrotechnik

der Universität Rostock

vorgelegt von:

Dipl.-Ing. Yves Hein

Rostock, 08.09.2022

Gutachter:

1. Gutachter: Prof. Dr.-Ing. Hans-Günter Eckel, Universität Rostock
2. Gutachter: Prof. Dr.-Ing. Regine Mallwitz, Technische Universität Braunschweig

Datum der Einreichung: 08.09.2022

Datum der Verteidigung: 03.03.2023

Danksagung

Hiermit möchte ich mich bei allen bedanken, die mich bei der Erstellung dieser Arbeit unterstützt haben. Zunächst möchte ich mich bei Herrn Professor Dr.-Ing. Hans-Günter Eckel bedanken, der mir die Möglichkeit eröffnet hat zu promovieren. Seine fachliche Betreuung und Kritik haben maßgeblich dazu beigetragen, dass ich meine Dissertation fertig stellen konnte. Darüber hinaus gilt mein Dank allen Mitarbeitern des Lehrstuhls für Leistungselektronik und elektrische Antriebe der Universität Rostock für den fachlichen Austausch. Hierbei möchte ich mich insbesondere bei Herrn Dr.-Ing. Sidney Gierschner bedanken, der mir den Einstieg in das wissenschaftliche Arbeiten erheblich erleichtert hat und den ich aufgrund seiner Erfahrung und fachlichen Kompetenz bei Problemstellungen jeglicher Art sehr gerne konsultiert habe. Des Weiteren möchte ich mich bei meinen beiden Kollegen Herrn Dr.-Ing. David Hammes und Frau Nastaran Fazli bedanken, mit denen es eine große Freude war ein Büro zu teilen und deren Anregungen zu meiner Arbeit außerordentlich wertvoll waren.

Ganz besonders hervorheben möchte ich an dieser Stelle die Unterstützung meiner Familie. Meine Eltern Kerstin und Falko Hein waren mir ein großer Rückhalt und haben stets Verständnis für die zeitintensiven Untersuchungen aufgebracht. Einen wesentlichen Anteil am Gelingen dieser Arbeit hat mein Bruder Christian Hein, der es sehr gut verstand, mich auf andere Gedanken zu bringen, wenn die Forschung mal ins Stocken geriet und somit für neue Motivation sorgte. Daher möchte ich mich in aller Form bei meiner Familie bedanken. Ohne euch wäre diese Arbeit nicht zustande gekommen.

Kurzfassung

Im Rahmen dieser Arbeit wird ein neues Regelungsverfahren konzipiert und analysiert. Das neue Konzept wird als koordinierte Ansteuerung bezeichnet und dient zur Stromregelung von mehreren parallelgeschalteten Zweipunktumrichtern. Die Zielstellung bei der Entwicklung des neuartigen Verfahrens ist die Optimierung des Systemverhaltens auf der Netzseite des Umrichterverbunds. Dabei stellen etablierte Verfahren die Referenz dar.

Dazu gehört die Regelung der Netzströme im rotierenden Koordinatensystem mit Pulsweitenmodulation (PWM) und versetzten Trägersignalen. Des Weiteren besteht die Möglichkeit eine Hysterese-Stromregelung anzuwenden. Hierbei verfügt jeder Umrichter über drei Zweipunktregler. Die Umrichter arbeiten unabhängig voneinander, wobei die Umrichterströme individuell geregelt werden. Diese konventionellen Regelungsverfahren weisen jeweils konzeptbedingte Vor- und Nachteile auf. So resultiert für das PWM basierte Verfahren in der Regel ein geringer Oberschwingungsgehalt im Netzstrom. Die Bandbreite der Regelung ist jedoch durch die feste Schaltfrequenz begrenzt. Im Gegensatz dazu werden die Ströme mit einer Hystereseregulung hochdynamisch eingepreßt. Die unkoordinierte Arbeitsweise der einzelnen Umrichter wirkt sich allerdings nachteilig auf den Oberschwingungsgehalt des Netzstroms aus. Die koordinierte Ansteuerung kombiniert die beschriebenen Vorteile der beiden konventionellen Verfahren. Das heißt, die Parallelschaltung wird wie ein Mehrpunktumrichter betrieben. Das gezielte Schalten der erforderlichen Spannungslevel reduziert den Anteil der Harmonischen im Netzstrom. Darüber hinaus ergibt sich durch den neuartigen Modulator eine hervorragende Regelungsdynamik.

Nach einer kurzen Analyse von Parallelschaltungen und der konventionellen Regelungsverfahren wird das Konzept der koordinierten Ansteuerung ausführlich erläutert. Anschließend erfolgt die Charakterisierung des Verfahrens mit Hilfe von Simulationen. Die experimentelle Validierung der koordinierten Ansteuerung komplettiert den Entwicklungsprozess. Darüber hinaus macht ein Vergleich zu den Simulationsergebnissen auf in der Praxis auftretende Besonderheiten aufmerksam. Die koordinierte Ansteuerung erweitert das Portfolio der für eine Parallelschaltung von Zweipunktumrichtern anwendbaren Regelungsverfahren. Der stabile Betrieb des Verfahrens konnte erfolgreich belegt werden. Das resultierende Systemverhalten verifiziert die ambitionierten Ziele bei der Entwicklung der koordinierten Ansteuerung.

Abstract

In this thesis, a novel control concept is developed and analyzed. The concept is called coordinated control and used for the current control of multiple paralleled two-level converters. The Purpose of the development process is the optimization of the system behavior on the grid-side of the structure. The conventional control concepts are the reference for the novel concept.

One of these established concepts is the control of the grid currents in the rotating frame with pulse-width modulation (PWM) and interleaved carrier signals. Furthermore, the hysteresis control is used for the control of paralleled converters. In contrast to the PWM-based concept, the individual converter currents are controlled with several hysteresis controllers. The control with PWM is characterized by a low harmonic content in the grid currents. However, the bandwidth of the control is limited and related to the constant switching frequency. In comparison, the dynamic behavior of the hysteresis control is excellent. However, the uncoordinated operation of the converters is affecting the grid current harmonics negatively. The coordinated control is designed to combine the described advantages of the two conventional concepts. Therefore, the paralleled converters are controlled in a coordinated manner and operated like one multilevel converter. Thus, the grid current harmonics are significantly reduced in comparison to the conventional hysteresis control. Due to the novel modulator, the dynamic behavior is beneficial in comparison to the control in the rotating frame.

After a short analysis of the paralleled converter circuits and the conventional control concepts, the coordinated control is explained in detail. Subsequently, the novel method is characterized with the help of simulations. The experimental validation of the coordinated control completes the development process. Furthermore, a comparison to the simulation results shows what has to be considered additionally in practice. Thus, the coordinated control expands the portfolio of control concepts which can be used for parallel connected two-level converters. The stable operation of the novel concept is successfully shown. The resulting system behavior system verifies the ambitious motivation for the development of the coordinated control.

Inhaltsverzeichnis

Abbildungsverzeichnis	VI
Tabellenverzeichnis	XI
Abkürzungsverzeichnis	XV
1. Einleitung	1
2. Grundlagen zur Parallelschaltung von Zweipunktumrichtern	3
2.1. Analyse von Systemen mit parallelgeschalteten Zweipunktumrichtern .	4
2.2. Konventionelle Regelungsverfahren für parallelgeschaltete Zweipunktumrichter	9
2.2.1. Regelung der Netzströme im rotierenden Koordinatensystem .	10
2.2.2. Asynchrone Hysterese-Stromregelung	13
2.3. Verlustleistungsberechnung für Zweipunktumrichter bei variabler Schaltfrequenz	19
2.4. Motivation der Arbeit	24
3. Das Konzept der koordinierten Ansteuerung	31
3.1. Regelungsstruktur der koordinierten Ansteuerung	31
3.2. Realisierung des Multilevelhystereseomodulators mit einem Zustandsautomaten	34
3.3. Symmetrierung der Ströme bei einem Spannungslevelwechsel	34
3.4. Symmetrierung der Ströme ohne Spannungslevelwechsel	36
4. Simulative Charakterisierung der koordinierten Ansteuerung	42
4.1. Beschreibung des Simulationsmodells	42
4.2. Vorbetrachtungen zur Reglerauslegung	44
4.2.1. Reglerparametrierung auf Basis einer vereinfachten Systemanalyse	44
4.2.2. Vereinfachte Betrachtungen zum Einfluss der Reglerverstärkung auf die Schaltfrequenz	47

4.3. Simulationsergebnisse zum Einfluss der Regelungsparameter auf das stationäre Verhalten der koordinierten Ansteuerung	52
4.4. Vergleich der koordinierten Ansteuerung mit der asynchronen Hystereseregulung	60
5. Experimentelle Validierung der koordinierten Ansteuerung	66
5.1. Konzept und Aufbau des Teststandes	66
5.2. Implementierung der koordinierten Ansteuerung auf der Regelungsplattform des Teststandes	69
5.3. Messergebnisse zum stationären Verhalten der koordinierten Ansteuerung	73
5.3.1. Einfluss der Strommessung auf das stationäre Verhalten der koordinierten Ansteuerung	82
5.3.2. Einfluss der Spannungsmessung auf das stationäre Verhalten der koordinierten Ansteuerung	93
5.3.3. Einfluss der Zwischenkreisspannung auf das stationäre Verhalten der koordinierten Ansteuerung	96
5.4. Messergebnisse zum dynamischen Verhalten der koordinierten Ansteuerung	103
5.4.1. Einfluss der Strommessung auf das dynamische Verhalten der koordinierten Ansteuerung	108
5.5. Wahl der Parameter unter Berücksichtigung aller Einflussfaktoren für den Betrieb am Labornetz	110
5.5.1. Erweiterung des Reglers um einen I-Anteil	115
5.6. Betrieb der koordinierten Ansteuerung am konfigurierbaren Netz	117
5.6.1. Betrieb mit adaptierter Amplitude der Netzspannung	117
5.6.2. Verhalten der koordinierten Ansteuerung bei Netzfehlern	123
5.7. Einschränkungen bei der Symmetrierung der Umrichterströme	128
6. Zusammenfassung	131
Anhänge	134
A. Systemparameter für die simulierten Parallelschaltungen	135
B. Parameter der Strommessung	137
Literatur	138
Eidesstattliche Erklärung	143

Abbildungsverzeichnis

2.1.	Parallelschaltung für den Betrieb von n Umrichtern am Netz	4
2.2.	Einphasige Betrachtung von n parallelgeschalteten Umrichtern	5
2.3.	Vereinfachte einphasige Betrachtung von n parallelgeschalteten Umrichtern	7
2.4.	Einphasiges Ersatzschaltbild für n parallelgeschaltete Umrichter am Netz .	9
2.5.	Regelungsstruktur zur Regelung der Netzströme im rotierenden Koordinatensystem nach [Teo11]	11
2.6.	Pulsweitenmodulation für eine Parallelschaltung von zwei Umrichtern nach [Mey93] - einphasige Betrachtung - links: synchron, rechts: versetzt	14
2.7.	Regelungsstruktur zur Regelung der Netzströme mit Hystereseregler	15
2.8.	Funktionsweise der Hystereseregler für eine Parallelschaltung von zwei Umrichtern - einphasige Betrachtung - links: identische Drosseln, rechts: leicht unterschiedliche Drosseln (Fertigungstoleranzen)	18
2.9.	Realer Abschaltvorgang eines IGBTs	23
2.10.	Simulierter Abschaltvorgang eines IGBTs	23
3.1.	Regelungsstruktur für die koordinierte Ansteuerung	32
3.2.	Multilevelhysterese für die koordinierte Ansteuerung	33
3.3.	Zustandsautomat für die Multilevelhystereseemodulation	39
3.4.	Konzept zur Symmetrierung der Umrichterströme am Beispiel der Phase a einer Parallelschaltung von 4 Umrichtern bei einer Taktrate von 1 MHz - a) Spannungslevel, b) Umrichterströme, c) Schaltzustände von Umrichter 1 und Umrichter 2, d) Schaltzustände von Umrichter 3 und Umrichter 4, e) Umrichterstromdifferenz	40
3.5.	Konzept zur Symmetrierung der Umrichterströme am Beispiel der Phase a einer Parallelschaltung von 4 Umrichtern bei einer Taktrate von 10 MHz - a) Spannungslevel, b) Umrichterströme, c) Schaltzustände Umrichter 1 und Umrichter 2, d) Schaltzustände Umrichter 3 und Umrichter 4, e) Umrichterstromdifferenz	41
4.1.	Vereinfachtes einphasiges Ersatzschaltbild für n parallelgeschaltete Umrichter am Netz	44
4.2.	Geschlossener Stromregelkreis	46

4.3.	Verfahren zur vereinfachten Bestimmung der Schaltfrequenz	50
4.4.	Analyse der Schaltfrequenz in Abhängigkeit der Reglerverstärkung K_P	51
4.5.	Schaltvorgänge mit Wirkung auf den Netzstrom in Abhängigkeit der Parameter K_P und i_{Dmax} für einen Umrichter aus dem Verbund	54
4.6.	Schaltvorgänge zur Symmetrierung der Umrichterströme in Abhängigkeit der Parameter K_P und i_{Dmax} für einen Umrichter aus dem Verbund	55
4.7.	Schaltfrequenz in Abhängigkeit der Parameter K_P und i_{Dmax} für einen Umrichter aus dem Verbund	55
4.8.	THD des Netzstroms in Abhängigkeit der Parameter K_P und i_{Dmax}	56
4.9.	Verlustleistung in Abhängigkeit der Parameter K_P und i_{Dmax} für einen Umrichter aus dem Verbund	57
4.10.	Simulation: Koordinierte Ansteuerung mit $K_P = 4$, $i_{Dmax} = 300$ A, $U_{DC} = 1100$ V, $n = 14$ - a) Spannungslevel Phase a und Netzstrom Phase a, b) Umrichterströme Phase a	59
4.11.	Simulation: Paretodiagramm für den Vergleich der koordinierten Ansteuerung mit der asynchronen Hystereseregulierung für 14 parallelgeschaltete Umrichter	62
4.12.	Simulation: Asynchrone Hystereseregulierung mit $i_H = 100$ A, $U_{DC} = 1100$ V, $n = 14$ - a) Netzstrom Phase a, b) Umrichterströme Phase a	63
4.13.	Simulation: Paretodiagramm für den Vergleich der koordinierten Ansteuerung mit der asynchronen Hystereseregulierung für 4 parallelgeschaltete Umrichter	65
5.1.	Aufbau des Teststandes	68
5.2.	Struktur der Teststandsteuerung	72
5.3.	Implementierung der Regelung auf dem DSP und dem FPGA	73
5.4.	Messung: Koordinierte Ansteuerung mit $K_P = 19.22$, $i_{Dmax} = 5$ A, $I_d^* = 28$ A, $I_q^* = 0$ A, $U_{DC} = 60$ V, $n = 4$ - a) Ströme im dq-System, b) Spannungslevel, c) Netzströme, d) Netzspannungen, e) Schaltfrequenzen	76
5.5.	Messung: Koordinierte Ansteuerung mit $K_P = 19.22$, $i_{Dmax} = 5$ A, $I_d^* = 28$ A, $I_q^* = 0$ A, $U_{DC} = 60$ V, $n = 4$ - a) Netzströme, b) Umrichterströme Phase a, c) Umrichterströme Phase b, d) Umrichterströme Phase c	77
5.6.	Messung: Koordinierte Ansteuerung mit $K_P = 19.22$, $i_{Dmax} = 5$ A, $I_d^* = 28$ A, $I_q^* = 0$ A, $U_{DC} = 60$ V, $n = 4$ - a) Umrichterspannung Phase a, b) Netzströme, c) Umrichterströme Phase a, d) Umrichterstromdifferenz Phase a	79
5.7.	Vergleich von Messung und Simulation: Schaltfrequenz eines Umrichters in Abhängigkeit der Parameter K_P und i_{Dmax} mit $I_d^* = 28$ A, $I_q^* = 0$ A, $U_{DC} = 60$ V, $n = 4$	80

5.8. Vergleich von Messung und Simulation: THD des Netzstroms in Abhängigkeit der Parameter K_P und i_{Dmax} mit $I_d^* = 28 \text{ A}$, $I_q^* = 0 \text{ A}$, $U_{DC} = 60 \text{ V}$, $n = 4$	81
5.9. Messrauschen bei einem Dezimierungsverhältnis von 16	84
5.10. Messrauschen bei einem Dezimierungsverhältnis von 32	85
5.11. Simulation: Schaltfrequenz eines Umrichters in Abhängigkeit der Reglerverstärkung K_P bei Messrauschen mit $i_{Dmax} = 5 \text{ A}$, $I_d^* = 28 \text{ A}$, $I_q^* = 0 \text{ A}$, $U_{DC} = 60 \text{ V}$, $n = 4$	85
5.12. Vergleich von Messung und Simulation: Schaltfrequenz eines Umrichters in Abhängigkeit der Parameter K_P und i_{Dmax} bei langsamer präziser Strommessung mit $I_d^* = 28 \text{ A}$, $I_q^* = 0 \text{ A}$, $U_{DC} = 60 \text{ V}$, $n = 4$	86
5.13. Vergleich von Messung und Simulation: THD des Netzstroms in Abhängigkeit der Parameter K_P und i_{Dmax} bei langsamer präziser Strommessung mit $I_d^* = 28 \text{ A}$, $I_q^* = 0 \text{ A}$, $U_{DC} = 60 \text{ V}$, $n = 4$	87
5.14. Simulation: Einfluss von Verzögerungszeiten in den Strommessungen auf den Maximalwert der Umrichterstromdifferenz \hat{i}_{Diffm} mit $K_P = 19.22$, $i_{Dmax} = 5 \text{ A}$, $I_d^* = 28 \text{ A}$, $I_q^* = 0 \text{ A}$, $U_{DC} = 60 \text{ V}$, $n = 4$	88
5.15. Messung: Koordinierte Ansteuerung mit einer Verzögerungszeit von $30 \mu\text{s}$ in den Strommessungen und $K_P = 19.22$, $i_{Dmax} = 2 \text{ A}$, $I_d^* = 10 \text{ A}$, $I_q^* = 0 \text{ A}$, $U_{DC} = 55 \text{ V}$, $n = 4$ - a) Zwischenkreisspannung, b) Umrichterspannung Phase a, c) Netzströme, d) Umrichterströme Phase a, e) Umrichterstromdifferenz Phase a	90
5.16. Messung: Koordinierte Ansteuerung mit einer Verzögerungszeit von $4.5 \mu\text{s}$ in den Strommessungen und $K_P = 19.22$, $i_{Dmax} = 2 \text{ A}$, $I_d^* = 10 \text{ A}$, $I_q^* = 0 \text{ A}$, $U_{DC} = 55 \text{ V}$, $n = 4$ - a) Zwischenkreisspannung, b) Umrichterspannung Phase a, c) Netzströme, d) Umrichterströme Phase a, e) Umrichterstromdifferenz Phase a	91
5.17. Simulation: Einfluss von Verzögerungszeiten in den Strommessungen auf die Schaltfrequenz eines Umrichters mit $K_P = 19.22$, $I_d^* = 28 \text{ A}$, $I_q^* = 0 \text{ A}$, $U_{DC} = 60 \text{ V}$, $n = 4$	92
5.18. Messung: Koordinierte Ansteuerung mit angepassten Filterzeitkonstanten (ca. $50 \mu\text{s}$) in den Spannungsmessungen und $K_P = 19.22$, $i_{Dmax} = 5 \text{ A}$, $I_d^* = 28 \text{ A}$, $I_q^* = 0 \text{ A}$, $U_{DC} = 60 \text{ V}$, $n = 4$ - a) Ströme im dq-System, b) Spannungslevel, c) Netzströme, d) Netzspannungen	95
5.19. Messung: Koordinierte Ansteuerung mit $K_P = 19.22$, $i_{Dmax} = 5 \text{ A}$, $I_d^* = 4 \text{ A}$, $I_q^* = 0 \text{ A}$, $U_{DC} = 70 \text{ V}$, $n = 4$ - a) Netzspannungen, b) Sollspannungen, c) Spannungslevel, d) Netzströme	97

5.20. Messung: Koordinierte Ansteuerung mit $K_P = 19.22$, $i_{Dmax} = 5 \text{ A}$, $I_d^* = 25 \text{ A}$, $I_q^* = 0 \text{ A}$, $U_{DC} = 60 \text{ V}$, $n = 4$ - a) Netzspannungen, b) Sollspannungen, c) Spannungslevel, d) Netzströme	98
5.21. Messung: Koordinierte Ansteuerung mit $K_P = 24$, $i_{Dmax} = 4.5 \text{ A}$, $I_d^* = 28 \text{ A}$, $I_q^* = 0 \text{ A}$, $U_{DC} = 55 \text{ V}$, $n = 4$ - a) Ströme im dq-System, b) Spannungslevel Phase a, c) Netzströme	99
5.22. Messung: Koordinierte Ansteuerung mit unterschiedlichen Zwischenkreisspannungen und $K_P = 24$, $i_{Dmax} = 4.5 \text{ A}$, $I_d^* = 28 \text{ A}$, $I_q^* = 0 \text{ A}$, $n = 4$ - a) Zwischenkreisspannungen, b) Umrichterspannungen Phase a, c) Netzströme, d) Umrichterströme für $U_{DC} = 70 \text{ V}$, e) Umrichterströme für $U_{DC} = 55 \text{ V}$	101
5.23. Frequenzspektrum des Netzstroms für unterschiedliche Zwischenkreisspannungen	102
5.24. Messung: Regelungsdynamik der koordinierten Ansteuerung bei sprunghafter Änderung des d-Stromsollwerts mit $K_P = 19.22$, $i_{Dmax} = 5 \text{ A}$, $U_{DC} = 60 \text{ V}$, $n = 4$ - a) Zwischenkreisspannung, b) Ströme im dq-System, c) Spannungslevel Phase a, d) Netzströme e) Umrichterströme Phase a . .	104
5.25. Messung: Regelungsdynamik der koordinierten Ansteuerung bei sprunghafter Änderung des q-Stromsollwerts mit $K_P = 19.22$, $i_{Dmax} = 5 \text{ A}$, $U_{DC} = 60 \text{ V}$, $n = 4$ - a) Zwischenkreisspannung, b) Ströme im dq-System, c) Spannungslevel Phase a, d) Netzströme e) Umrichterströme Phase a . .	106
5.26. Vergleich von Messung und Simulation: Regelungsdynamik der koordinierten Ansteuerung bei sprunghafter Änderung des d-Stromsollwerts mit $K_P = 19.22$, $i_{Dmax} = 5 \text{ A}$, $U_{DC} = 60 \text{ V}$, $n = 4$	107
5.27. Messung: Einfluss von Verzögerungszeiten auf die Regelungsdynamik der koordinierten Ansteuerung mit $K_P = 24$, $i_{Dmax} = 4.5 \text{ A}$, $U_{DC} = 55 \text{ V}$, $n = 4$ - a) Ströme im dq-System b) Netzströme	109
5.28. Simulation: Einfluss von Verzögerungszeiten auf die Regelungsdynamik der koordinierten Ansteuerung mit $K_P = 24$, $i_{Dmax} = 4.5 \text{ A}$, $U_{DC} = 55 \text{ V}$, $n = 4$	109
5.29. Messung: Koordinierte Ansteuerung mit $K_P = 19.22$, $i_{Dmax} = 5 \text{ A}$, $I_d^* = 28 \text{ A}$, $I_q^* = 0 \text{ A}$, $U_{DC} = 66 \text{ V}$, $n = 4$ - a) Ströme im dq-System, b) Spannungslevel, c) Netzströme, d) Netzspannungen	111
5.30. Messung: Koordinierte Ansteuerung mit $K_P = 19.22$, $i_{Dmax} = 5 \text{ A}$, $I_d^* = 28 \text{ A}$, $I_q^* = 0 \text{ A}$, $U_{DC} = 66 \text{ V}$, $n = 4$ - a) Netzströme, b) Umrichterströme Phase a, c) Umrichterströme Phase b, d) Umrichterströme Phase c	112
5.31. Messung: Koordinierte Ansteuerung mit $K_P = 19.22$, $i_{Dmax} = 5 \text{ A}$, $I_d^* = 28 \text{ A}$, $I_q^* = 0 \text{ A}$, $U_{DC} = 66 \text{ V}$, $n = 4$ - a) Schaltfrequenzen Umrichter 1, b) Schaltfrequenzen Umrichter 2, c) Schaltfrequenzen Umrichter 3, d) Schaltfrequenzen Umrichter 4, e) Mittelwert der Schaltfrequenzen	114

5.32. Messung: Koordinierte Ansteuerung mit $K_R = 19.22$, $T_N = 0.8$ ms, $i_{Dmax} = 5$ A, $I_d^* = 28$ A, $I_q^* = 0$ A, $U_{DC} = 66$ V, $n = 4$ - a) Ströme im dq-System, b) Spannungslevel Phase a, c) Netzströme, d) Umrichterströme Phase a, e) Schaltfrequenzen	116
5.33. Messung: Koordinierte Ansteuerung am Netzsimulator mit $K_R = 19.22$, $T_N = 0.8$ ms, $i_{Dmax} = 5$ A, $I_d^* = 28$ A, $I_q^* = 0$ A, $U_{DC} = 60$ V, $n = 4$ - a) Ströme im dq-System, b) Netzströme, c) Netzspannungen, d) Sollspan- nungen, e) Spannungslevel	118
5.34. Messung: Koordinierte Ansteuerung am Netzsimulator mit $K_R = 19.22$, $T_N = 0.8$ ms, $i_{Dmax} = 5$ A, $I_d^* = 28$ A, $I_q^* = 0$ A, $U_{DC} = 60$ V, $n = 4$ - a) Netzströme, b) Umrichterströme Phase a, c) Schaltfrequenzen	120
5.35. Messung: Koordinierte Ansteuerung am Netzsimulator mit $K_R = 19.22$, $T_N = 0.8$ ms, $i_{Dmax} = 5$ A, $I_d^* = 28$ A, $I_q^* = 0$ A, $U_{DC} = 69$ V, $n = 4$ - a) Ströme im dq-System, b) Netzströme, c) Netzspannungen, d) Sollspan- nungen, e) Spannungslevel	121
5.36. Messung: Koordinierte Ansteuerung am Netzsimulator mit $K_R = 19.22$, $T_N = 0.8$ ms, $i_{Dmax} = 5$ A, $I_d^* = 28$ A, $I_q^* = 0$ A, $U_{DC} = 69$ V, $n = 4$ - a) Netzströme, b) Umrichterströme Phase a, c) Schaltfrequenzen	122
5.37. Messung: Netzfehlerverhalten der koordinierte Ansteuerung mit $K_R =$ 19.22 , $T_N = 0.8$ ms, $i_{Dmax} = 5$ A, $I_d^* = 14$ A, $I_q^* = 0$ A, $U_{DC} = 60$ V, $n = 4$ - a) Netzspannungen, b) Sollspannungen, c) Spannungslevel, d) Ströme im dq-System, e) Schaltfrequenz Umrichter 1	125
5.38. Messung: Netzfehlerverhalten der koordinierte Ansteuerung mit $K_R =$ 19.22 , $T_N = 0.8$ ms, $i_{Dmax} = 5$ A, $I_d^* = 14$ A, $I_q^* = 0$ A, $U_{DC} = 60$ V, $n = 4$ - a) Netzspannungen, b) Netzströme, c) Umrichterströme Phase a	126
5.39. Simulation: Einschränkungen bei der Symmetrierung Umrichterströme - a) Spannungslevel, b) Umrichterströme Phase a, c) Differenz der Umrichter- ströme	130

Tabellenverzeichnis

2.1. Spannungslevel für eine Parallelschaltung von 4 Umrichtern	8
A.1. Systemparameter für die Parallelschaltung von 14 Umrichtern	135
A.2. Systemparameter für die Parallelschaltung von 4 Umrichtern	136
B.1. Parameter der Strommessung	137

Abkürzungs- und Symbolverzeichnis

θ	Winkel der Netzspannung
B_{ox}	Obere Hysteresebandgrenze zur Regelung des x. Umrichters
B_{ux}	Untere Hysteresebandgrenze zur Regelung des x. Umrichters
C_x	Kapazität des Zwischenkreiskondensators im Umrichter x
D_x	Trägersignal zur Modulation des x. Umrichters
e_i	Regeldifferenz
E_{off}	Abschaltenergie des IGBTs
e_{off}	Bezogene Abschaltenergie des IGBTs
$E_{S,I}$	Energie beim Schalten eines IGBTs
f	Frequenz (allgemein)
f_{Bal}	Schaltfrequenz zur Symmetrierung der Umrichterströme
f_{Eff}	Effektive, auf die Netzströme wirksame Schaltfrequenz
f_{Sx}	Schaltfrequenz des x. Umrichters
G	Übertragungsfunktion des geschlossenen Regelkreises
G_E	Ersatzübertragungsfunktion
G_R	Übertragungsfunktion des Reglers
G_S	Übertragungsfunktion der Regelstrecke
h	Hysteresebreite zur koordinierten Ansteuerung
i	Strom (allgemein)
i^*	Stromsollwert
I_{dq}^*	Sollströme im rotierenden Koordinatensystem
i_{abcx}	Umrichterströme in den Phasen a, b und c des x. Umrichters
i_{abc}	Netzströme in den Phasen a, b und c
i_{am}	Ersatzstrom der Umrichter die das negative Zwischenkreispotential auf den Ausgang schalten

i_{ap}	Ersatzstrom der Umrichter die das positive Zwischenkreispotential auf den Ausgang schalten
i_{chx}	Bremschopperstrom des x. Umrichters
i_{Cn}	Abschaltstrom des IGBTs
i_{Diffm}	Reale Differenz aus dem maximalen und dem minimalen Umrichterstrom
i_{Diff}	Berechnete Differenz aus dem maximalen und dem minimalen Umrichterstrom
i_{Dmax}	Maximal zulässige Differenz der Umrichterströme
I_{dq}	Netzströme im rotierenden Koordinatensystem
i_D	Strom durch die Diode
i_H	Hystereseband zur asynchronen Hystereseregung
K	Knoten
k_{abc}	Spannungslevel in den Phasen a, b und c
K_P	Verstärkungsfaktor des Proportional-Reglers
K_R	Verstärkungsfaktor des Reglers
K_S	Verstärkungsfaktor der Regelstrecke
L	Eigeninduktivität der Umrichterdrossel
L_n	Netzinduktivität
L_z	Induktivität der Zwischenkreisverschiebung
n	Anzahl der Umrichter
N_{abc}	Netzanschlüsse der Phasen a, b und c
$P_{D,D}$	Durchlassverluste für die Diode
$P_{D,I}$	Durchlassverluste für den IGBT
P_N	Nennleistung
$P_{S,I}$	Verlustleistung beim Schalten eines IGBTs
$P_{Soff,I}$	Verlustleistung beim Abschalten des IGBTs
P_V	Verlustleistung
R	Wicklungswiderstand der Umrichterdrossel
R_n	Netzwidestand
$r_{d,D}$	Differentieller Widerstand der Diode
$r_{d,I}$	Differentieller Widerstand des IGBTs

s	Laplaceoperator
t	Zeit (allgemein)
T_A	Taktzeit der Regelungsplattform
T_E	Ersatzzeitkonstante
T_L	Laufzeit der Ansteuersignale
T_M	Verzögerungszeit in der Stromerfassung
T_V	Verriegelungszeit
T_N	Nachstellzeit des Reglers
t_{off}	Dauer des Abschaltvorgangs
t_{step}	Schrittweite in der Simulation
T_S	Zeitkonstante der Regelstrecke
T_{xy}	Ansteuersignal des IGBTs y im Umrichter x
t_x	Zeitpunkt x
u	Spannung (allgemein)
u^*	Sollspannung
U_{dq}^*	Sollspannungen im rotierenden Koordinatensystem
U_{Fdq}^*	Sollspannungen über dem Filter im rotierenden Koordinatensystem
u_F^*	Sollspannungen über dem Filter
u_i	Sollspannungen zur koordinierten Ansteuerung
u_u	Virtuelle Umrichterspannung
u_{ax0}	Spannung in der Phase a des x . Umrichters bezogen auf den Mittelpunkt des Zwischenkreises
U_{CE0}	Schwellspannung des IGBTs
u_{CEn}	Abschaltspannung des IGBTs
U_{DCx}	Zwischenkreisspannung des x . Umrichters
U_{dq}	Spannungen im rotierenden Koordinatensystem
U_{F0}	Schwellspannung der Diode
u_{mabc}	Gemessene Netzspannungen in den Phasen a , b und c
u_{nabc}	Netzspannungen in den Phasen a , b und c
u_{ua}	Virtuelle Umrichterspannung in der Phase a
x	Hilfsvariable zur Regelung
Z	Impedanz der Umrichterdrössel

Z_m	Ersatzimpedanz der Umrichterrosseln an denen das negative Zwischenkreispotential anliegt
Z_n	Netzimpedanz
Z_p	Ersatzimpedanz der Umrichterrosseln an denen das positive Zwischenkreispotential anliegt
DSP	Digitaler Signalprozessor
DSTATCOM	Distribution Static Compensator
FPGA	Field Programmable Gate Array
IGBT	Insulated-Gate Bipolar Transistor
P	Proportional
PCB	Printed Circuit Board
PCC	Point of Common Coupling
PI	Proportional-Integral
PR	Proportional-Resonant
PWM	Pulsweitenmodulation
THD	Total Harmonic Distortion
VOC	Voltage Oriented Control

1. Einleitung

Durch die Klimaziele der Europäischen Union wurde der Ausbau der erneuerbaren Energien in letzten Jahren vorangetrieben und subventioniert. Der größte Teil der erneuerbaren Energien in Deutschland wird durch die Windkraft erzeugt. Die zunehmende Anzahl von Windkraftanlagen hat jedoch Auswirkungen auf das Landschaftsbild, sodass sich der Ausbau derzeit auch aufgrund von Bürgerinitiativen gegen die Windkraft verlangsamt. Darüber hinaus erschweren langwierige Genehmigungsprozesse die Errichtung neuer Anlagen an geeigneten Standorten. Um Kohlenstoffdioxidneutralität zu erreichen, muss der Anteil der erneuerbaren Energien im Energiemix Deutschlands jedoch weiter steigen. Eine Möglichkeit hierzu ist das sogenannte Repowering, wobei alte Anlagen durch neue leistungsstärkere Anlagen ersetzt werden. Somit kann mehr Energie pro Fläche erzeugt werden und die bereits genehmigten Flächen können effektiver genutzt werden. Die Voraussetzung hierfür ist die stetige Weiterentwicklung der Anlagen. Der Trend in der Windindustrie geht schon seit Jahren in diese Richtung. Hatten Windkraftanlagen im Jahr 2000 noch eine durchschnittliche Nennleistung von 2.5 MW, sind heute Anlagen mit einer Nennleistung von 7.5 MW keine Seltenheit mehr [Gas12]. Die Steigerung der Nennleistung von Windkraftanlagen hat ebenfalls Auswirkungen auf die leistungselektronischen Komponenten. Besonders bei Anlagen die nach dem Vollumrichterkonzept arbeiten, muss eine Anpassung der Leistungselektronik erfolgen, da die gesamte Energie über den Hauptumrichter ins Netz gespeist wird. Die Neuentwicklung eines Hauptumrichters für jede Anlagengeneration ist aufwändig und kostenintensiv. Daher wird oftmals auf bereits vorhandene Umrichter mit geringer Leistung zurückgegriffen. Eine in der Windindustrie angewandte Methode zur Steigerung der Leistung von leistungselektronischen Systemen, ist die Parallelschaltung von mehreren Zweipunktumrichtern.

Für die Stromregelung dieser parallelgeschalteten Zweipunktumrichter existieren verschiedene Konzepte. Die Regelung im rotierenden Koordinatensystem mit Pulsweitenmodulation (PWM) und versetzter Taktung ist ein Verfahren, welches weit verbreitet ist [Gen20]. Ein weiteres Standardverfahren ist die asynchrone Hysterese-regelung, wobei jeder Umrichter über drei Zweipunktregler verfügt. Dabei haben beide Regelungskonzepte Vor- und Nachteile. So ist die asynchrone Hysterese-regelung durch ein sehr gutes dynamisches Verhalten gekennzeichnet [Mey93].

Die Total Harmonic Distortion (THD) des ins Netz gespeisten Stroms ist allerdings durch das unkoordinierte Schalten der Umrichter hoch. Eine wesentlich bessere THD kann durch die Regelung mit versetzter Taktung erreicht werden [Mey93]. Allerdings ist das dynamische Verhalten schlechter als bei einer Hystereseregulung. Das zentrale Ziel dieser Arbeit ist es, die genannten Vorteile der beiden konventionellen Konzepte in einem neuen Regelungsverfahren zu kombinieren.

In Kapitel 2 werden die Grundlagen zur Parallelschaltung von Umrichtern erläutert und die genannten Regelungsverfahren näher beschrieben. Außerdem wird ein Verfahren zur Verlustleistungsberechnung bei variabler Schaltfrequenz vorgestellt. Anhand einer Analyse der Merkmale von bestehenden Regelungsverfahren wird die Motivation für die Entwicklung des neuen Konzepts abgeleitet.

Im 3. Kapitel wird die koordinierte Ansteuerung vorgestellt. Hierbei liegt der Fokus auf der Regelungsstruktur und der Multilevelhysteresemodulation. Eine zentrale Herausforderung ergibt sich aus der Notwendigkeit die Umrichterströme zu symmetrieren. Hierfür wird ein Lösungsansatz aufgezeigt. Des Weiteren wird die Umsetzung des neuen Konzeptes beschrieben.

In Kapitel 4 werden Simulationsergebnisse für das neue Regelungskonzept präsentiert. Hierbei werden verschiedene Regelungsparameter variiert und die Auswirkungen der Parametervariation auf den Oberschwingungsgehalt des Netzstroms und die Verlustleistung für stationäre Arbeitspunkte diskutiert. Es wird die sinnvolle Auslegung der Regelungsparameter beschrieben. Außerdem wird ein Vergleich zur asynchronen Hystereseregulung hinsichtlich der resultierenden THD und der Verlustleistung durchgeführt.

Die experimentelle Validierung des neuen Regelungsverfahrens erfolgt in Kapitel 5. Dazu wird zunächst der Aufbau eines Teststandes, bestehend aus einer Parallelschaltung von vier Umrichtern, beschrieben. Als Plattform für die Regelung dient eine Kombination aus einem digitalen Signalprozessor (DSP) und einem Field Programmable Gate Array (FPGA). Die Software für diese Einheiten wird mit Hilfe einer Toolchain direkt aus der Simulationsumgebung generiert. Die Herausforderungen bei der Implementierung des Verfahrens werden ausführlich erläutert. Des Weiteren wird die Funktionalität des Verfahrens anhand von Messergebnissen nachgewiesen. Darüber hinaus erfolgt eine Analyse des Verhaltens der koordinierten Ansteuerung und ein Vergleich zu den Simulationsergebnissen.

Im letzten Kapitel werden die wichtigsten Ergebnisse und Erkenntnisse zusammengefasst und bewertet. Zudem werden Anmerkungen zur weiteren Modifikation des Verfahrens gemacht.

2. Grundlagen zur Parallelschaltung von Zweipunktumrichtern

In elektrischen Antriebssystemen ermöglichen Umrichter einen drehzahlvariablen Betrieb von elektrischen Maschinen. Ein Beispiel hierfür sind Umrichter in Windenergieanlagen. Mit Hilfe der leistungselektronischen Komponenten in den Anlagen erfolgt eine Entkopplung der Generator Drehzahl von der Netzfrequenz über den gemeinsamen Gleichspannungszwischenkreis des generatorseitigen und des netzseitigen Umrichter. Hierdurch kann die Drehzahl des Generators an unterschiedliche Windgeschwindigkeiten angepasst werden, sodass der Rotor dem Wind bei jeder Windgeschwindigkeit die maximale Leistung entnehmen kann. Ein weiteres Beispiel ist der Einsatz von elektrischen Antrieben in Kraftfahrzeugen. Auch hier kann ein drehzahlvariabler Betrieb nur mit Umrichtern gewährleistet werden.

Durch das breite Anwendungsfeld hat sich auch die Forschung und Entwicklung auf diesem Gebiet intensiviert. Neben dem in der Industrie am häufigsten eingesetzten Zweipunktumrichter, sind weitere Strukturen entstanden. Dabei können mit Mehrpunktumrichtern vielstufige Ausgangsspannungen erzeugt werden. Die feine Abstufung der Ausgangsspannung führt zu einem reduzierten Oberschwingungsgehalt im Netzstrom. Dem steht der höhere Ansteueraufwand und die hohe Anzahl an Leistungshalbleitern gegenüber.

Zweipunktumrichter mit geringer Leistung sind aufgrund ihrer Verbreitung vergleichsweise kostengünstig. Zur Erhöhung der Gesamtleistung bietet sich die Möglichkeit mehrere dieser Einheiten parallel zu schalten. Bei entsprechender Ansteuerung und induktiver Entkopplung der Ausgänge ist ebenfalls eine feine Abstufung der Ausgangsspannung möglich. Die Parallelschaltung von Zweipunktumrichtern arbeitet in diesem Fall wie ein Mehrpunktumrichter. Weiterhin hat eine Parallelschaltung von Zweipunktumrichtern den Vorteil, dass Redundanz im Fehlerfall erreicht wird. So kann ein defekter Umrichter aus dem Verbund geschaltet und ein Betrieb mit verringerter Leistung ermöglicht werden, wenn die entsprechenden Schalter vorgesehen werden.

Eine Form der Parallelschaltung von Zweipunktumrichtern für das Einspeisen in das Netz ist in der Abbildung 2.1 veranschaulicht. Das Verständnis für die grundsätzliche Funktionsweise von Zweipunktumrichtern wird an dieser Stelle vorausgesetzt. Die Zweipunktumrichter sind durch die Blöcke Umrichter 1 bis Umrichter n dargestellt.

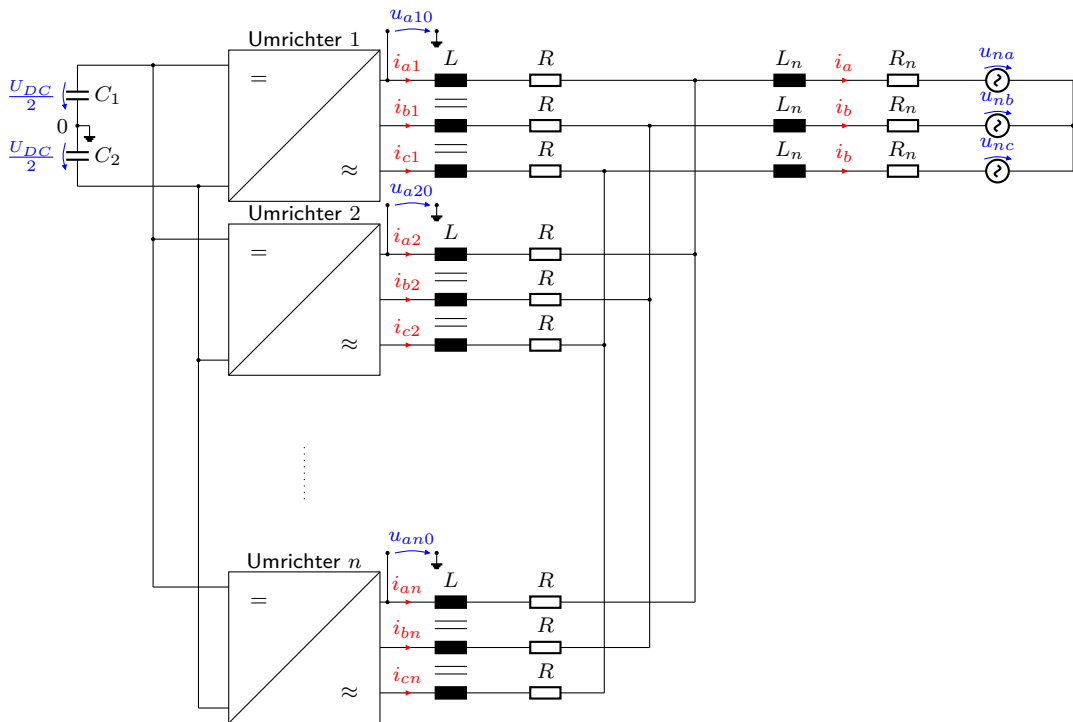


Abbildung 2.1.: Parallelschaltung für den Betrieb von n Umrichtern am Netz

Die Zwischenkreise dieser Umrichter sind parallelgeschaltet und mit den Zwischenkreis-kondensatoren C_1 und C_2 verbunden. Der Mittelpunkt des Zwischenkreises ist mit 0 bezeichnet. Ausgangsseitig sind die Umrichter über die Drosseln L parallelgeschaltet, wobei diese häufig als Drei- oder Vierschenkel-drosseln ausgeführt sind. Der Widerstand R bildet den Wicklungswiderstand der Drosseln ab. Aus der Summe der Umrichterströme i_{abc1-n} ergeben sich die Netzströme i_{abc} . Diese werden über einen Transformator in das Netz gespeist. Die Transformatorimpedanz ist hier in der Netzimpedanz enthalten, welche mit der Induktivität L_n und dem Widerstand R_n dargestellt ist. Die Spannungsquellen u_{nabc} repräsentieren die Netzspannungen. Zudem sind die Spannungen u_{a10-n0} an den Phaseausgängen der Umrichter, bezogen auf den Mittelpunkt des Zwischenkreises, für die Phase a in die Abbildung 2.1 einzeichnet.

2.1. Analyse von Systemen mit parallelgeschalteten Zweipunktumrichtern

Die Untersuchungen in diesem Abschnitt basieren auf den Ausführungen in [Kan18]. Grundsätzlich können mit Zweipunktumrichtern zwei Spannungslevel erzeugt werden. Durch die Parallelschaltung von Zweipunktumrichtern bietet sich die Möglichkeit, weitere Spannungslevel zu erzeugen. Zum besseren Verständnis wird im Folgenden die Erzeugung der mehrstufigen Spannung erläutert.

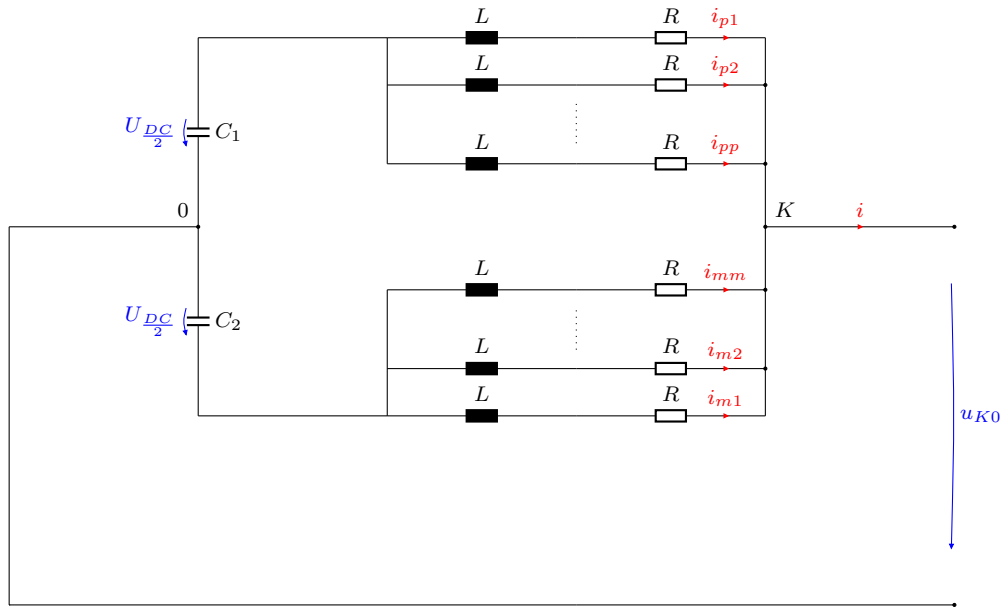


Abbildung 2.2.: Einphasige Betrachtung von n parallelgeschalteten Umrichtern

Die Abbildung 2.2 zeigt das einphasige Ersatzschaltbild für die Parallelschaltung von n Umrichtern. Die Ausgangsspannung von Zweipunktumrichter kann entweder das positive Zwischenkreispotential $+U_{DC}/2$ oder das negative Zwischenkreispotential $-U_{DC}/2$ annehmen. Da die Zwischenkreise der Umrichter parallelgeschaltet sind, ist das positive und negative Potential in allen Umrichtern annähernd identisch. Somit liegt an den Drosseln der Umrichter, in denen der obere IGBT ein- und der untere IGBT ausgeschaltet ist, das positive Zwischenkreispotential an. An den Drosseln der Umrichter, in denen der obere IGBT aus- und der untere IGBT eingeschaltet ist, liegt das negative Zwischenkreispotential an. Durch die Widerstände und Induktivitäten in den Zwischenkreisverbindungen unterscheiden sich die Zwischenkreisspannungen der einzelnen Umrichter in der Realität leicht. Da die Unterschiede jedoch nur marginal sind, wird hier angenommen, dass die Zwischenkreisspannungen identisch sind. In der Abbildung 2.2 sind von n Umrichtern p Umrichter auf das positive Potential und m Umrichter auf das negative Potential geschaltet. Somit gilt:

$$n = p + m \quad (2.1)$$

Die Zwischenkreispotentiale sind über die Drosseln mit dem Punkt K verbunden. Die Impedanz der Drosseln ergibt sich aus der Induktivität L und dem Wicklungswiderstand R . Die Gleichung (2.2) beschreibt die Impedanz einer Drossel.

$$Z = R + L \frac{d}{dt} \quad (2.2)$$

Weiterhin wird aus der Abbildung 2.2 ersichtlich, dass für den oberen Pfad eine Parallelschaltung der p Impedanzen resultiert. Diese Parallelschaltung kann zu einer Ersatzimpedanz Z_p zusammengefasst und mit der Gleichung (2.3) beschrieben werden.

$$Z_p = \frac{Z}{p} = \frac{R}{p} + \frac{L}{p} \frac{d}{dt} \quad (2.3)$$

Dies gilt analog für die mit dem negativen Potential verbundenen m Impedanzen (2.4).

$$Z_m = \frac{Z}{m} = \frac{R}{m} + \frac{L}{m} \frac{d}{dt} \quad (2.4)$$

Die Ströme durch die Ersatzimpedanzen Z_p und Z_m ergeben sich nach den Gleichungen (2.5) bis (2.6) aus der Addition der p bzw. m Umrichterströme.

$$i_p = \sum_{n=1}^p i_{pn} \quad (2.5)$$

$$i_m = \sum_{n=1}^m i_{mn} \quad (2.6)$$

Mit den Gleichungen (2.3) bis (2.6) lässt sich die Schaltung in Abbildung 2.2 weiter vereinfachen und eine Spannungsgleichung für die Struktur ableiten. Hierzu ist es zweckmäßig den Knoten K sowie die beiden Maschen **M1** und **M2** in das vereinfachte Ersatzschaltbild 2.3 einzuzeichnen. Aus der Auswertung des Knotens und der Maschen nach den Kirchhoffschen Gesetzen resultieren die Gleichungen (2.7) bis (2.9). Unter der Voraussetzung einer angeschlossenen Last ergibt sich der Netzstrom i aus der Summe der Ströme i_p und i_m .

K :

$$i = i_p + i_m \quad (2.7)$$

M1:

$$\frac{U_{DC}}{2} = Z_p i_p + u_{K0} \quad (2.8)$$

M2:

$$-\frac{U_{DC}}{2} = Z_m i_m + u_{K0} \quad (2.9)$$

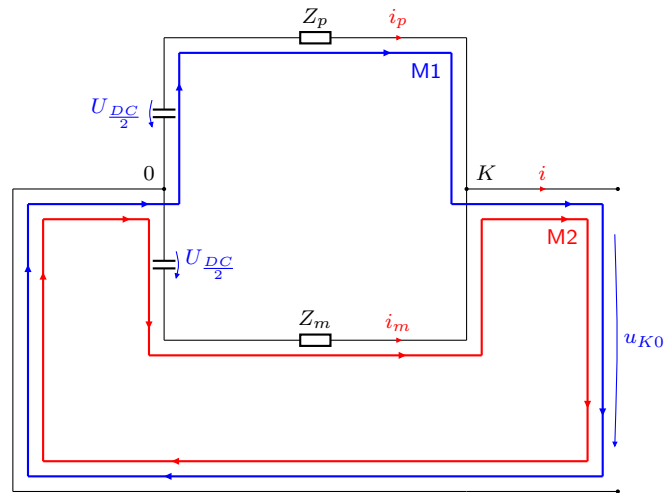


Abbildung 2.3.: Vereinfachte einphasige Betrachtung von n parallelgeschalteten Umrichtern

Mit Hilfe der Gleichungen (2.1) bis (2.4) kann aus den Gleichungen (2.7) bis (2.9) die Spannungsgleichung (2.10) für die Parallelschaltung aufgestellt werden. Dabei stellt u_{K0} die Spannung zwischen dem Phasenanschluss und dem Mittelpunkt des Zwischenkreises dar.

$$u_{K0} = \frac{p - m}{n} \frac{U_{DC}}{2} - \frac{R}{n} i - \frac{L}{n} \frac{di}{dt} \quad (2.10)$$

Die Spannung u_u in der Gleichung (2.11) ist ein Term der Gleichung (2.10) und abhängig von den Schaltzuständen der einzelnen Umrichter. In der Tabelle 2.1 sind die möglichen Spannungslevel für eine Parallelschaltung von vier Umrichtern dargestellt. Anhand dieser Tabelle kann abgeleitet werden, welche Auswirkungen unterschiedliche Steuerverfahren auf die Spannungsform haben.

$$u_u = \frac{p - m}{n} \frac{U_{DC}}{2} \quad (2.11)$$

Eine triviale Form der Ansteuerung ist die synchrone Taktung der Umrichter. Hierbei generiert ein Modulator für alle Umrichter das gleiche Ansteuersignal. Somit kann nur der erste oder der letzte Zustand in der Tabelle 2.1 erreicht werden. Für den Zustand $p = 4$ und $m = 0$ resultiert eine Spannung von $u_u = U_{DC}/2$. Der zweite Zustand $p = 0$ und $m = 4$ führt zu einer Spannung von $u_u = -U_{DC}/2$. Die vier parallelen Umrichter werden somit wie ein Zweipunktumrichter betrieben. Der Vorteil der Parallelschaltung wird hierbei auf die Erhöhung der möglichen Ausgangsleistung um den Faktor 4 und einen möglichen Redundanzbetrieb reduziert.

k	p	m	u_u in V
2	4	0	$\frac{U_{DC}}{2}$
1	3	1	$\frac{U_{DC}}{4}$
0	2	2	0
-1	1	3	$-\frac{U_{DC}}{4}$
-2	0	4	$-\frac{U_{DC}}{2}$

Tabelle 2.1.: Spannungslevel für eine Parallelschaltung von 4 Umrichtern

Alternativ ist es möglich die Umrichter je nach benötigter Ausgangsspannung gezielt unterschiedlich anzusteuern. So können beispielsweise zwei Umrichter auf das positive Zwischenkreispotential $p = 2$ und zwei Umrichter auf das negative Zwischenkreispotential $m = 2$ geschaltet werden. Die resultierende Spannung der Gesamtschaltung beträgt in diesem Fall $u_u = 0$ V. Insgesamt können bei dieser Form der Ansteuerung fünf Spannungslevel erzeugt werden. Dieser Zusammenhang ist allgemein für eine beliebige Anzahl von parallelgeschalteten Umrichtern mit der Gleichung (2.12) beschrieben.

$$z = n + 1 \tag{2.12}$$

Wobei z die Anzahl der möglichen Spannungslevel ist. In der Tabelle 2.1 ist jedem Spannungslevel ein Wert k zugeordnet. Dies erleichtert in den nachfolgenden Betrachtungen die Bezeichnung der Level. Im Vergleich zur synchronen Taktung kann mit dieser Form der Ansteuerung eine feinere Abstufung der Spannung erreicht werden. Infolgedessen sinkt der Anteil der Harmonischen im Netzstrom. Es muss jedoch beachtet werden, dass die unterschiedlichen Zwischenkreispotentiale am Ausgang der Umrichter über die Drosseln verbunden werden und Kreisströme zwischen dem Umrichtern auftreten [Xue18].

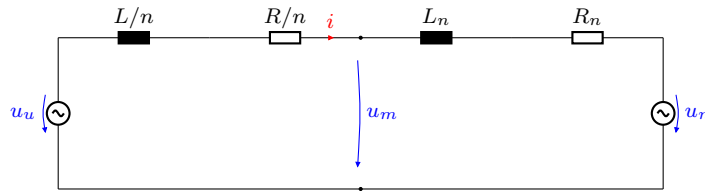


Abbildung 2.4.: Einphasiges Ersatzschaltbild für n parallelgeschaltete Umrichter am Netz

2.2. Konventionelle Regelungsverfahren für parallelgeschaltete Zweipunktumrichter

Aus den Betrachtungen im vorherigen Abschnitt ist hervorgegangen, dass die Form der Spannung durch die Art der Ansteuerung beeinflusst werden kann. Dies ist die Grundlage für das Verständnis der in diesem Abschnitt vorgestellten Regelungsverfahren. Die Standardverfahren zur Stromregelung sind die Hystereseregulierung und die Regelung im rotierenden Koordinatensystem in Kombination mit einem Modulationsverfahren. Daher werden diese Verfahren in den folgenden Teilabschnitten grundsätzlich erläutert und auf die Anwendung in Parallelschaltungen übertragen.

Das Prinzip zur Regelung der Netzströme ist anhand des einphasigen Ersatzschaltbildes in der Abbildung 2.4 nachvollziehbar. In [Gie14] und [Wan14] werden ähnliche Ersatzschaltbilder für parallelgeschaltete Umrichter vorgestellt. Das Ersatzschaltbild besteht aus zwei idealen Spannungsquellen die über Induktivitäten und Widerstände miteinander gekoppelt sind. Dabei erinnert die vorliegende Konfiguration an das Ersatzschaltbild zur Regelung eines Umrichters mit einem Filter (L) am Netz, welches beispielsweise in [Ber12], [Ahm07], [Sen14], [Mey93] und [Hua12] zu finden ist. Die Netzspannung ist in der Abbildung 2.4 als u_n bezeichnet. Aus den Analysen in Abschnitt 2.1 geht hervor, dass die Parallelschaltung von n Umrichtern als ein virtueller Umrichter mit der Spannung u_u interpretiert werden kann. Dieser ist über die Induktivität L/n und den Widerstand R/n mit dem Netz verbunden. Die Induktivität L_n und der Widerstand R_n bilden die Netzimpedanz Z_n . Die Messung der Netzspannung u_m erfolgt auf der Sekundärseite des Transformators, da eine Messung der Mittelspannung auf der Primärseite aufwendiger wäre. Ist die Netzimpedanz Z_n wesentlich kleiner als die wirksame Impedanz der Parallelschaltung Z/n , entspricht die gemessene Spannung u_m annähernd der Netzspannung u_n . Damit resultiert der Netzstrom unter Berücksichtigung der Impedanz Z/n aus der Differenz der Spannungen u_u und u_m . Die Aufgabe der Stromregelung ist es die Umrichterspannung u_u derart vorzugeben, dass sich der gewünschte Netzstrom i einstellt.

2.2.1. Regelung der Netzströme im rotierenden Koordinatensystem

Die Regelung des Netzstroms im rotierenden dq-Koordinatensystem ist eines der am häufigsten verwendeten Stromregelungsverfahren für netzseitige Umrichter [Mey93]. Dabei eignet sich das Verfahren sowohl für einzelne Zweipunktumrichter als auch für eine Parallelschaltung von Zweipunktumrichtern. Die Struktur der Regelung ist in beiden Fällen identisch. Lediglich die Pulsweitenmodulation (PWM) und damit die Umsetzung der Sollspannung bietet in einer Parallelschaltung andere Möglichkeiten. Aufgrund der Verbreitung des Verfahrens, ist es in der Fachliteratur ausführlich beschrieben, wobei die Ausführungen in diesem Teilabschnitt auf [Teo11], [Wu11] und [Mey93] beruhen.

Die Abbildung 2.5 zeigt die Regelungsstruktur zur Stromregelung im rotierenden dq-Koordinatensystem. Das Prinzip des Verfahrens basiert auf der Transformation der dreiphasigen Wechselgrößen aus dem abc-System in ein rotierendes dq-System. Hierzu ist es notwendig die Netzspannung u_{mabc} zu messen. Diese kann bei konstanter Amplitude als rotierender Raumzeiger mit einer bestimmten Länge und einem momentanen Winkel ausgedrückt werden. Der aktuelle Winkel θ des Raumzeigers wird mit Hilfe einer Phase Locked Loop (PLL) erfasst. Die Länge des Raumzeigers ist abhängig von der Amplitude der Netzspannung. Der Raumzeiger rotiert mit der Netzfrequenz im sogenannten $\alpha\beta$ -Koordinatensystem. Durch die Erfassung des Netzwinkels, ist es möglich das Koordinatensystem ebenfalls in Rotation zu versetzen. Das mit der Netzfrequenz drehende System wird als dq-Koordinatensystem bezeichnet. Dabei stellt die d-Achse die Abszisse und die q-Achse die Ordinate des Koordinatensystems dar. In diesem Koordinatensystem erscheinen der Winkel und die Länge des Zeigers stationär konstant, sodass die Zerlegung des Vektors in eine d- und eine q-Komponente zwei Gleichgrößen herbeiführt. Da der Winkel der Netzspannung dem Winkel des drehenden Systems entspricht, liegt der Netzspannungszeiger in der d-Achse des Koordinatensystems. Die Transformation der Ströme i_{abc} in das dq-System mit Hilfe des Winkels θ ermöglicht demnach eine Regelung von Gleichgrößen I_{dq} mit Bezug zur Netzspannung. Dies erleichtert die Regelung erheblich und ermöglicht den Einsatz von Proportional (P)- oder Proportional-Integral (PI)-Reglern. Die Sollwerte zur Stromregelung I_{dq}^* werden von überlagerten Zwischenkreisspannungs- und Leistungsregelkreisen generiert. Da hier die Regelung der Netzströme im Fokus steht, wird auf die überlagerten Regelkreise nicht eingegangen. Durch die Transformation der Ströme entsteht eine Verkopplung von d- und q-Achse. Das heißt, Änderungen in der einen Achse wirken sich kurzzeitig auf die andere Achse aus. Um diesem Problem entgegenzuwirken, werden die Ströme I_{dq} mit dem Faktor ωL multipliziert und der jeweiligen Sollspannung U_{dq}^* aufgeschaltet. Die gemessene Netzspannung in dq-Koordinaten U_{mdq} stellt regelungstechnisch eine Störgröße dar und wird zur Vorsteuerung ebenfalls aufgeschaltet.

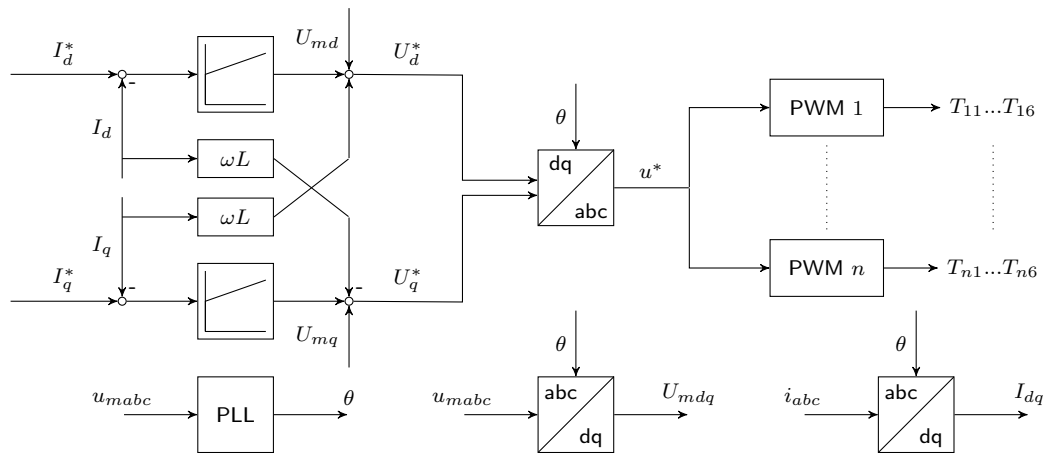


Abbildung 2.5.: Regelungsstruktur zur Regelung der Netzströme im rotierenden Koordinatensystem nach [Teo11]

Zur Umsetzung der Sollspannungen U_{dq}^* gibt es verschiedene Modulationsverfahren. Häufig verwendete Verfahren sind die Raumvektormodulation und die Sinus-Dreieck Modulation, welche detailliert in [Sch19] beschrieben werden. Die Umsetzung der Sollspannungen wird hier anhand der Sinus-Dreieck Modulation erläutert. Dazu ist es notwendig die Sollspannungen in das abc-System zu transformieren. Die dreiphasigen Sollwerte u^* werden jeweils mit einem dreieckförmigen Trägersignal verglichen. Aus dem Vergleich von Referenz- und Trägersignal resultieren die Ansteuersignale für die Halbleiter im Umrichter. In der Abbildung 2.5 ist diese Art der Pulsweitenzeugung mit den Blöcken PWM 1 bis PWM n veranschaulicht. Für eine Anwendung mit nur einem Umrichter wird nur eine PWM benötigt. Für die Parallelschaltung von Umrichtern können mehrere PWM verwendet werden.

Die Funktionsweise der PWM und die Auswirkungen auf die Ströme in Parallelstrukturen sind in der Abbildung 2.6 dargestellt. Zur Vereinfachung sind einphasige Betrachtungen für eine Parallelschaltung von nur zwei Umrichtern gezeigt. Grundsätzlich besteht die Möglichkeit die beiden Umrichter synchron oder versetzt zu takten. Um die Unterschiede deutlich zu machen, sind in der Abbildung 2.6 beide Verfahren eingebunden.

Die Verläufe für das synchrone Takten der beiden Umrichter sind in den Abbildungen 2.6a) bis 2.6e) veranschaulicht. In der Abbildung 2.6a) sind Dreieckssignale D_1 , D_2 der Modulatoren und das Referenzsignal u^* dargestellt. Bei synchroner Taktung verlaufen die beiden Dreieckssignale identisch. Somit könnten die Ansteuersignale für die Umrichter auch mit einem Modulator generiert werden. Die sich aus der Modulation ergebenden Spannungen u_{a10} und u_{a20} am Ausgang der Umrichter sind in den Abbildungen 2.6b) und 2.6c) veranschaulicht. Da die Dreieckssignale für beide Umrichter identisch sind, resultieren gleiche Spannungsverläufe. Folglich ergeben sich in beiden Umrichtern die gleichen Ströme, welche in der Abbildung 2.6e) ersichtlich sind. Die Verläufe für die virtuellen Umrichterspannung und den Netzstrom sind in der Abbildung 2.6d) dargestellt. Wie bereits im vorherigen Abschnitt hergeleitet, weist die virtuelle Umrichterspannung u_{ua} bei synchroner Taktung lediglich zwei Spannungslevel auf. Da die Spannungen der Umrichter identisch sind, nimmt auch die virtuelle Umrichterspannung diesen Verlauf an. Der Netzstrom i_a ergibt sich aus der Summe der Umrichterströme i_{a1} und i_{a2} . Die Parallelschaltung arbeitet somit wie ein Zweipunktumrichter mit höherem Netzstrom und der doppelten Ausgangsleistung. Zudem weist der Netzstrom einen höheren Rippel als die Umrichterströme auf. Dies ist in der Abbildung 2.6 nicht ersichtlich, da die Ströme unterschiedlich normiert sind und der Vergleich zur versetzten Taktung im Vordergrund steht.

Die Verläufe für das versetzte Takten sind in den Abbildungen 2.6f) bis 2.6j) gezeigt. Die Dreieckssignale D_1 und D_2 in der Abbildung 2.6f) sind im Gegensatz zur synchronen Taktung um 180° phasenverschoben. Folglich resultieren unterschiedliche Spannungsverläufe u_{a10} , u_{a20} in den Abbildungen 2.6g) und 2.6h). Die Umrichterströme i_{a1} und i_{a2} in der Abbildung 2.6j) differieren im Stromrippel. Im Vergleich zum synchronen Takten weist die virtuelle Umrichterspannung u_{ua} in der Abbildung 2.6i) ein zusätzliches Spannungslevel $u_{ua} = 0 \text{ V}$ auf [Spe18]. Weiterhin wird deutlich, dass die Schaltfrequenz von u_{ua} höher ist als die der einzelnen Umrichter. Bei einer versetzten Taktung von zwei Umrichtern ist die effektive Schaltfrequenz f_{Eff} doppelt so groß wie die der einzelnen Umrichter f_S [Spe18]. Für eine Parallelschaltung von n Umrichtern gilt:

$$f_{Eff} = n f_S \quad (2.13)$$

Die erhöhte Schaltfrequenz und das zusätzliche Spannungslevel haben einen signifikanten Einfluss auf den Stromrippel des Netzstroms i_a in der Abbildung 2.6i). Im Vergleich zur synchronen Taktung reduziert sich der Anteil der Harmonischen im Netzstrom erheblich [Spe18]. Durch das versetzte Takten von zwei Zweipunktumrichtern wird die Parallelschaltung wie ein Dreipunktumrichter mit erhöhter Schaltfrequenz betrieben.

Dies bietet Potential hinsichtlich des notwendigen Filteraufwands und der damit verbundenen Kosten. Zusätzlich verringert sich die $\frac{du}{dt}$ Belastung, was auch auf der Maschinenseite von Back-to-Back Konfigurationen vorteilhaft ist [Spe18].

Die Schaltfrequenz ist bei einer PWM konstant und durch die Frequenz des Dreiecksignals bestimmt. Um die Berechnung der Schnittpunkte von Sollwert u^* und Dreieckssignal D zu vereinfachen wird das Sollwertsignal abgetastet [Sch19], [Bee11]. In diesem Beispiel wird für die Abtastung das double-edge sampling Verfahren verwendet [Sch19], [Bee11]. Dabei werden sowohl bei der positiven als auch bei der negativen Dreiecksspitze die Sollwerte übernommen [Sch19], [Bee11]. Alternativ existiert das single-edge sampling. Hierbei wird nur bei der positiven Dreiecksspitze abgetastet [Sch19], [Bee11]. Die Abtastung hat einen Einfluss auf die Regelungsdynamik [Böc19], [Lap17], da der eigentliche Sollwert durch die Abtastung nur angenähert wird. Sollte sich der Sollwert zwischen zwei Abtastzeitpunkten sprunghaft ändern, wird sich dies erst zum nächsten Abtastzeitpunkt auf die Erzeugung der Ansteuersignale auswirken. Diese Verzögerung ist beim single-edge Verfahren größer als beim double-edge Verfahren. Daher kann mit dem double-edge Verfahren eine Verbesserung der Regelungsdynamik ohne Änderung der Schaltfrequenz erreicht werden. Ansonsten ist die Optimierung der Dynamik nur durch eine Anpassung der Schaltfrequenz möglich. Dies ist jedoch hinsichtlich der steigenden Schaltverluste nicht unbegrenzt möglich [Lap17]. Die Bandbreite der Regelung ist bei diesem Verfahren direkt mit der Schaltfrequenz verknüpft [Lap17].

2.2.2. Asynchrone Hysterese-Stromregelung

Eine Alternative zur Regelung der Netzströme im rotierenden System, ist die Verwendung von Hysterese-reglern. Dabei ist die Hysterese-regelung einfach zu implementieren und wird häufig zur Regelung einzelner Umrichter angewendet [Sch19], [Mey93]. Das Prinzip kann jedoch problemlos auf Parallelschaltungen von Umrichtern ausgeweitet werden. So kommt die Hysterese-regelung mehrerer Umrichtern z.B. in Windenergieanlagen zum Einsatz. Da diese Arbeit im Rahmen eines Verbundprojektes entstanden ist, basieren die Ausführungen in diesem Teilabschnitt größtenteils auf dem Informationsaustausch mit einem Projektpartner, welcher über jahrelange Erfahrung mit diesem Verfahren verfügt. Des Weiteren stützen sich die Beschreibungen nachfolgenden auf [Mey93],[Sch19] und [Sch21].

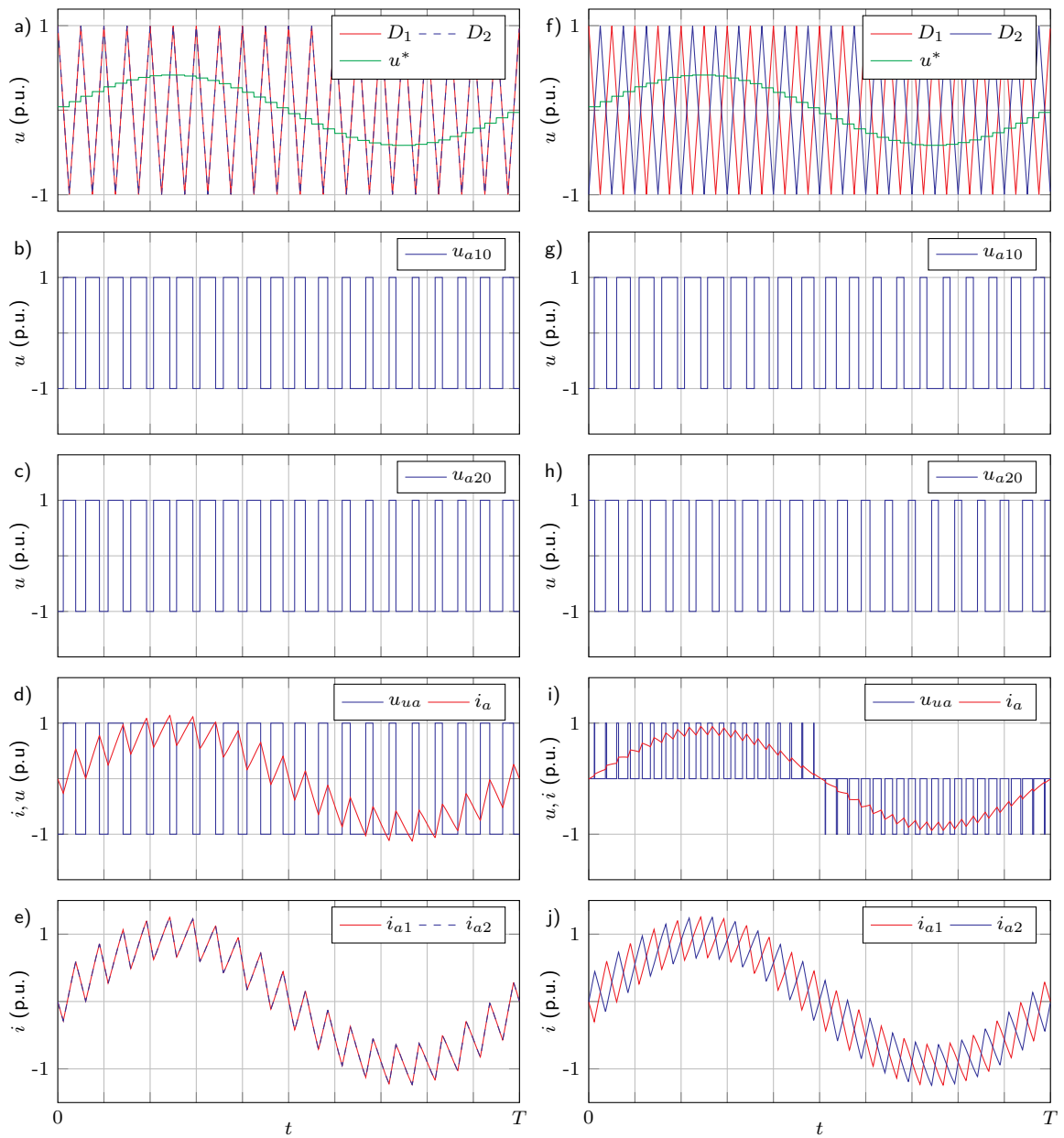


Abbildung 2.6.: Pulsweitenmodulation für eine Parallelschaltung von zwei Umrichtern nach [Mey93] - einphasige Betrachtung - links: synchron, rechts: versetzt

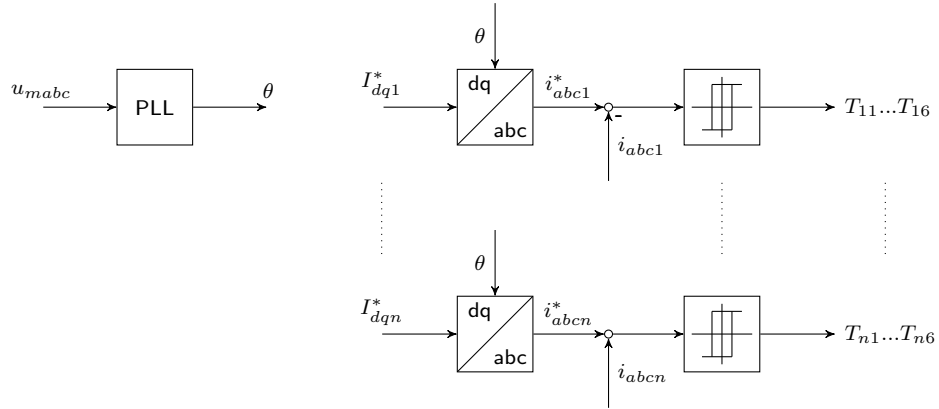


Abbildung 2.7.: Regelungsstruktur zur Regelung der Netzströme mit Hystereseregler

Die Struktur der Hysteresereglerung ist in der Abbildung 2.7 dargestellt. Mit Hilfe der PLL und der gemessenen Netzspannung u_{mabc} wird der Winkel der Netzspannung θ ermittelt. Dieser wird ausschließlich zur Transformation der Stromsollwerte I_{dq1-n}^* vom rotierenden dq-System ins dreiphasige abc-System benötigt. Die gemessenen Umrichterströme i_{abc1-n} müssen nicht transformiert werden. Da die Regelung im dreiphasigen abc-System erfolgt, werden drei Hystereseregler pro Umrichter benötigt. Zur Regelung mehrerer Umrichter muss die Struktur der Hysteresereglerung n mal implementiert werden. Dies ist in der Abbildung 2.7 mit den Punkten zwischen der ersten und der n -ten Stromregelung angedeutet. An dieser Stelle wird der wesentliche Unterschied zur Regelung im rotierenden dq-System deutlich. Bei der Regelung im rotierenden dq-System werden die Netzströme der Parallelstruktur i_{abc} geregelt. Im Gegensatz hierzu werden mit einer Hysteresereglerung die Umrichterströme i_{abc1-n} geregelt, wobei sich die Netzströme aus den Umrichterströmen ergeben.

Das Prinzip der Hysteresereglerung ist anhand der einphasigen Betrachtungen für eine Parallelschaltung von zwei Umrichtern in der Abbildung 2.8 nachvollziehbar. Um die Funktionsweise der Hysteresereglerung zu verstehen, reicht es zunächst aus, die Verläufe für einen Umrichter in den Abbildungen 2.8a) und 2.8b) zu analysieren. In der Abbildung 2.8a) sind der Umrichterstrom i_{a1} , der Sollwert des Stroms i_{a1}^* und die Hysteresebandgrenzen B_{o1} , B_{u1} veranschaulicht. Wie in der Abbildung 2.7 gezeigt, erfolgt eine Differenzbildung von Sollwert i_{a1}^* und Istwert i_{a1} . Der sich daraus ergebende Fehler wird mit den Hysteresebandgrenzen verglichen [Sch19]. Dieser Vergleich bestimmt die Ansteuersignale für die Halbleiter im Umrichter. Die resultierende Spannung am Ausgang des Umrichters u_{a10} ist in der Abbildung 2.8b) dargestellt. Berührt der Strom i_{a1} die obere Hysteresebandgrenze B_{o1} wird das negative Zwischenkreispotential geschaltet, sodass i_{a1} anschließend abnimmt. Das Schneiden der unteren Hysteresebandgrenze führt zum Schalten des positiven Zwischenkreispotentials und somit zu einem Anstieg des Stroms i_{a1} .

Folglich verläuft der Umrichterstrom i_{a1} zwischen den definierten Grenzen im sogenannten Hysteresband und pendelt um den Sollwert i_{a1}^* [Sch19]. Die Schaltfrequenz des Umrichters ist im Gegensatz zur PWM nicht konstant [Sch19]. Dies führt zu einem verteilten Spektrum des Stroms, was als Nachteil des Verfahrens anzuführen [Sch19], [Sch21] ist. Vorteilhaft wäre ein Spektrum mit einer Verschiebung des schaltfrequenten Anteils in höhere Frequenzbereiche [Sch21].

In einer Parallelschaltung mit identischen Drosseln (L, R) schalten beide Umrichter exakt gleich und damit ähnlich wie bei der synchronen Taktung. Dies zeigt die Betrachtung der Verläufe für den Umrichterstrom i_{a2} und die Spannung u_{a20} des zweiten Umrichters in den Abbildungen 2.8c) und 2.8d). Die resultierende virtuelle Umrichterspannung u_{ua} und der Netzstrom i_a sind in der Abbildung 2.8e) veranschaulicht. Bei gleichen Pulsmustern für die beiden Umrichter ergeben sich wie bei der synchronen Taktung zwei Spannungslevel in der Spannung u_{ua} und ein hoher Rippel im Netzstrom i_a .

Die Abbildungen 2.8f) bis 2.8j) zeigen die Verläufe der Ströme und Spannungen für eine Parallelschaltung von zwei Umrichtern mit leicht unterschiedlichen Drosselinduktivitäten L . In der Praxis ist dies ein unvermeidbarer Zustand, da die Drosseln bestimmte Fertigungstoleranzen aufweisen. Hierbei sind Abweichungen in einem Bereich von $\pm 10\%$ durchaus üblich. Um die Auswirkungen dieser Parametervarianz deutlich zu machen beträgt das Delta der Induktivitäten in diesem Beispiel $\Delta L/L = 20\%$. Die resultierenden Umrichterströme i_{a1} , i_{a2} und die Spannungen am Ausgang der beiden Umrichter u_{a10} , u_{a20} sind in den Abbildungen 2.8f) bis 2.8i) dargestellt. Das Schalten gleicher Potentiale führt durch die unterschiedlichen Drosseln zu abweichenden Stromanstiegen. Daher müssen die Umrichter leicht unterschiedlich takten, um die Umrichterströme i_{a1} und i_{a2} im vorgegebenen Hystereseband zu halten. Bei leicht unterschiedlichen Pulsmustern entsteht in der virtuellen Umrichterspannung u_{ua} ein zusätzliches drittes Spannungslevel. Dies ist in der Abbildung 2.8j) erkennbar. Der Stromrippel des Netzstroms i_a ist daher im Vergleich zum System mit identischen Komponenten etwas kleiner.

In einem System mit mehr als zwei Umrichtern führen die Fertigungstoleranzen der Drosseln dazu, dass alle Umrichter unterschiedlich takten. Daher wird das Verfahren im weiteren Verlauf als asynchrone Hystereseregulation bezeichnet. Das Schalten in Bezug auf den Netzstrom resultiert hierbei eher zufällig. Damit löschen sich zwar einige Anteile im Spektrum des Netzstroms aus. Die geringe THD der versetzten Taktung ist jedoch kaum erreichbar. Der Anteil der Harmonischen kann durch eine Verringerung der Hysteresebänder reduziert werden. Die Verkleinerung der Hysteresebänder ist allerdings mit einem Anstieg der Schaltfrequenz und der Verluste verbunden. Ein großer Vorteil der Hystereseregulation liegt in der hervorragenden Regelungsdynamik [Mey93], [Nac12]. Bei einer sprunghaften Änderung des Sollwertes verlässt der Strom unverzüglich das Hystereseband, was zu einer sofortigen Schalthandlung führt. Darüber hinaus ist die Hystereseregulation einfach realisierbar [Mey93].

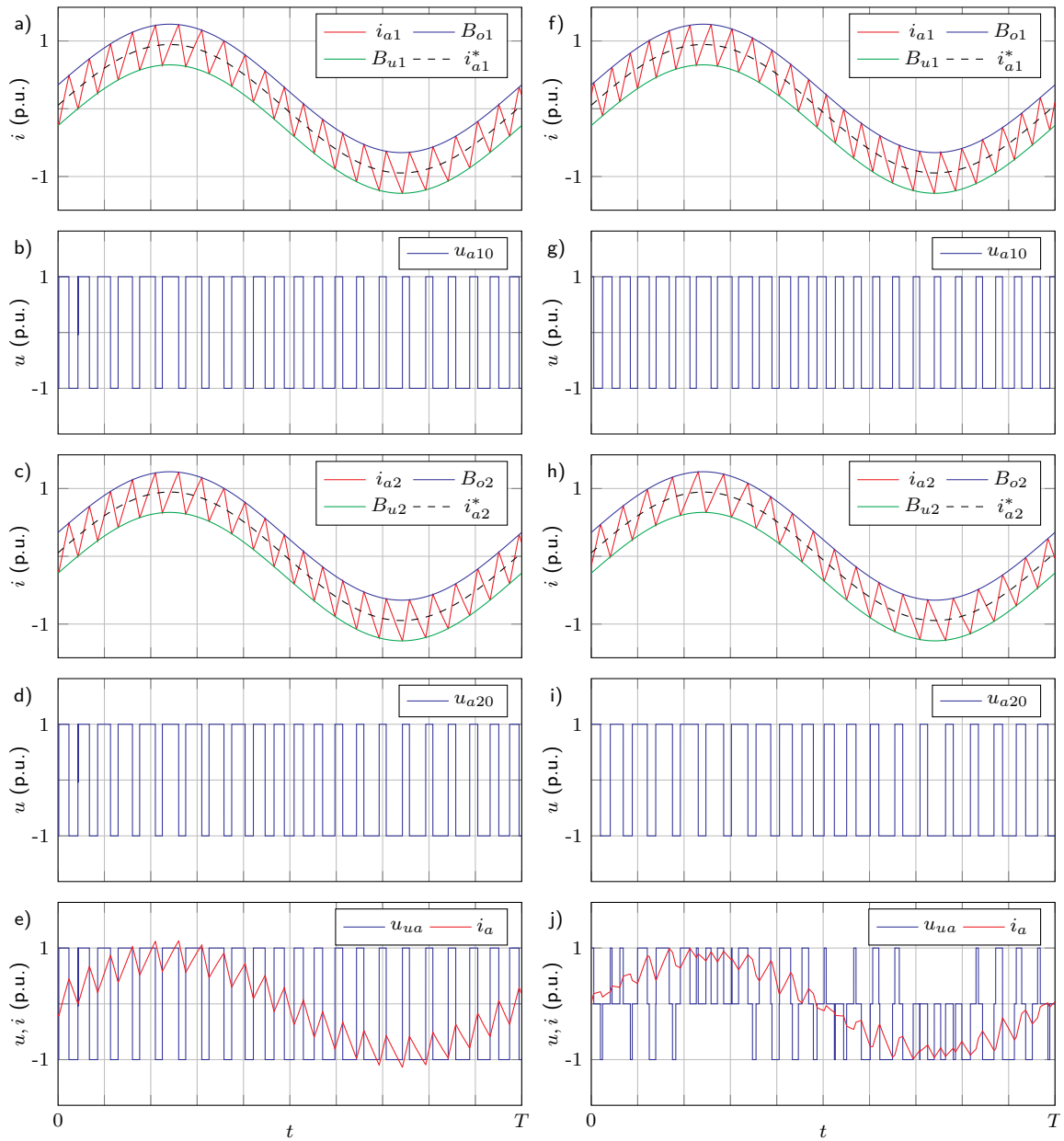


Abbildung 2.8.: Funktionsweise der Hystereseregulierung für eine Parallelschaltung von zwei Umrichtern - einphasige Betrachtung - links: identische Drosseln, rechts: leicht unterschiedliche Drosseln (Fertigungstoleranzen)

2.3. Verlustleistungsberechnung für Zweipunktumrichter bei variabler Schaltfrequenz

Der Vergleich des neuartigen Regelungsverfahrens mit den konventionellen Verfahren, kann nur auf der Basis definierter Kriterien erfolgen. In den vorherigen Abschnitten wurden bereits wichtige Kenngrößen erläutert. Neben der Regelungsdynamik und der THD ist die Verlustleistung ein entscheidender Faktor zur Bewertung der Regelungsverfahren. Daher ist eine Berechnung der Verluste in den Umrichtern der Parallelstruktur sinnvoll. Das hier vorgestellte Verfahren zur Berechnung der Verluste basiert auf den Ausführungen in [Sch13] und [Gie17].

Einen großen Anteil an den Gesamtverluste eines Umrichters haben die Halbleiterverluste. Diese lassen sich in Durchlass-, Schalt- und Sperrverluste untergliedern [Gie17]. Die Sperrverluste werden oftmals vernachlässigt, da sie vergleichsweise gering sind [Gie17]. Folglich ist eine Berechnung der Schalt- und Durchlassverluste für die Insulated-Gate Bipolar Transistors (IGBTs) ausreichend. Die durch das Einschalten der Dioden entstehenden Einschalt- bzw. Forward-Recovery-Verluste sind ebenfalls vernachlässigbar [Gie17], [Lut12]. Somit ist es ausreichend die Ausschalt- bzw. Reverse-Recovery-Verluste und die Durchlassverluste für die Dioden zu betrachten [Gie17].

Um den Aufwand der Verlustberechnungen gering zu halten, wird in [Gie17] ein Verfahren, mit der nur eine Berechnung pro Periode der Grundfrequenz notwendig ist, vorgestellt. Dies ist zulässig wenn die Schaltfrequenz konstant und ausreichend hoch gegenüber der Grundfrequenz ist [Gie17]. Da sich bei der Hystereseregulation eine variable Schaltfrequenz ergibt, kann diese Methode hier nicht angewendet werden [Sch13].

Die Berechnung der Durchlassverluste für den IGBT und die Diode erfolgt auf der Basis der Datenblätter der Halbleiter [Inf13]. Die Schwellspannungen U_{CE0} , U_{F0} und die differentiellen Widerstände $r_{d,I}$, $r_{d,D}$ ergeben sich aus der Durchlasskennlinie des jeweiligen Halbleiters. Um die Berechnungen zu vereinfachen, ist es sinnvoll, die Durchlasskennlinien mit einer Geraden anzunähern. Aus dem Schnittpunkt der Geraden mit der Abszisse resultiert die jeweilige Schwellspannung U_{CE0} , U_{F0} [Kol95], [Gra09]. Der Anstieg der Geraden definiert die differentiellen Widerstände $r_{d,I}$ und $r_{d,D}$ [Kol95], [Gra09]. Weiterhin werden die Ströme durch die Halbleiter benötigt, welche simulativ generiert werden können. Mit Hilfe der Gleichungen (2.14) und (2.15) lassen sich aus diesen Größen die Durchlassverluste für den IGBT $P_{D,I}$ und die Diode $P_{D,D}$ ermitteln [Bie04], [Gra09]. Die Implementierung der Gleichungen in einer Simulationsumgebung ist einfach umsetzbar, sodass eine Berechnung der Durchlassverluste unproblematisch ist.

$$P(t)_{D,I} = (U_{CE0} + r_{d,I}i_C(t))i_C(t) \quad (2.14)$$

$$P(t)_{D,D} = (U_{F0} + r_{d,D}i_D(t))i_D(t) \quad (2.15)$$

Anders als bei der Berechnung der Durchlassverluste ergibt sich bei der Berechnung der Schaltverluste eine zentrale Problemstellung. Die Halbleiter werden in Simulationen oftmals als ideale Schalter modelliert. Das heißt, die Flankensteilheit von Strom und Spannung ist während des Schaltvorgangs sehr groß. Die Verlustleistung beim Schalten von Halbleitern ergibt sich jedoch aus der Überlagerung von Strom und Spannung während des Schaltvorgangs.

Ein Beispiel für den zeitlichen Verlauf eines Abschaltvorgangs ist in der Abbildung 2.9 qualitativ dargestellt. Auf die physikalischen Vorgänge beim Schalten des IGBTs wird hier nur kurz eingegangen, da diese in entsprechender Fachliteratur ausführlich beschrieben sind [Spe18], [Lut12], [Eck14]. Der Abschaltvorgang wird durch das Umschalten des Gatesignals eingeleitet. Der Anstieg der Kollektor-Emitter Spannung u_{CE} ist im Wesentlichen von der Beschaltung des Gates und den parasitären Kapazitäten des Bauelements abhängig [Lut12]. Der Laststrom fließt durch den IGBT, bis u_{CE} den Wert der Zwischenkreisspannung erreicht hat [Eck14]. Anschließend kommutiert der Laststrom auf die Diode und der Strom i_C durch den IGBT beginnt zu sinken [Eck14]. Der Verlauf der Verlustleistung für diesen Abschaltvorgang resultiert aus dem Produkt von Kollektor-Emitter Spannung u_{CE} und Kollektorstrom i_C [Gra09] und ist in der Abbildung 2.9 mit $P_{S,I}$ dargestellt. Eine Charakterisierung des Abschaltvorgangs ist durch die Integration der Verlustleistung möglich. Der sich hieraus ergebende zeitliche Verlauf der Energie ist in der Abbildung 2.9 mit $E_{S,I}$ veranschaulicht. Nach dem Abschaltvorgang kann die Abschaltenergie an dem stationären Endwert von $E_{S,I}$ abgelesen werden. Diese Abschaltenergie E_{off} ist im Datenblatt eines IGBTs unter Angabe des Abschaltstroms i_{Cn} , der Abschaltspannung u_{CEn} und der Gatebeschaltung aufgeführt. Zur arbeitspunktabhängigen Berechnung der Abschaltverluste ist es sinnvoll die Abschaltenergie E_{off} zu normieren. Die daraus resultierende bezogene Schaltenergie e_{off} ist mit der Gleichung (2.16) beschrieben [Gie17].

$$e_{off} = \frac{E_{off}}{i_{Cn}u_{CEn}} \quad (2.16)$$

Analog zu den Abschaltverlusten können auch die Einschaltverluste des IGBTs und die Reverse-Recovery Verluste der Diode mit Hilfe der bezogenen Energien charakterisiert werden [Gie17].

Die Abbildung 2.10 zeigt qualitativ, einen simulierten Abschaltvorgang. Zunächst verdeutlicht der Verlauf der Spannung u_{CE} und des Stroms i_C noch einmal das Problem bei der Ermittlung der Verluste in der Simulation. Die zeitliche Überlappung von Strom und Spannung ist nicht gegeben. Eine approximierte Lösung des Problems bietet die Gleichung (2.17). Ähnliche Verhältnisse werden in [Sch13] beschrieben. Allgemein ergibt sich die Leistung aus der Änderung der Energie nach der Zeit. Zur Ermittlung der arbeitspunkt-abhängigen Abschaltenergie wird die bezogene Abschaltenergie e_{off} mit dem Strom i_C und der Spannung u_{CE} zum Zeitpunkt t_1 skaliert. Zusätzlich muss eine Dauer t_{off} (2.18) für den Abschaltvorgang definiert werden.

$$P_{Soff,I} = \frac{1}{t_{off}} e_{off} i_c(t_1) u(t_1)_{ce} \quad (2.17)$$

$$t_{off} = t_2 - t_1 \quad (2.18)$$

Die Berechnung der Leistung $P_{Soff,I}$ wird in der Simulation durch die negative Flanke des Gatesignals getriggert. Wie in der Abbildung 2.10 zu erkennen ist, sind der Strom i_C und die Spannung u_{CE} zum Abschaltzeitpunkt t_1 bedingt durch die hohe Flankensteilheit nicht auswertbar. Daher ist es zweckmäßig den Laststrom der jeweiligen Phase z.B. i_{a1} zur Berechnung zu verwenden. Die Spannung u_{CE} wird mit Hilfe der Zwischenkreisspannung zum Abschaltzeitpunkt t_1 ausgedrückt. Durch das Ersetzen der Größen i_C und u_{CE} in der Gleichung (2.17) folgt die Gleichung (2.19).

$$P_{Soff,I} = \frac{1}{t_{off}} e_{off} i_{a1}(t_1) U(t_1)_{DC} \quad (2.19)$$

Die Gleichung (2.19) liefert einen Wert für die Verlustleistung, jedoch keinen zeitlichen Verlauf. Dieser ergibt sich mit der vorher definierten Abschaltdauer t_{off} . Der zeitliche Verlauf der Verlustleistung kann somit mit der Gleichung (2.20) formuliert werden.

$$P(t)_{S,I} = \begin{cases} 0 & t < t_1 \\ P_{Soff,I} & t_1 \leq t \leq t_2 \\ 0 & t > t_2 \end{cases} \quad (2.20)$$

Die Wahl der Abschaltdauer t_{off} hat einen Einfluss auf die absolute Höhe $P_{Soff,I}$ und damit auf die thermische Belastung des Bauelements. Zur Bewertung der Regelungsverfahren ist es notwendig die zeitlichen Verläufe in eine aussagekräftige Kennzahl zu überführen.

Dies geschieht durch eine Mittelwertbildung über eine Periode der Grundfrequenz. In der Abbildung 2.10 ist der Mittelwert für den Betrachtungszeitraum mit $\bar{P}_{S,I}$ dargestellt. Des Weiteren ist ein zweiter Verlauf für die Verlustleistung $P'_{S,I}$ und die Abschaltenergie $E'_{S,I}$ eingezeichnet. Der Zeitraum ist für diese Verläufe anders vorgegeben, sodass der Abschaltvorgang bis zum Zeitpunkt t'_2 andauert. Die Verdoppelung der Abschaltdauer führt laut Gleichung (2.19) zu einer Halbierung der absoluten Höhe der Verlustleistung. Die resultierende Energie $E'_{S,I}$ hat somit einen geringeren Anstieg, aber den gleichen stationären Endwert. Die thermische Belastung des IGBTs wäre damit geringer. Aus dem Verlauf der Verlustleistung ergibt sich jedoch der gleiche Mittelwert $\bar{P}_{S,I}$. Da hier der Mittelwert der Verlustleistung im Vordergrund steht, kann die Abschaltdauer t_{off} relativ frei gewählt werden. Bei sukzessiver Berechnung der Verläufe muss allerdings darauf geachtet werden, dass eine Berechnung abgeschlossen ist bevor die Nächste beginnt. In diesem Fall ist es sinnvoll, die Abschaltdauer t_{off} gleich der Schrittweite der Simulation t_{step} zu wählen. Somit ist auch für hohe Schaltfrequenzen oder bei sprunghaften Änderungen eine korrekte Berechnung gewährleistet.

Das beschriebene Verfahren muss analog beim Einschalten des IGBTs und beim Ausschalten der Diode durchgeführt werden. Die entstehenden Schalt- und Durchlassverluste werden somit online simuliert. Die Addition der Verluste ergibt den zeitlichen Verlauf der Gesamtverluste für einen IGBT mit einer antiparallelen Diode. In einem Zweipunktumrichter existiert diese Anordnung sechsmal. Folglich müssen zur Ermittlung der Halbleiterverluste in einem Umrichter mehrere Berechnungen parallel durchgeführt und aufsummiert werden. Durch die Berechnung der Verlustleistung pro Schalthandlung ist die Kenntnis der Schaltfrequenz überflüssig. Folglich ermöglicht das Verfahren eine Berechnung der Verluste für eine variable Schaltfrequenz. Es wird jedoch auch deutlich, dass ein signifikanter Rechenaufwand für die Ermittlung der Verluste in einem Umrichter entsteht. Dieser Aufwand vervielfacht sich für eine Parallelschaltung von mehreren Umrichtern.

Das Berechnungsverfahren ist fehlerbehaftet, sodass die simulierten Verluste lediglich eine Approximation darstellen. Hierbei ist die Linearisierung der Durchlasskennlinien von IGBT und Diode zu erwähnen. Des Weiteren stellt auch die Verwendung der bezogenen Schaltenergien und deren Skalierung eine Linearisierung dar. Dieser Fehler könnte durch das Hinterlegen der entsprechenden Kennlinien in Lookup-Tabellen vermieden werden. Da der Rechenaufwand aber ohnehin schon erheblich ist, wird hier auf diese Möglichkeit verzichtet.

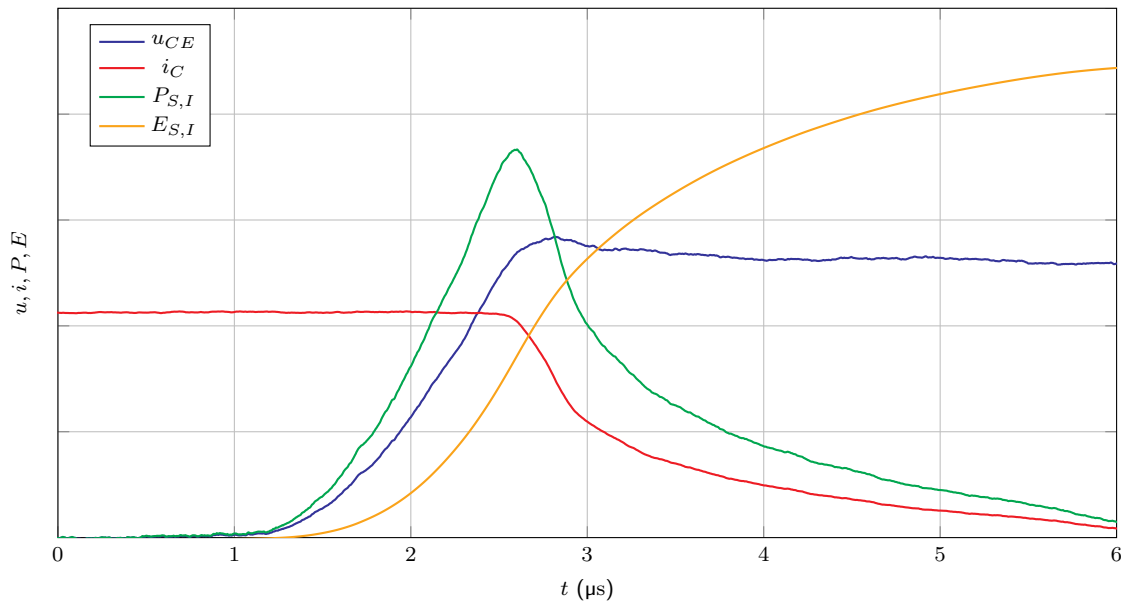


Abbildung 2.9.: Realer Abschaltvorgang eines IGBTs

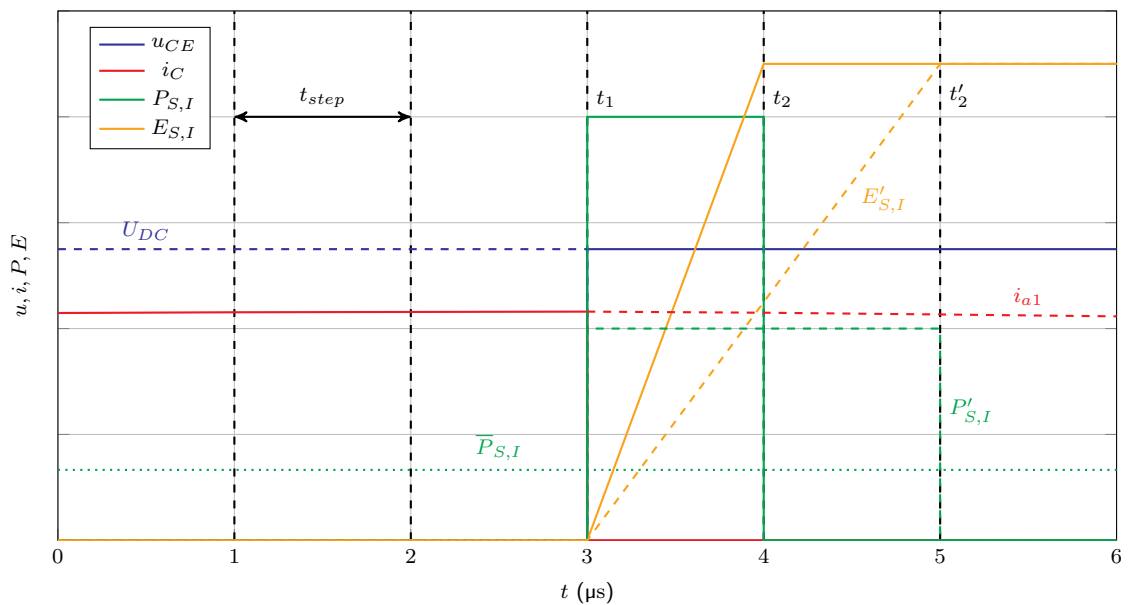


Abbildung 2.10.: Simulierter Abschaltvorgang eines IGBTs

2.4. Motivation der Arbeit

Die Analysen und Herleitungen in den vorangegangenen Abschnitten haben die Möglichkeiten, welche sich mit einer Parallelschaltung von Umrichtern ergeben, aufgezeigt. Neben den bereits vorgestellten Verfahren gibt es weitere Stromregelungskonzepte, welche die Erzeugung mehrstufiger Spannungen ohne feste Schaltfrequenz erlauben. Im Folgenden werden diese Verfahren beschrieben. Anschließend wird Motivation zur Entwicklung der koordinierten Ansteuerung abgeleitet.

So wird beispielsweise in [Mey93] ein Hystereseregulierungsverfahren für einphasige, netzseitig parallelgeschaltete Bahnrichter präsentiert. Die vorgestellten Ergebnisse beruhen auf Simulationen für eine Parallelschaltung von zwei Umrichtern, wobei diese AC-seitig auf separate Transformatorwicklungen geführt sind. Auf der Primärseite des Transformators ergibt sich der Netzstrom unter Berücksichtigung des Übersetzungsverhältnisses aus der Summe der Umrichterströme in den Sekundärwicklungen. Die Regelungsstruktur besteht aus einer übergeordneten Masterregelung und jeweils einem individuellen Regler für die Umrichter. Die Netzströme werden mit Hilfe der Masterregelung eingestellt. Um den Netzstrom in einem vorgegebenen Hystereseband zu halten, wird ein entsprechendes Spannungslevel erzeugt. Dabei werden die Umrichter derart angesteuert, dass sich ein Dreilevelbetrieb ergibt. Die individuellen Regler begrenzen die Ströme der einzelnen Umrichter. Hierfür berechnen die Regler in Abhängigkeit eines Hysteresebands und des Umrichterstroms ein Prioritätssignal. Dieses repräsentiert die Zeit die verbleibt, bis der Umrichterstrom das vorgegebene Hystereseband schneidet. Das Spannungslevel und die Prioritätssignale werden einer Verteileinheit zugeführt. Bei einer Änderung des Spannungslevels wird in der Verteileinheit der zu schaltende Umrichter mit Hilfe des Prioritätssignals ausgewählt. Der Umrichter für den die geringste Zeit berechnet wurde, hat die höchste Priorität. Darüber hinaus fließt auch die Anzahl der Schalthandlungen in die Berechnung des Prioritätssignals mit ein, um die Schaltfrequenzen der Umrichter zu symmetrieren. Zusätzlich verfügt jeder Umrichter über eine separate Verteileinheit, in der die Dreilevelschaltsignale in Zweipunktschaltsignale transformiert werden. Die Auslegung der Hysteresebänder wird kurz beschrieben. Hierbei wird eine Gleichung zur Bestimmung des Netzstromhysteresebands vorgestellt. Des Weiteren basiert die Wahl der individuellen Hysteresebänder auf Simulationen. Die Umsetzung des Masterreglers wird in [Mey93] nicht detailliert erläutert. Dies ist jedoch die Kernkompetenz des Verfahrens. Die resultierenden Eigenschaften des Verfahrens werden mit denen einer Stromregelung mit PWM und versetzten Trägersignalen verglichen. Dabei werden die Verluste, die Schaltfrequenzen, die dynamischen Eigenschaften und die Spektren der Netzströme für beide Verfahren ausgewertet. Für das Hystereseverfahren ergibt sich eine leicht reduzierte Schaltfrequenz,

wodurch etwas geringere Verluste in den Umrichtern resultieren. Als Nachteil werden der höhere Rippel in der Zwischenkreisspannung und das verteilte Spektrum des Netzstroms aufgeführt. Zudem steigt die Komplexität des Verfahrens, umso mehr Umrichter parallelgeschaltet werden. Dies ist generell für alle Verfahren erwartbar. Allerdings ist der proportionale Zusammenhang zwischen der Umrichteranzahl und der Anzahl der erforderlichen individuellen Einheiten in [Mey93] direkt ersichtlich. Des Weiteren erfolgt die Analyse des Verfahrens ausschließlich auf der Basis einer einphasigen Betrachtung. Eine experimentelle Validierung des Verfahrens wird nicht vorgestellt. Die Funktionalität des Verfahrens wird lediglich mit Hilfe von Simulationen nachgewiesen. Dies wird auch in [Mey93] kritisch angemerkt. Es wird darauf hingewiesen, dass der Einfluss von Verzögerungszeiten und der Abtastrate der Regelungsplattform nicht untersucht wurde.

In [Gen20] wird ein Sliding Mode Verfahren zur Regelung von parallelgeschalteten Umrichtern präsentiert. Die Struktur der Gesamtanordnung entspricht der vorgestellten Parallelschaltung in der Abbildung 2.1. Die Regelung wird in zwei Bereiche gegliedert. Dabei wird eine Schaltfunktion zur Regelung der Netzströme hergeleitet und die Regelung der Umrichterströme erläutert. Die Schaltfunktion wird aus einer mathematischen Beschreibung des Gesamtsystems abgeleitet. Dies ist jedoch schwierig nachzuvollziehen. So werden zum Beispiel ein virtueller Strom und ein zusätzlicher Regelungsparameter eingeführt, wobei die Bedeutung dieser Größen schwer greifbar ist. Daher muss an dieser Stelle auf eine detaillierte Beschreibung der Schaltfunktion verzichtet werden. Die Schaltfunktion kann ausschließlich diskrete Werte annehmen und bestimmt in Kombination mit einem Hystereseband die Schaltzustände der Umrichter. Dabei wird der Anteil der Harmonischen im Netzstrom durch die Wahl der Schaltzustände reduziert. Wie sich dies auf die Pulsmuster oder auf die Spannung am Ausgang der Umrichter auswirkt wird nicht gezeigt. Daher bleibt offen, ob die Spannungslevel systematisch im Sinne eines Mehrpunktumrichters generiert werden. Die Regelung der Umrichterströme erfolgt mit Hilfe eines Sortieralgorithmus. Es werden drei Vorschriften vorgestellt, womit die Umrichter priorisiert werden. Dazu ist es notwendig einen Sollwert für die Umrichterströme zu generieren. Des Weiteren muss ein Hystereseband festgelegt werden. Das Hystereseband wird mit dem Regelfehler des jeweiligen Umrichterstroms verglichen. Auf Basis dieses Vergleichs wird bestimmt, welcher Umrichter vorzugsweise zu schalten ist. Es wird darauf hingewiesen, dass die Regelung der Netzströme vorrangig behandelt wird. Wie sich dies auf die Regelung der Umrichterströme auswirkt wird nicht erläutert. Dabei stellt sich die Frage, ob eine Begrenzung der Umrichterströme durch eine Schaltzustandsänderung erfolgt, wenn zur Regelung der Netzströme keine Zustandsänderung erforderlich ist. Zur Validierung werden Messergebnisse für eine Parallelschaltung von vier Umrichtern dargestellt. Anschließend wird ein Vergleich zur asynchronen Hystereseregelung durchgeführt.

Das Regelungsverfahren wird auf einer Kombination aus einem Digitalen Signalprozessor (DSP) und einem Field Programmable Gate Array (FPGA) umgesetzt. Dabei erscheint besonders die Implementierung einiger Gleichungen wie z.B. die der Schaltfunktion als komplex, da auch differentielle Terme auftreten. Die Dynamik der Regelung wird anhand eines simulierten Umrichterausfalls gezeigt. Das heißt, es wird im laufenden Betrieb ein Umrichter aus dem Verbund geschaltet. Der Sollwert für den Netzstrom bleibt konstant, sodass sich in den verbleibenden Umrichtern ein höherer Strom einstellt. Die Regelung reagiert problemlos auf die Abschaltung des Umrichters. Dies ist als großer Vorteil des Konzepts anzuführen. Das dynamische Verhalten bei einer Änderung des Netzstromsollwerts wird nicht gezeigt. Messungen zum Verhalten der Regelung bei einem Netzfehler werden ebenfalls nicht präsentiert. Neben dem dynamischen Verhalten erfolgt eine Bewertung des stationären Verhaltens. Hierzu werden die Netz- und Umrichterströme für die asynchrone Hystereseregulation und die Sliding Mode Regelung verglichen. Es ist erkennbar, dass sich für das erdachte Regelungskonzept eine verbesserte Form der Netzströme ergibt. Dabei sind die Regelungsparameter so ausgelegt, dass eine vergleichbare Verlustleistung für beide Verfahren resultiert. Darüber hinaus wird gezeigt, dass Umrichterströme für die Sliding Mode Regelung in einem größeren Band variieren. Die Hysteresebänder sind in den Abbildungen zu diesen Messungen nicht eingezeichnet. Daher ist nicht ersichtlich, ob sich die Ströme zu jedem Zeitpunkt der Messung in den vorgegebenen Hysteresebändern bewegen, oder ob es Verletzungen der Hysteresegrenzen kommt. Der Einfluss der Regelungsparameter auf die THD und die Verlustleistung wird nicht diskutiert. Die leichte Verringerung der Harmonischen im Spektrum des Stroms wirkt ausbaufähig, wobei die Komplexität des Verfahrens als hoch erscheint.

In [Gup06] wird ein Multibandhystereseverfahren für kaskadierte H-Brücken vorgestellt. Dabei wird zunächst das Regelungskonzept umfangreich erklärt. Der Sollwert für den Strom wird als Wechselgröße vorgegeben. Die Differenz aus Soll- und Iststrom wird mit Hilfe eines Proportional-Resonant (PR)-Reglers in eine Schaltfunktion überführt. Der nachgeschaltete Multibandhysteresemodulator erzeugt in Abhängigkeit der Schaltfunktion die Ansteuersignale für die H-Brücken. Dies wird ausführlich am Beispiel einer Dreilevelmodulation erläutert. Der Verlauf der Hysterese ist zum besseren Verständnis in einer Abbildung veranschaulicht. Zusätzlich macht eine Fallunterscheidung mit entsprechenden Gleichungen die Wahl des benötigten Spannungslevels nachvollziehbar. Die Modulation wird im weiteren Verlauf auf sieben Level erweitert. Auch hierfür wird eine Abbildung gezeigt und eine Fallunterscheidung beschrieben. Für die Erzeugung von sieben Spannungslevel werden drei H-Brücken pro Phase benötigt. Diese werden in einer Reihenschaltung betrieben, sodass sich ein Netzstrom ergibt, welcher durch alle H-Brücken fließt. Dies ist der wesentliche Unterschied zur Struktur in der Abbildung 2.1.

Anders als in einer Parallelschaltung von Umrichtern besteht in einer Serienschaltung von Umrichtern keine Notwendigkeit die Umrichterströme zu symmetrieren. Ein weiterer Unterschied ist die Verschaltung der Zwischenkreise. Diese sind in kaskadierten H-Brücken nicht parallel gekoppelt. Die H-Brücken werden in [Gup06] als statischer Kompensator (DSTATCOM) betrieben. Die Gesamtanordnung besteht aus einem dreiphasigen Netz, einer Last und dem Kompensator. Zur Analyse des Systems wird ein Blockschaltbild des geschlossenen Regelkreises hergeleitet. Anschließend erfolgt eine Untersuchung des Frequenzgangs mit den gewählten Regelungsparametern. Im letzten Abschnitt werden Simulationsergebnisse vorgestellt. Diese belegen die Funktionalität und die Wirksamkeit des Verfahrens. Es ist ersichtlich, dass sich die THD der Netzströme durch die Kompensation erheblich verbessert. Die erzeugte Spannung wirkt jedoch verzerrt, da teilweise mehrere Spannungslevel in einem kurzen Zeitraum geschaltet werden. In [Gup10] wird ebenfalls ein Verfahren für den DSTATCOM-Betrieb mit kaskadierten Halbbrücken vorgestellt. Das Regelungskonzept wird jedoch auf eine Sliding Mode Regelung umgestellt. Als Sollwert wird die Spannung am Point of Common Coupling (PCC) vorgegeben. Die Herleitung der Schaltfunktion wird ausführlich erklärt und basiert auf den Systemgleichungen der Struktur. In Abhängigkeit dieser Schaltfunktion wird das Spannungslevel ausgewählt. Dabei erinnern die Ausführungen hierzu stark an [Gup06]. Es werden erneut Abbildungen für die Multibandhysterese modulation und Fallunterscheidungen für eine Fünflevelmodulation vorgestellt. Ein Blockdiagramm zur Struktur der Regelung komplettiert die Beschreibung des Konzeptes. Anschließend wird eine Analyse der sich einstellenden Schaltfrequenz in Abhängigkeit der Hysteresebreite durchgeführt. Des Weiteren werden Simulations- und Messergebnisse für eine einphasige Anwendung präsentiert. Die Abbildungen zu den Simulationsergebnissen veranschaulichen unter anderem die Form der Ausgangsspannung. Die Frequenzanalyse dieser Spannung zeigt ein verteiltes Spektrum, wobei die Anteile um die berechnete Schaltfrequenz auffällig sind. Dies bestätigt Berechnung der Schaltfrequenz im Vorfeld der Simulationen. Auf die Auslegung der Reglerparameter wird nicht im Detail eingegangen. Um eine Vergleichbarkeit zu erreichen, sind die Regelungsparameter für die Messung und die Simulation identisch gewählt. Die Messergebnisse belegen den funktionierenden Fünflevelbetrieb. Der Betrieb im dreiphasigen Netz wird ausschließlich anhand von Simulationsergebnisse vorgestellt. Es wird jedoch darauf hingewiesen, dass ein dreiphasiger Betrieb bereits experimentell validiert ist.

Ein weiteres Verfahren wird in [Ejl16] zur Drehzahlregelung einer Synchronmaschine vorgestellt. Dabei werden zunächst die Gleichungen der permanentenerregten Synchronmaschine im rotierenden Koordinatensystem präsentiert. Anschließend wird kurz auf feldorientierte Regelung der Maschine eingegangen und ein Blockschaltbild des erdachten Konzepts gezeigt. Der überlagerte Drehzahlregler generiert den Sollwert für den d-Strom. Des Weiteren wird der q-Stromsollwert konstant zu Null vorgegeben. Nach der Transformation der Sollwerte in dreiphasige Wechselgrößen erfolgt die Berechnung des Regelfehlers mit Hilfe der gemessenen Ströme. Der Regelfehler dient als Eingangsgröße für den Multibandhystereseemodulator, welcher die Schaltsignale der H-Brücken erzeugt. Im weiteren Verlauf wird die Funktionsweise des kaskadierten H-Brückenrichters erläutert. Die vorgestellte Anordnung besteht aus zwei H-Brücken pro Phase. Aufgrund der asymmetrisch gewählten Zwischenkreisspannungen, ist es möglich neun Spannungslevel zu erzeugen. Eine Übersicht zeigt, welcher Schaltzustand mit dem entsprechenden Level korrespondiert. Anschließend wird mit Hilfe einer Abbildung die Multibandhystereseemodulation erläutert. Das Spannungslevel wird in Abhängigkeit des Regelfehlers und einer festgelegten Hysteresebreite gewählt. Dabei steigt die Ausgangsspannung mit zunehmendem Regelfehler. Zum Nachweis der Funktionalität des Verfahrens werden Simulationsergebnisse gezeigt. In den Abbildungen zu den Simulationsergebnissen ist unter anderem die neunstufige Ausgangsspannung dargestellt. Weitere Verläufe belegen, dass die Drehzahl erfolgreich dem Sollwert nachgeführt wird.

Für Mehrpunktumrichter existieren ebenfalls Ansätze zur Erzeugung einer Multilevelspannung mit einer Hystereseemodulation. In [Cor00] wird eine Vierlevelhystereseverfahren erläutert. Dabei wird zunächst auf die Vorteile, wie z.B. die hohe Bandbreite der Regelung und die Unabhängigkeit der Regelung von den Maschinenparametern, eingegangen. Anschließend wird die Topologie des Mehrpunktumrichters und eine Multilevelraumzeitmodulation als Referenzverfahren erläutert. Im weiteren Verlauf wird das erdachte Konzept vorgestellt. Die Erzeugung der Spannungslevel ist abhängig von dem Istwert des Stroms, dem Sollwert des Stroms und drei Hystereseebändern. Die Hystereseebänder sind unterschiedlich breit. Die dazugehörigen sechs Hysteresebandgrenzen sind als Stromsollwerte mit einem konstanten Versatz vorstellbar. Dabei verlaufen drei Hysteresebandgrenzen unterhalb und drei Hysteresebandgrenzen oberhalb des Stromsollwerts. Der Anstieg des Stroms über die obere Hysteresebandgrenze hinaus bewirkt das Schalten des niedrigsten Spannungslevels, welches anliegt bis der Strom die erste Hysteresebandgrenze unterhalb des Stromsollwerts erreicht. Das Schneiden dieser Hysteresebandgrenze führt zum Schalten des zweiten Spannungslevels. Bleibt der Anstieg des Stroms weiterhin negativ und es entstehen sukzessive Schnittpunkte mit den beiden tiefer liegenden Hysteresebandgrenzen wird das dritte und das vierte Level geschaltet. Sobald der Strom die erste Hysteresebandgrenze oberhalb des Sollstroms übersteigt wird das Spannungslevel reduziert.

Die Erklärungen hierzu sind mit Hilfe der gezeigten Abbildungen gut nachvollziehbar. Des Weiteren sind die Regelungsstruktur und ein Zustandsautomat zur Umsetzung der Regelung veranschaulicht. Abschließend werden Messergebnisse von einem Teststand, bestehend aus dem Vierlevelumrichter und einer Asynchronmaschine, vorgestellt. Die gezeigten Strom- und Spannungsverläufe belegen die Funktionalität des Hystereseverfahrens. Im Vergleich zu einer Raumzeigermodulation ist das Verfahren einfach umzusetzen und es resultiert eine verbesserte Regelungsstruktur. Die THD ist für das Hystereseverfahren bei einer niedrigeren Schaltfrequenz etwas höher.

Ein Überblick über die unterschiedlichen Ausprägungen von Hystereseemodulationsverfahren für Mehrpunktumrichter wird in [Shu11] auf Basis einer Literaturrecherche gegeben. Einführend werden die Vorteile von Hystereseemodulationen und die Funktionsweise einer konventionellen Zweipunkthystereseemodulation erläutert. Im weiteren Verlauf werden die zusätzlichen Anforderungen bei der Realisierung einer Multilevelhystereseemodulation im Vergleich zur Zweipunkthystereseemodulation diskutiert. Außerdem werden fünf Verfahren am Beispiel einer einphasigen Fünflevelhystereseemodulation beschrieben. Die drei Hauptmodulationsverfahren werden als Multiband, Multioffset und Time-based bezeichnet. Darüber hinaus werden mit der Modified Multioffsetmodulation und der Modified Time-based Modulation zwei Erweiterungen der entsprechenden Hauptverfahren vorgestellt. Die Multibandmodulation ähnelt der beschriebenen Modulation in [Cor00]. Des Weiteren wird auf [Gup06] und [Gup10] verwiesen, da auch hier Multibandmodulatoren zur Anwendung kommen. Bei allen Verfahren werden die Spannungslevel in Abhängigkeit des Stromregelfehlers und von unterschiedlichen Hystereseebändern geschaltet. Bei der Time-based Modulation dient eine festgelegte Zeit als zusätzliches Entscheidungskriterium. Die Verfahren sind gut nachvollziehbar und mit Hilfe von Abbildungen anschaulich in [Shu11] erläutert. Daher wird an dieser Stelle auf eine detaillierte Beschreibung verzichtet. Abschließend werden die Verfahren verglichen und deren Vor- und Nachteile aufgeführt. Da Mehrpunktumrichter anders als Parallelschaltungen aufgebaut sind, bestehen wesentliche Unterschiede in den Anforderungen an die Regelungen.

Die aufgeführten Beispiele geben einen Eindruck hinsichtlich der Vielzahl von Lösungsansätzen. Dabei sind viele dieser Verfahren aufgrund von strukturellen Unterschieden nicht direkt auf eine Parallelschaltung von Zweipunktumrichtern übertragbar. Die für eine Parallelschaltung von Zweipunktumrichtern entwickelten Verfahren erscheinen komplex und für hohe Umrichteranzahlen als schwer umsetzbar. Der Nachweis der Funktionsfähigkeit der genannten Konzepte wird für geringe Anzahlen von Umrichtern und mitunter nur auf Basis von Simulationen erbracht. Weiterhin erscheinen die Vorteile im Vergleich zu den konventionellen Verfahren teilweise als ausbaufähig. Die Motivation dieser Arbeit liegt in der Entwicklung eines neuen Regelungsverfahrens, welches klare Vorteile im Vergleich zu den etablierten Verfahren herbeiführt und eine industrielle Verwendung verspricht. Die Ziele können im Wesentlichen mit drei Punkten zusammengefasst werden. Das neue Regelungskonzept soll eine möglichst geringe THD bei einer moderaten Verlustleistung herbeiführen. Außerdem wird eine hervorragende Regelungsdynamik bei Sollwertänderungen und Netzfehlern angestrebt. Ein weiteres zentrales Kriterium ist die Umsetzbarkeit des Verfahrens. Die Komplexität des Verfahrens ist zu minimieren, sodass eine Eignung für hohe Anzahlen von Umrichtern besteht.

3. Das Konzept der koordinierten Ansteuerung

Die Betrachtungen in Kapitel 2 haben gezeigt, dass eine koordinierte Ansteuerung im Sinne einer gezielten Erzeugung unterschiedlicher Spannungslevel ein erstrebenswertes Ziel darstellt. Zudem sollte die Regelung die Ströme möglichst dynamisch einprägen. Das entwickelte Konzept zur Umsetzung dieser Ziele wird im Folgenden ausführlich beschrieben. Dabei basieren die Erläuterungen in diesem Kapitel auf den Ausführungen in [Hei22] und [Hei21].

3.1. Regelungsstruktur der koordinierten Ansteuerung

Die Struktur des neuen Konzeptes ist in der Abbildung 3.1 dargestellt. Die Regelung der Netzströme I_{dq} erfolgt im rotierenden Koordinatensystem. Der zur Transformation benötigte Netzwinkel θ wird mit Hilfe einer PLL aus der gemessenen Netzspannung u_{mabc} ermittelt. Die Sollwerte für die Ströme I_{dq}^* werden von den überlagerten Regelkreisen gebildet. Die Differenz von Soll- und Iststrom wird in beiden Achsen auf einen P- oder PI-Regler geführt. Am Ausgang der Regler wird der zum Einprägen der Netzströme erforderliche Spannungsabfall über dem Filter U_{Fdq}^* berechnet. Der Filter besteht hier aus der Induktivität L/n und dem Wicklungswiderstand R/n . Die Sollspannungen über dem Filter U_{Fdq}^* werden durch eine Transformation in das dreiphasige System überführt. Anschließend erfolgt eine Addition der erzeugten Spannung u_F^* und der gemessenen Netzspannung u_{mabc} . Die daraus resultierende Spannung u_i ist die Sollspannung für die Parallelschaltung. Mit Hilfe der Sollspannung u_i generiert der Multilevelhystereseemulator das benötigte Spannungslevel k , welches mit einer Vielzahl von Schaltzuständen realisiert werden kann. Daher erfolgt eine Auswahl der optimalen Schaltzustände anhand des Spannungslevels k und der Umrichterströme i_{abc1-n} . Am Ausgang der Regelung stehen somit die Ansteuersignale für die IGBTs zur Verfügung. Die Schaltfrequenz stellt sich dabei frei ein.

In bereits bestehenden Systemen ist die Position, an der die Spannungen und die Ströme gemessen werden, vorgegeben. Das neue Verfahren stellt eine regelungstechnische Optimierung dar und kann beispielsweise ohne zusätzlichen Messaufwand eine asynchrone Hystereseregelung in Parallelschaltungen ersetzen.

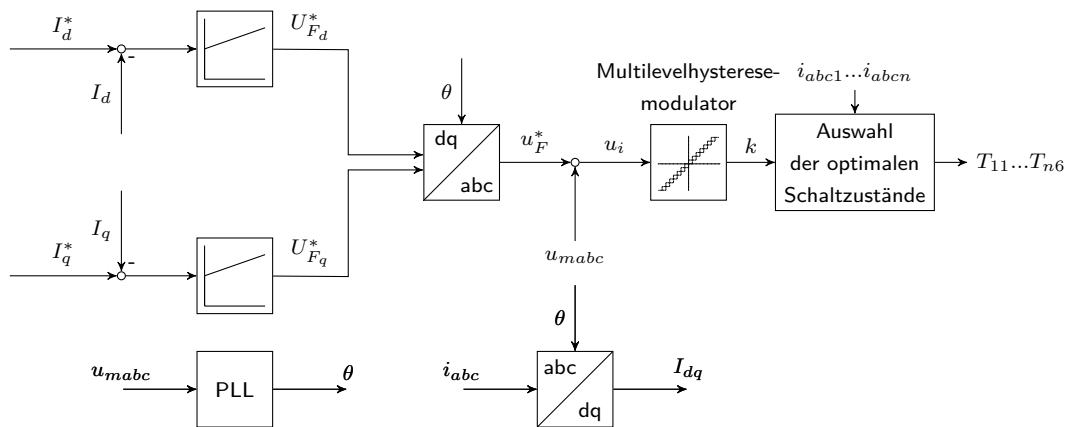


Abbildung 3.1.: Regelungsstruktur für die koordinierten Ansteuerung

Zur asynchronen Hystereseregulation ist eine Messung Umrichterströme i_{abc1-n} erforderlich. Die zur koordinierten Ansteuerung benötigten Netzströme i_{abc} können über die Addition der Umrichterströme i_{abc1-n} ermittelt werden. Die Spannungsmessung u_{mabc} ist aufgrund der einfacheren Realisierbarkeit oftmals auf der Niederspannungsseite des Transformators lokalisiert.

Die Umsetzung von Umrichterregelungen erfolgt häufig auf einer Kombination aus DSPs und FPGAs. Bedingt durch die parallele Arbeitsweise eignen sich FPGAs hervorragend zur Erzeugung der Ansteuersignale für mehrere Umrichter [Reh14]. Daher ist es vorteilhaft die Umsetzung der Sollspannung auf einem FPGA zu implementieren. Außerdem ist es sinnvoll die Messwerterfassung und die Messwertaufbereitung auf dem FPGA zu realisieren. Bei Netzfehlern reagiert somit ausschließlich der auf dem FPGA umgesetzte Teil. Ein Einbruch der Netzspannung wirkt im nächsten Taktzyklus des FPGAs direkt auf die Ansteuersignale. Das bedeutet, dass sich im Fehlerfall eine Reaktionszeit im Mikrosekundenbereich ergibt. Damit ist ein erheblich verbessertes Fehlerverhalten im Vergleich zur konventionellen Regelung mit PWM zu erwarten. Die Regler, die PLL und die Transformationen werden üblicherweise auf einem DSP mit einer niedrigeren Taktrate umgesetzt. Durch die Entkopplung der Regelung von der Schaltfrequenz, sollte sich dennoch eine geringere Reaktionszeit als bei der Verwendung einer PWM ergeben. Darüber hinaus ist es denkbar auch die Regelung auf dem FPGA zu implementieren. Dies würde das Führungsübertragungsverhalten nochmals erheblich verbessern und die Dynamik der Regelung erhöhen. Die Kombination aus dem Multilevelhysterese-modulator und der Auswahl der optimalen Schaltzustände ist besonders innovativ in diesem Konzept. Daher werden diese Komponenten im weiteren Verlauf des Kapitels detailliert beschrieben.

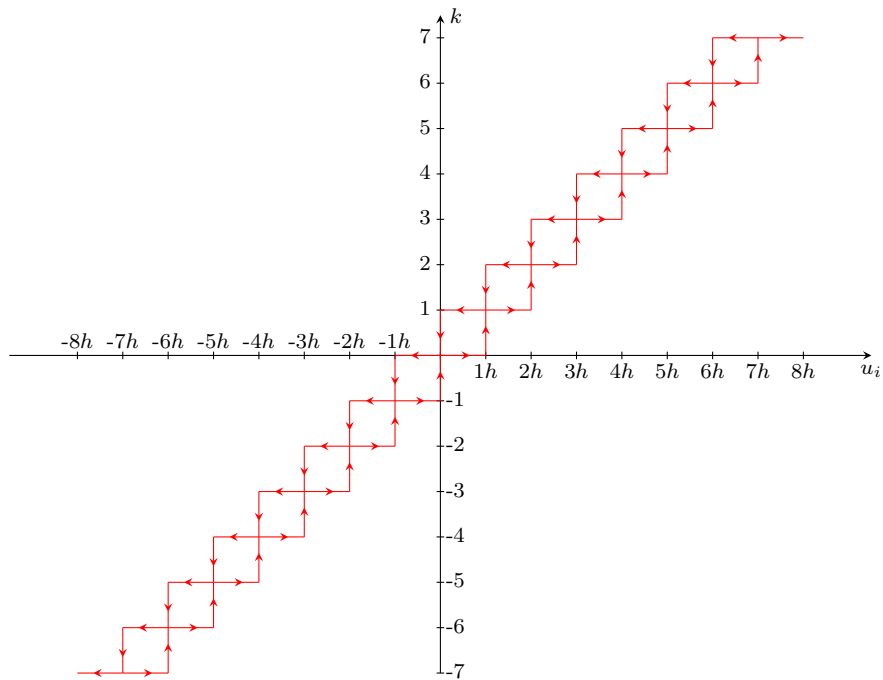


Abbildung 3.2.: Multilevelhysterese für die koordinierte Ansteuerung

Die Abbildung 3.2 zeigt die Multilevelhysterese für eine Parallelschaltung von 14 Umrichter. In [Gup06], [Oun10] und [Ejl16] werden ähnliche Hysteresen mit anderen Eingangsgrößen beschrieben. Mit Hilfe dieser Abbildungsvorschrift wird aus der Sollspannung u_i das entsprechende Spannungslevel k ermittelt. Die Parallelschaltung von 14 Umrichtern ermöglicht die Erzeugung von 15 Spannungslevel. Diese sind auf der Ordinate abgetragen. Für das Umschalten zwischen diesen Spannungsstufen muss die Hysteresebreite h definiert werden. Hierfür ist es sinnvoll die Zwischenkreisspannung U_{DC} durch die Anzahl der Umrichter n zu dividieren. Die Funktionsweise ist anhand eines kurzen Beispiels nachvollziehbar. Angenommen, die Sollspannung u_i ist zunächst Null, so resultiert das Spannungslevel $k = 0$. Ein Anstieg der Sollspannung u_i über die Hysteresebreite $1h$ hinaus bewirkt das Umschalten in das nächst höhere Spannungslevel $k = 1$. Übersteigt die Sollspannung den Wert $2h$, wird in das Spannungslevel $k = 2$ geschaltet. Somit erfolgt ein Umschalten in höhere Spannungslevel über den unteren Zweig der Hysterese. Eine Verringerung des Spannungslevels ist über den oberen Zweig der Hysterese möglich. So wird aus dem Level $k = 2$ in das nächst kleinere Level geschaltet, wenn die Sollspannung u_i den Wert $1h$ unterschreitet. Damit resultiert ein einfaches und effektives Verfahren zur Bestimmung des entsprechenden Spannungslevels. Die Form der Hysterese erlaubt zudem eine einfache Implementierung mit Hilfe eines Zustandsautomaten auf dem FPGA. Da sich Zustandsautomaten generell zur Ansteuerung von Umrichtern eignen, gibt es diverse Beispiele für Modulationen mit Zustandsautomaten [Loh03], [Oun10], [Hei19], [Dav14].

3.2. Realisierung des Multilevelhystereseomodulators mit einem Zustandsautomaten

Der Zustandsautomat zur koordinierten Ansteuerung von 14 parallelgeschalteten Umrichtern ist in der Abbildung 3.3 dargestellt. Die Zustände des Automaten repräsentieren die 15 Spannungslevel der Multilevelhysterese. Der Wechsel zwischen den Spannungsleveln erfolgt bei Erfüllung der entsprechenden Bedingungen über die Transitionen des Zustandsautomaten. Dazu wird die Sollspannung u_i mit Vielfachen der Hysteresebreite h verglichen. Die grün dargestellten Pfade beschreiben den unteren Zweig der Multilevelhysterese und ermöglichen das Umschalten in ein höheres Level. Der obere Zweig der Multilevelhysterese ist mit den roten Transitionen veranschaulicht und erlaubt den Wechsel in ein niedrigeres Level. Dieser Zustandsautomat muss für jede Phase erzeugt werden, sodass für eine dreiphasige Anwendung drei Zustandsautomaten erforderlich sind. Die Multilevelhystereseomodulation ist eng mit der Auswahl der optimalen Schaltzustände verknüpft. Daher wird im Folgenden auf diesen Auswahlprozess eingegangen.

3.3. Symmetrierung der Ströme bei einem Spannungslevelwechsel

Bei einem Übergang in ein anderes Spannungslevel stellt sich die Frage, welcher der 14 Umrichter geschaltet werden soll. Die Überlegungen hierzu führen zu einer zentralen Problemstellung des Verfahrens. Durch die Fokussierung der Regelung auf die Netzstrom besteht die Gefahr, dass sich die Umrichterströme stark voneinander unterscheiden, in Summe jedoch den gewünschten Netzstrom ergeben. Die Folge wäre im besten Fall eine unausgewogene Verlustverteilung und im schlechtesten Fall unzulässig hohe Ströme in einigen Umrichtern. Um dies zu verhindern, muss eine zusätzliche Symmetrierung der Umrichterströme vorgenommen werden. Der hierzu erdachte Auswahlvorgang soll anhand eines Beispiels erläutert werden. Angenommen, der Zustandsautomat befindet sich im Ausgangszustand $k = 0$, sodass sieben Umrichter auf das positive Zwischenkreispotential $U_{DC}/2$ und sieben Umrichter auf das negative Zwischenkreispotential $-U_{DC}/2$ geschaltet sind. Es resultiert die virtuelle Umrichterspannung $u_u = 0$ V. Zudem ergeben sich in den Umrichtern, welche auf das positive Zwischenkreispotential geschaltet sind, ansteigende Ströme. In den auf das negative Zwischenkreispotential geschalteten Umrichtern resultieren negative Stromgradienten. Die Sollspannung u_i wird im weiteren Verlauf durch die Regelung erhöht und übersteigt den Wert $1h$. Hierdurch erfolgt der Übergang in das Spannungslevel $k = 1$.

Zur Erzeugung des Spannungslevels muss ein Umrichter vom negativen Zwischenkreispotential auf das positive Zwischenkreispotential geschaltet werden. Da im Spannungslevel $k = 0$ sieben Umrichter auf das negative Zwischenkreispotential geschaltet, muss eine Auswahl unter diesen Umrichtern vorgenommen werden.

Dazu ist es notwendig den Umrichter mit dem minimalen Strom zu bestimmen. Das Umschalten des Umrichters mit dem minimalen Strom führt zu einem ansteigenden Strom in diesem Umrichter. Nach dem Umschaltvorgang resultiert die virtuelle Umrichterspannung $u_u = U_{DC}/14$. Für eine Zwischenkreisspannung von $U_{DC} = 1\,100\text{ V}$ ergibt sich somit eine Spannung von ca. $u_u = 78.57\text{ V}$. Der Prozess für das Umschalten in ein niedrigeres Spannungslevel gestaltet sich ähnlich. Gibt die Regelung die Rückkehr in das vorherige Spannungslevel $k = 0$ vor, muss einer der acht auf das positive Zwischenkreispotential geschalteten Umrichter umgeschaltet werden. Hierbei wird der Umrichter mit dem maximalen Strom auf das negative Zwischenkreispotential geschaltet. Folglich sinkt der Strom in diesem Umrichter nach dem Umschaltvorgang. Es ergibt sich die virtuelle Umrichterspannung $u_u = 0\text{ V}$. Damit wird deutlich, dass es notwendig ist für jeden Schaltvorgang den maximalen und den minimalen Umrichterstrom unter Berücksichtigung der aktuellen Schaltzustände zu bestimmen. Hierzu wird in den Zuständen des Zustandsautomaten eine Funktion aufgerufen. Da ein Übergang in ein Level aus zwei unterschiedlichen Zuständen möglich ist, muss beim Passieren einer Transition die Information, aus welchem Zustand der Übergang erfolgt, erzeugt werden. Dazu wird eine Hilfsvariable $x = 1$ gesetzt, wenn ein Übergang aus einem niedrigeren Spannungslevel stattfindet. Die Funktion registriert, dass ein Umrichter auf das positive Zwischenkreispotential geschaltet werden muss. Zusätzlich wird der Umrichter mit dem minimalen Strom bestimmt. Dabei werden nur die Umrichter die auf das negative Zwischenkreispotential geschaltet sind betrachtet. Bei einem Wechsel aus einem höheren Level in ein niedrigeres Level, wird die Hilfsvariable $x = -1$ gesetzt. Des Weiteren wird der beschriebene Prozess zum Übergang in ein niedrigeres Level angestoßen. Die Umrichter werden demnach beim Übergang in ein anderes Spannungslevel im Sinne einer Verringerung der Differenz zwischen den Umrichterströmen geschaltet.

3.4. Symmetrierung der Ströme ohne Spannungslevelwechsel

Eine weitere Problemstellung ergibt sich, wenn das Spannungslevel für eine bestimmte Zeit konstant bleibt. Dies soll beispielhaft anhand eines Verbleibs im Spannungslevel $k = 0$ erläutert werden. In den sieben auf das positive Zwischenkreispotential geschalteten Umrichtern ergeben sich ansteigende Ströme. In den übrigen sieben Umrichtern stellen sich Ströme mit einem negativen Gradienten ein. Damit nimmt die Differenz der Umrichterströme mit der Zeit zu. Um zu verhindern dass die Differenz der Ströme unzulässig hohe Werte annimmt, ist der Zustandsautomat mit zusätzlichen Transitionen versehen. Diese sind in der Abbildung 3.3 grau dargestellt. Bewegt sich die Sollspannung in den für das Spannungslevel $k = 0$ vorgesehen Grenzen, erfolgt in jedem Systemtakt ein Übergang in das gleiche Level. Zusätzlich wird die Variable $x = 0$ gesetzt. Durch den Übergang in das gleiche Level wird die Funktion zur Auswahl der optimalen Schaltzustände getriggert. Die im Folgenden vorgestellte Form der Symmetrierung stellt eine Erweiterung des in [Gen17] beschriebenen Verfahrens dar.

Der Prozess zur Begrenzung der Differenz der Umrichterströme bei einem Verbleib in einem Spannungslevel ist zum besseren Verständnis in der Abbildung 3.4 veranschaulicht. Hierbei sind Verläufe für die Phase a einer Parallelschaltung von vier Umrichtern dargestellt. Da der Prozess unabhängig von der Anzahl der parallelgeschalteten Umrichter ist, stellt dies keine Einschränkung dar. Es ist allerdings möglich den Prozess besser zu überschauen. In der Abbildung 3.4a) ist das aktuelle Spannungslevel gezeigt, welches über den Betrachtungszeitraum konstant $k_a = 1$ ist. Die Schaltzustände der Umrichter sind anhand der Phasenausgangsspannungen u_{a10-40} in den Abbildungen 3.4c) und 3.4d) nachvollziehbar. Die vier Umrichterströme i_{a1-4} sind in der Abbildung 3.4b) dargestellt. Die Differenz i_{Diffm} aus dem maximalen und dem minimalen Umrichterstrom ist in der Abbildung 3.4e) veranschaulicht. Zusätzlich ist eine durch die Regelung berechnete Differenz i_{Diff} und eine maximal zulässige Differenz i_{Dmax} eingezeichnet. Die maximal zulässige Differenz muss definiert werden und ist hier auf 100 A festgelegt. Der Systemtakt beträgt 1 MHz. Damit wird die Funktion zur Auswahl der optimalen Schaltzustände einmal pro μs aufgerufen und die Variable $x = 0$ gesetzt. Die Funktion wertet die Variable x aus und bestimmt den maximalen Strom der auf das positive Zwischenkreispotential geschalteten Umrichter. Zudem wird der minimale Strom der auf das negative Zwischenkreispotential geschalteten Umrichter ermittelt. Anschließend wird die Differenz i_{Diff} aus diesen Strömen berechnet. Der Takt der Regelung ist in dem abgestuften Verlauf von i_{Diff} gut erkennbar.

Zur Erzeugung des Spannungslevels $k_a = 1$ müssen drei Umrichter auf das positive und ein Umrichter auf das negative Zwischenkreispotential geschaltet sein. In den Spannungsverläufen von u_{a10-40} ist ersichtlich, dass anfangs die Umrichter 1, 3 und 4 auf das positive Zwischenkreispotential geschaltet sind. Der Umrichter 2 ist hingegen zu Beginn der Verläufe auf das negative Zwischenkreispotential geschaltet. Folglich steigen die Ströme i_{a1} , i_{a3} und i_{a4} an. Der Strom i_{a2} weist einen negativen Anstieg auf. Die Differenz i_{Diffm} aus dem maximalen i_{a4} und dem minimalen Strom i_{a2} nimmt zu. Zum Zeitpunkt t_1 übersteigt i_{Diffm} die maximal zulässige Differenz i_{Dmax} . Im nächsten Takt wird die Funktion aufgerufen und registriert, dass die durch die Regelung berechnete Differenz der Ströme i_{Diff} größer als i_{Dmax} ist. Folglich wird der Umrichter 2 auf das positive und der Umrichter 4 auf das negative Zwischenkreispotential geschaltet, wobei das Spannungslevel k_a durch das gleichzeitige Umschalten von zwei Umrichtern konstant bleibt. Durch die diskrete Arbeitsweise der Regelung erfolgt das Umschalten der Umrichter verzögert zum Zeitpunkt t_2 . Daher steigt die reale Differenz i_{Diffm} zwischen den Zeitpunkten t_1 und t_2 weiter an und es kommt zu einer maximalen Überschreitung des Grenzwertes i_{Dmax} um ca. 6 A. Dies verdeutlicht den Einfluss der Taktrate auf die Einhaltung von i_{Dmax} . Nach dem Umschalten kehren sich die Anstiege der Ströme in den beiden Umrichtern um. Hierdurch nimmt i_{Diffm} ab und fällt zum Zeitpunkt t_3 unter den Grenzwert i_{Dmax} . Der Vergleich von i_{Diffm} und i_{Diff} zwischen den Zeitpunkten t_2 und t_3 zeigt, dass eine globale Betrachtung der Umrichterströme zur Bestimmung des maximalen und des minimalen Stroms wenig zweckmäßig wäre. Die Differenz i_{Diffm} ist zwischen t_2 und t_3 weiterhin größer als i_{Dmax} , sodass eine Symmetrierung mit dem Fokus auf i_{Diffm} ein erneutes Auslösen einer Schalthandlung im nächsten Takt zur Folge hätte. Eine Schalthandlung ist jedoch nicht erforderlich, da i_{Diffm} ohnehin zum Zeitpunkt t_3 unter den Grenzwert i_{Dmax} fällt. Daher ist es sinnvoll die Bestimmung des maximalen und minimalen Stroms unter Berücksichtigung der aktuellen Schaltzustände vorzunehmen. Nach dem Umschaltvorgang ist ausschließlich der Umrichter 4 auf das negative Zwischenkreispotential geschaltet. Der Strom i_{a4} in diesem Umrichter wird somit direkt nach dem Umschalten als minimaler Umrichterstrom betrachtet. Außerdem wird i_{a3} im weiteren Verlauf als maximaler Umrichterstrom ermittelt. Dies ist im Verlauf von i_{Diff} erkennbar. Mit dem Umschalten der beiden Umrichter zum Zeitpunkt t_2 fällt i_{Diff} unter den Grenzwert i_{Dmax} , sodass kein erneuter Symmetrierungsvorgang zwischen t_2 und t_3 ausgelöst wird. Die Differenz der beiden Ströme i_3 und i_4 erreicht zum Zeitpunkt t_4 die Grenze i_{Dmax} . Infolgedessen wird ein erneuter Schaltvorgang zum Zeitpunkt t_5 ausgelöst, wobei der Umrichter 4 auf das positive und der Umrichter 3 auf das negative Zwischenkreispotential geschaltet werden. Der Anstieg der Ströme in beiden Umrichtern ändert sich und i_{Diffm} fällt zum Zeitpunkt t_6 erneut unter den Grenzwert i_{Dmax} . Im weiteren Verlauf werden i_{a3} als minimaler und i_{a1} maximaler Umrichterstrom identifiziert. Die Differenz i_{Diffm} wird somit effektiv begrenzt.

Die kurzzeitige Überschreitung von i_{Dmax} kann bei der Auslegung einkalkuliert oder durch eine Erhöhung der Taktrate der Regelung verringert werden. Um letzteres zu belegen, zeigt die Abbildung 3.5 die Symmetrierung mit einer Taktrate von 10 MHz. Ein Vergleich der Abbildungen 3.4e) und 3.5e) verdeutlicht den Einfluss der um den Faktor 10 erhöhten Taktrate. Die Schaltzustände und Ströme sind zwar unterschiedlich. Zur Bewertung der Grenzwertüberschreitung ist ein Vergleich dennoch sinnvoll. Durch die erhöhte Taktrate der Regelung erscheint der Verlauf von i_{Diff} in der Abbildung 3.5e) nahezu kontinuierlich. Daher überlagern sich die Verläufe von i_{Diffm} und i_{Diff} zu Beginn, sodass kein Unterschied zwischen den beiden Größen erkennbar ist. Zum Zeitpunkt t_1 überschreiten i_{Diffm} und i_{Diff} den Grenzwert i_{Dmax} . Im Gegensatz zu den Verläufen in der Abbildung 3.4e) erfolgt die Symmetrierungsschaltheandlung fast unverzögert. Infolgedessen reduziert sich die maximale Überschreitung von i_{Dmax} auf ca. 0.8 A. Des Weiteren verringert sich der Zeitraum in dem i_{Diffm} größer ist als i_{Dmax} signifikant.

Zusätzlich zur vorgestellten Symmetrierung der Umrichterströme ist es möglich eine absolute Stromgrenze vorzusehen. Die Überschreitung der Stromgrenze führt wiederum zu einem gleichzeitigen Umschalten von zwei Umrichtern, sodass sich auch der Anstieg des zu hohen Stroms umkehrt. Problematisch ist jedoch eine Verletzung der Stromgrenze im oberen und unteren Level, da hier kein gleichzeitiges Umschalten von zwei Umrichtern möglich ist. Bei der Symmetrierung mit Fokus auf der Differenz der Umrichterströme besteht dieses Problem nicht, da im oberen und unteren Level die Gradienten aller Ströme das gleiche Vorzeichen haben und sich die Differenz nicht oder kaum verändert, sodass kein Umschaltvorgang notwendig ist. Zur absoluten Strombegrenzung muss das Spannungslevel jedoch reduziert werden, um den Umrichter mit dem hohen Strom umschalten zu können. Diese Funktion kann mit zusätzlichen Transitionsbedingungen implementiert werden. Allerdings haben die Simulationen und die Messungen gezeigt, dass diese Art der Begrenzung bei einer sinnvollen Auslegung von i_{Dmax} nicht notwendig ist. Bei einem vorschriftsgemäßen Betrieb ergibt sich die maximale Höhe des Stroms für jeden Umrichter im Verbund aus dem Netzstrom, der Umrichteranzahl und der gewählten maximal zulässigen Differenz i_{Dmax} . Daher sind die zusätzlichen Transitionsbedingungen nicht in die Abbildung 3.3 eingezeichnet. Eine Überschreitung des maximal zulässigen Stroms wird stattdessen als Störung des Normalbetriebs interpretiert. Die Reaktion auf diese Störung ist eine Taktsperre für alle Umrichter.

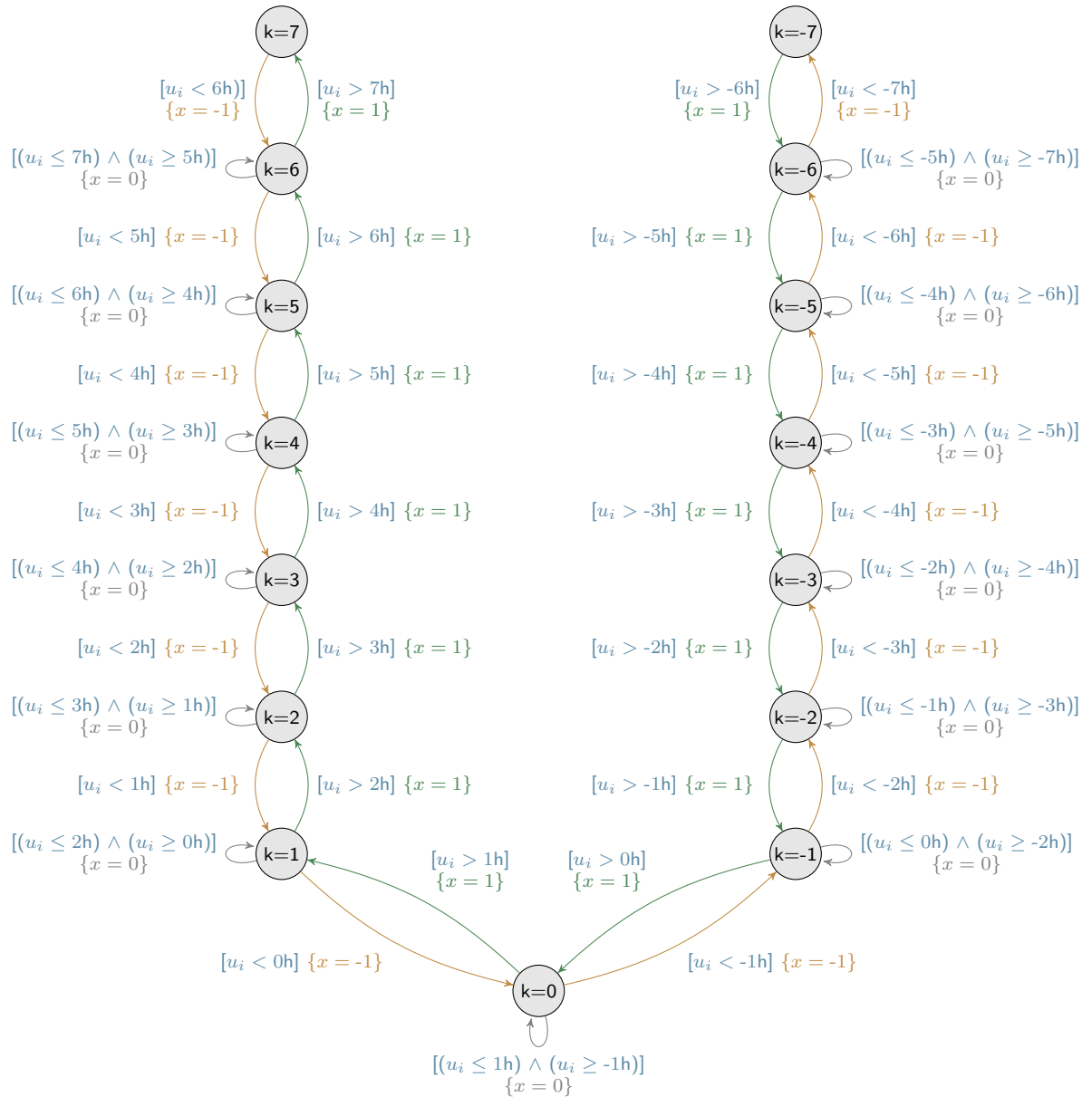


Abbildung 3.3.: Zustandsautomat für die Multilevelhystereseemodulation

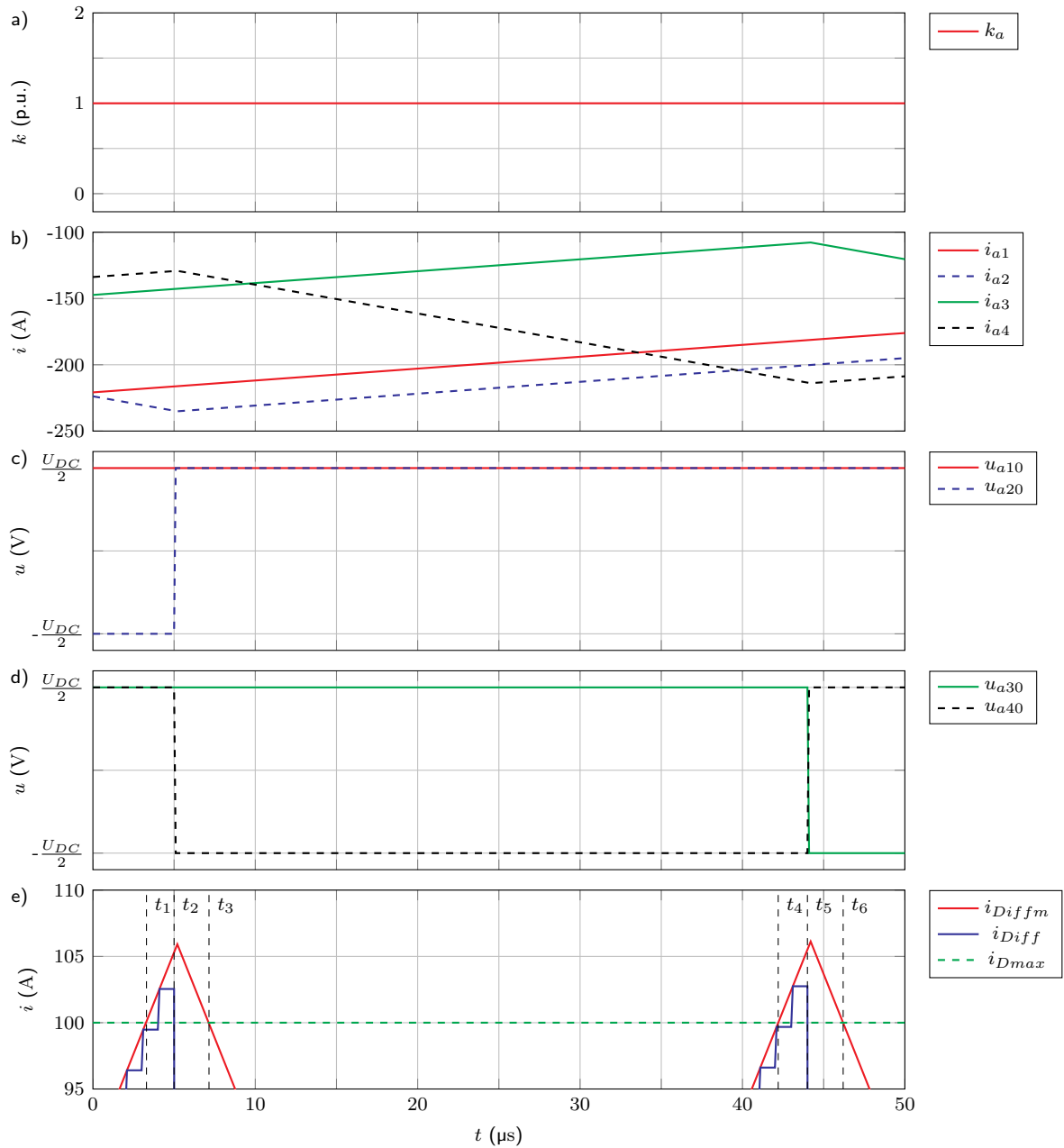


Abbildung 3.4.: Konzept zur Symmetrierung der Umrichterströme am Beispiel der Phase a einer Parallelschaltung von 4 Umrichtern bei einer Taktrate von 1 MHz - a) Spannungslevel, b) Umrichterströme, c) Schaltzustände von Umrichter 1 und Umrichter 2, d) Schaltzustände von Umrichter 3 und Umrichter 4, e) Umrichterstromdifferenz

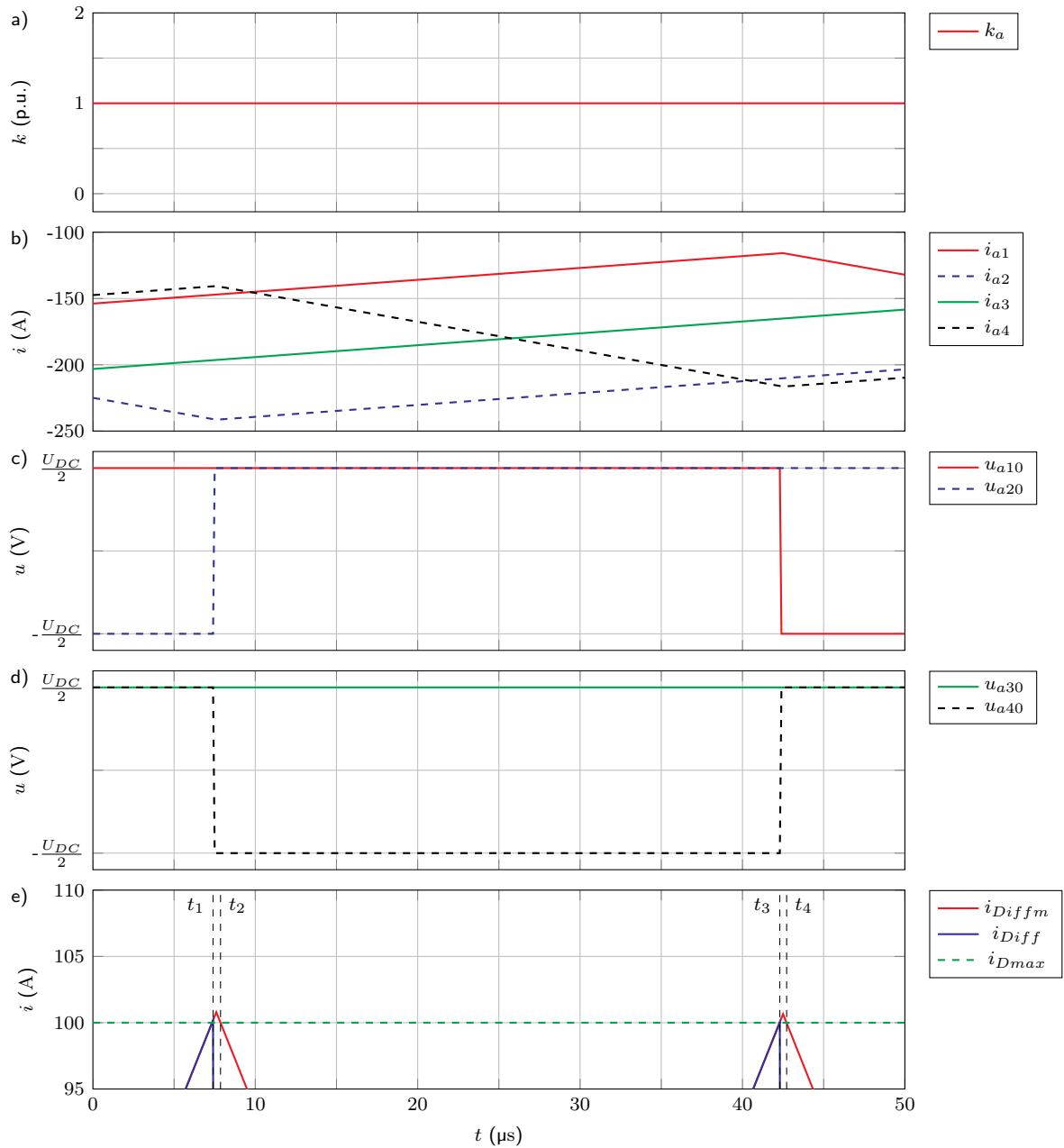


Abbildung 3.5.: Konzept zur Symmetrierung der Umrichterströme am Beispiel der Phase a einer Parallelschaltung von 4 Umrichtern bei einer Taktrate von 10 MHz - a) Spannungslevel, b) Umrichterströme, c) Schaltzustände Umrichter 1 und Umrichter 2, d) Schaltzustände Umrichter 3 und Umrichter 4, e) Umrichterstromdifferenz

4. Simulative Charakterisierung der koordinierten Ansteuerung

Das Regelungskonzept zur koordinierten Ansteuerung parallelgeschalteter Umrichter ist in Kapitel 3 ausführlich erläutert. Zum Nachweis der Funktionalität des Verfahrens ist es im ersten Schritt sinnvoll Simulationen durchzuführen. Darüber hinaus ermöglichen Simulationen die Identifikation von bei der Konzipierung nicht bedachten Problemen. Daher wird in diesem Kapitel zunächst auf den Aufbau des Simulationsmodells eingegangen und anschließend eine Analyse des Konzepts auf Basis von Berechnungen und Simulationen durchgeführt.

4.1. Beschreibung des Simulationsmodells

Da die Simulation sowohl die leistungselektronischen als auch die regelungstechnischen Komponenten abdecken muss, kommen hier zwei Simulationstools zum Einsatz. Dabei erfolgt die Simulation der Leistungselektronik mit PLECS Blockset. Die regelungstechnischen Elemente werden in Matlab/Simulink modelliert. Das Zusammenführen der beiden Simulationsumgebungen ist unproblematisch, da das PLECS Blockset in Matlab/Simulink eingebettet werden kann.

Der Aufbau und die Verschaltung der leistungselektronischen Elemente, entspricht der Struktur in der Abbildung 2.1. Es ist anzumerken, dass in realen Anwendungen Back-to-Back-Konfigurationen parallelgeschaltet werden. Eine Back-to-Back-Konfiguration besteht aus einem maschinenseitigen und einem netzseitigen Umrichter. Um den ohnehin schon erheblichen Simulationsaufwand möglichst gering zu halten, wird hier auf die Simulation der maschinenseitigen Umrichter verzichtet. Diese Betrachtungsweise ist zulässig, da durch die niederinduktive Verbindung der Zwischenkreise eine Entkopplung von maschinenseitigen und netzseitigen Umrichtern resultiert.

Generell ist eine netzseitige Umrichterregelung aus mehreren einander überlagerten Regelkreisen aufgebaut. Das neue Konzept ist ein Teil dieser kaskadierten Gesamtstruktur und dient ausschließlich zur Regelung der Ströme. Daher liegt auch in den Simulationen der Fokus auf der Stromregelung. Der Einfluss anderer Regelkreise wird somit ausgeschlossen. Die Zwischenkreisspannungsregelung wird als ideal angenommen.

Das bedeutet, dass die Zwischenkreisspannung in den parallelgeschalteten Umrichtern mit einer Spannungsquelle, welche die konstante Zwischenkreisspannung bereitstellt, modelliert ist. Die Drosseln am Ausgang der Umrichter und die Netzimpedanz sind wie in der Abbildung 2.1 mit Induktivitäten und Widerständen modelliert. Außerdem ist die Netzspannung mit steuerbaren Spannungsquellen nachgebildet. Die Halbleiter sind in der Simulation ideale Schalter. Daher ist das in Abschnitt 2.3 vorgestellte Verfahren zur Verlustleistungsberechnung in die Simulationsmodelle integriert.

Eine weitere wichtige Kenngröße zur Bewertung des Verfahrens ist die resultierende Schaltfrequenz. Anders als bei einem Verfahren mit fester Schaltfrequenz ist es notwendig, die sich einstellende Schaltfrequenz für das neue Konzept zu messen. Daher werden die generierten Ansteuersignale genutzt, um die mittlere Schaltfrequenz zu bestimmen. Dies erfolgt durch das Aufsummieren der Schaltflanken für eine Periode der Grundwelle. Aus dem zeitlichen Bezug der Summe auf die gemessene Grundperiode resultiert die mittlere Schaltfrequenz.

Die Parameter der erwähnten elektrischen Komponenten sind aus einer industriell verwendeten Parallelschaltung übernommen. Die Gesamtleistung des Systems beträgt ca. 5 MW. Dabei verteilt sich die Leistung auf insgesamt 14 Zweipunktumrichter. Die Parameter des Systems sind zusammenfassend in der Tabelle A.1 im Anhang aufgeführt.

Um einen Vergleich zu einem bestehenden Verfahren vornehmen zu können, ist es notwendig ein Referenzverfahren festzulegen. Das hier gewählte Referenzverfahren ist die in Abschnitt 2.2 vorgestellte asynchrone Hystereseregulation. Dabei ist Wahl des Referenzverfahrens nicht zufällig erfolgt. Die angesprochene Industrieanwendung wird mit 14 unabhängigen Hysteresereglern betrieben. Demzufolge ist die Parallelschaltung bereits auf dieses Verfahren abgestimmt. Die hier gezeigten Resultate beruhen somit auf zwei Simulationsmodellen. Die Komponenten in den Modellen sind größtenteils identisch. Die Regelungsverfahren unterscheiden sich. Um das synchrone Takten der asynchronen Hystereseregulation zu vermeiden, variieren die Induktivitäten der Drosseln im entsprechenden Modell zufällig verteilt in einem Bereich von $\pm 10\%$. Die Schrittweite in den Simulationen beträgt in diesem Abschnitt $t_{step} = 1 \mu\text{s}$.

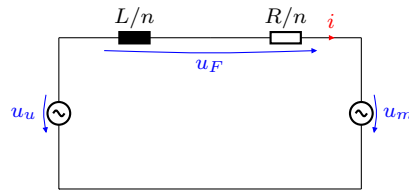


Abbildung 4.1.: Vereinfachtes einphasiges Ersatzschaltbild für n parallelgeschaltete Umrichter am Netz

4.2. Vorbetrachtungen zur Reglerauslegung

Zur koordinierten Ansteuerung müssen mindestens vier Parameter festgelegt werden. Neben der Bestimmung der Hytseresebreite h und der maximal zulässige Differenz der Umrichterströme i_{Dmax} ist die Wahl geeigneter Reglerverstärkungen erforderlich. Für einen möglichst einfachen Designprozess, ist es wünschenswert eine Vorschrift zur Auslegung der Verstärkungsfaktoren abzuleiten. Daher wird in diesem Abschnitt eine Variante zur Auslegung vorgestellt und der Einfluss der Reglerverstärkungen auf Basis vereinfachter Analysen diskutiert.

4.2.1. Reglerparametrierung auf Basis einer vereinfachten Systemanalyse

Zur Bestimmung der Reglerparameter wird sich üblicherweise Standardauslegungsverfahren bedient. Dabei wird häufig das Symmetrische Optimum oder das Betragsoptimum für die Auslegung von Stromreglern verwendet. Diese Verfahren sind ausführlich in [Sch21] und [Lut07] beschrieben. Die Auslegung der Regler erfolgt hierbei auf Grundlage der bekannten Elemente des geschlossenen Regelkreises. Die Regelstrecke für die Parallelschaltung kann mit Hilfe des Ersatzschaltbildes in der Abbildung 4.1 ermittelt werden. Dabei ist das Ersatzschaltbild eine Vereinfachung der Abbildung 2.4. Die Übertragungsfunktion der Regelstrecke resultiert aus der Maschengleichung (4.1) des Ersatzschaltbildes [Hua12], [Bod01]. Die Netzimpedanz ist in der Abbildung 4.1 zur Vereinfachung nicht mit eingezeichnet. Es wird vorausgesetzt, dass die Netzimpedanz kleiner als die wirksame Impedanz der Drosseln ist. Das heißt, die gemessene Spannung u_m entspricht annähernd der Netzspannung. Bei sehr weichen Netzen oder hohen Umrichteranzahlen n überwiegt der Anteil der Umrichterspannung u_u in der gemessenen Spannung u_m , was zu Problemen bei der Regelung der Netzströme führen kann. Dieser Zusammenhang lässt sich aus der Abbildung 2.4 herleiten und ist mit der Gleichung 4.2 beschrieben [Gie14]. Das Verhältnis der Impedanzen und die Anzahl der Umrichter sind entscheidend für die Stabilität der Regelung. In [Don12], [Gie14] und [Wan14] werden hierzu umfangreiche Analysen durchgeführt.

$$u_u = \frac{R}{n}i + \frac{L}{n} \frac{di}{dt} + u_m \quad (4.1)$$

$$u_m = u_n \frac{1}{1 + n \frac{Z_n}{Z}} + u_u \frac{n}{n + \frac{Z}{Z_n}} \quad (4.2)$$

In der Abbildung 4.1 ist erkennbar, dass sich der Strom i aus dem Spannungsabfall u_F über dem Filter ergibt. Daher ist die Regelstrecke mit der Übertragungsfunktion des Filters beschrieben (4.3) [Teo11].

$$G_S(s) = \frac{I(s)}{U_F(s)} = \frac{\frac{n}{R}}{s \frac{L}{R} + 1} \quad (4.3)$$

Die Stromregelstrecke ist demnach ein PT1-Element. Die Streckenverstärkung K_S ist in der Gleichung (4.4) definiert.

$$K_S = \frac{n}{R} \quad (4.4)$$

Die Zeitkonstante T_S des PT1-Elements ist mit der Gleichung (4.5) beschrieben.

$$T_S = \frac{L}{R} \quad (4.5)$$

Damit sind alle Parameter der Regelstrecke bekannt und es ist möglich den geschlossenen Regelkreis zu untersuchen. Dieser ist aus [Sch21] abgeleitet und in der Abbildung 4.2 veranschaulicht. Die vorab hergeleitete Regelstrecke ist als PT1-Element mit der Verstärkung K_S und der Zeitkonstanten T_S eingezeichnet. Des Weiteren ist der Regler mit dem Verstärkungsfaktor K_R und der Nachstellzeit T_N gekennzeichnet. Außerdem sind verschiedene Verzögerungszeiten, welche hier als Totzeitelemente dargestellt sind zu beachten. Hierzu zählt die Taktrate T_A mit der die Regelung ausgeführt wird. Des Weiteren sind Laufzeiten T_L der Ansteuersignale und die Verriegelungszeiten T_V zu berücksichtigen. Zudem tritt bei der Übertragung und Wandlung der Messsignale die Verzögerungszeit T_M auf.

Anhand des geschlossenen Regelkreises können Stabilitätsanalysen und die Optimierung der Reglerparameter durchgeführt werden. Zur Anwendung des Betragsoptimums werden zunächst alle kleinen Zeitkonstanten zu einer Ersatzzeitkonstanten T_E zusammengefasst (4.6) und als ein PT1-Element (4.7) vereinfacht [Sch21].

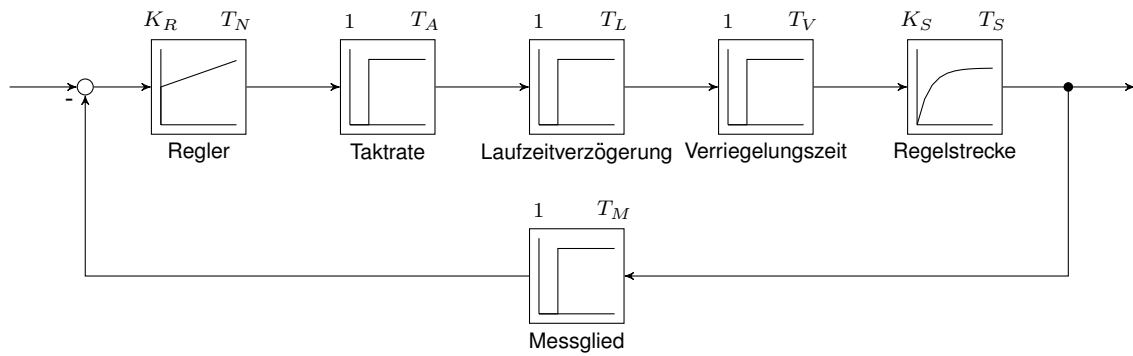


Abbildung 4.2.: Geschlossener Stromregelkreis

$$T_E = T_A + T_V + T_L + T_M \quad (4.6)$$

$$G_E(s) = \frac{1}{T_E s + 1} \quad (4.7)$$

Für die Übertragungsfunktion des geschlossenen Regelkreises ergibt sich somit die Gleichung (4.8).

$$G(s) = \frac{G_R(s)G_E(s)G_S(s)}{1 + G_R(s)G_E(s)G_S(s)} \quad (4.8)$$

Dabei ist $G_R(s)$ die Übertragungsfunktion des Reglers. Bei Verwendung eines P-Reglers ist diese lediglich ein Verstärkungsfaktor K_P (4.9).

$$G_R(s) = K_P \quad (4.9)$$

Für den geschlossenen Regelkreis resultiert mit (4.9) ein PT2-Element mit der Übertragungsfunktion (4.10).

$$G(s) = \frac{K_P K_S}{T_S T_E s^2 + (T_S + T_E)s + 1 + K_P K_S} \quad (4.10)$$

Die Optimierungsvorschrift für das Betragsoptimum bei Verwendung eines P-Reglers ist in der Gleichung (4.11) definiert [Bei15].

$$K_P = \frac{(T_S^2 + T_E^2)}{2K_S T_S T_E} \quad (4.11)$$

Sollte die bleibende Regelabweichung mit einem P-Regler zu groß sein, ist es denkbar einen PI-Regler zu verwenden. Für die Auslegung des Verstärkungsfaktors K_R und der Nachstellzeit T_N ist eine Optimierung nach dem Betragsoptimum ebenfalls möglich.

4.2.2. Vereinfachte Betrachtungen zum Einfluss der Reglerverstärkung auf die Schaltfrequenz

In dem Strukturbild 3.1 ist erkennbar, dass die Regler direkt auf die Eingangsgrößen des Multilevelhystereseomodulators wirken, sodass ein Einfluss der Reglerparameter auf die Schaltfrequenz entsteht, welcher in diesem Teilabschnitt auf Basis vereinfachter Betrachtungen untersucht wird. Dabei steht der Nachweis des Zusammenhangs zwischen der Auslegung des Verstärkungsfaktors und der resultierenden Schaltfrequenz im Vordergrund. Das Verfahren dient nicht der quantitativen Bestimmung der Schaltfrequenz, da hierzu eine Untersuchung der Gesamtsystems erforderlich ist. Die im Folgenden vorgestellte einphasige Betrachtung ist jedoch geeignet, um ein generelles Verständnis für den Zusammenhang zu entwickeln und eine Größenordnung für die Schaltfrequenz unter Berücksichtigung der Systemeigenschaften abzuschätzen. Dabei stellen die Analysen eine Erweiterung der in [Gau14], [Mal90] und [Dav14] durchgeführten Untersuchungen dar.

Erneut dient das Ersatzschaltbild in der Abbildung 4.1 als Ausgangspunkt. Unter Vernachlässigung des Widerstands R ergibt sich aus der Gleichung (4.1) die Gleichung (4.12).

$$u_u = \frac{L}{n} \frac{di}{dt} + u_m \quad (4.12)$$

Weiterhin ergibt sich die Regeldifferenz e_i aus dem Sollwert i^* und dem Istwert i nach der Gleichung (4.13). Die Transformation in ein rotierendes Koordinatensystem wird zur Vereinfachung vernachlässigt.

$$e_i = i^* - i \quad (4.13)$$

Aus der Regelungsstruktur in der Abbildung 3.1 ist erkennbar, dass die Sollspannung u_i aus Addition der gemessenen Netzspannung u_m und des Produktes aus der Regelverstärkung K_P und der Regeldifferenz e_i resultiert. Für den Sollwert u_i gilt somit die Gleichung (4.14).

$$u_i = K_P e_i + u_m \quad (4.14)$$

Die Differentiation der Gleichung (4.14) nach der Zeit ergibt die Gleichung (4.15). Damit ist der Anstieg des Sollwerts u_i in Abhängigkeit von i^* , i, K_P und der gemessenen Netzspannung u_m bestimmt.

$$\frac{du_i}{dt} = \left(K_P \left(\frac{di^*}{dt} - \frac{di}{dt} \right) + \frac{du_m}{dt} \right) \quad (4.15)$$

Aus dem Anstieg der Sollspannung u_i ergibt sich eine Spannungsänderung Δu_i , wenn die Gleichung (4.15) auf einen Zeitabschnitt Δt bezogen wird. Dieser Zusammenhang ist mit der Gleichung (4.16) beschrieben.

$$\Delta t \frac{\Delta u_i}{\Delta t} = \Delta t \left(K_P \left(\frac{di^*}{dt} - \frac{di}{dt} \right) + \frac{du_m}{dt} \right) \quad (4.16)$$

In der Gleichung (4.16) sind fast alle Größen bekannt. Der Sollwert des Stroms i^* wird vorgegeben. Die gemessene Netzspannung kann für diese Untersuchungen als eine ideale sinusförmige Spannung mit der Amplitude der Netzspannung angenommen werden. Der Parameter K_P soll variiert werden. Der Istwert des Stroms i ist jedoch nicht bekannt. Daher wird die Ableitung des Stroms i mit Hilfe der Gleichung (4.12) ersetzt, sodass die Gleichung (4.17) resultiert.

$$\Delta t \frac{\Delta u_i}{\Delta t} = \Delta t \left(K_P \left(\frac{di^*}{dt} - \frac{n}{L} (u_u - u_m) \right) + \frac{du_m}{dt} \right) \quad (4.17)$$

Der Übergang in ein anderes Level erfolgt, wenn die Änderung der Sollspannung Δu_i der Hysteresebreite h entspricht. Weiterhin kann die Umrichterspannung u_u mit dem Spannungslevel k , der Zwischenkreisspannung U_{DC} und der Anzahl n der parallelgeschalteten Umrichter ersetzt werden. Zum besseren Verständnis sind die beschriebenen Verhältnisse beispielhaft in der Abbildung 4.3 veranschaulicht. Zu Beginn besteht das Spannungslevel $k = 0$ und die Sollspannung u_i weist einen positiven Anstieg auf. Nach Δt_1 erreicht u_i die Hysteresegrenze $1h$. Daraufhin erfolgt ein Schaltvorgang in das nächst höhere Spannungslevel $k = 1$. Die Sollspannung u_i nimmt im weiteren Verlauf ab. Nach $\Delta t_1 + \Delta t_2$ ist die Hysteresegrenze $0h$ erreicht. Daraufhin erfolgt ein Schaltvorgang in das nächst kleinere Spannungslevel $k = 0$. Die Abbildung 4.3 beschreibt somit eine Schaltperiode. Zur Ermittlung der Schaltfrequenz werden die beiden Zeitintervalle Δt_1 und Δt_2 benötigt. Diese sind mit Hilfe der Gleichungen (4.18) und (4.19) ermittelbar.

$$h = \Delta t_1 \left(K_P \left(\frac{di^*}{dt} - \frac{n}{L} \left((k-1) \frac{U_{DC}}{n} - u_m \right) \right) + \frac{du_m}{dt} \right) \quad (4.18)$$

Dabei ist zu beachten, dass sich die Spannungslevel in den Gleichungen unterscheiden und die benachbarten Spannungslevel allgemein als $k-1$ und k bezeichnet sind. Der negative Anstieg der Umrichterspannung ist, mit dem negativen Vorzeichen in der Gleichung (4.19) berücksichtigt.

$$-h = \Delta t_2 \left(K_P \left(\frac{di^*}{dt} - \frac{n}{L} \left(k \frac{U_{DC}}{n} - u_m \right) \right) + \frac{du_m}{dt} \right) \quad (4.19)$$

Für die Schaltfrequenz f_S resultiert mit den beiden Zeitintervallen Δt_1 und Δt_2 die Gleichung (4.20).

$$f_S = \frac{1}{\Delta t_1 + \Delta t_2} \quad (4.20)$$

Mit Hilfe der Gleichungen (4.18), (4.19) und (4.20) ist es möglich einen Momentanwert der Schaltfrequenz f_S zu bestimmen. Hierzu ist es sinnvoll die Größen für den Nennarbeitspunkt der Parallelschaltung aus der Tabelle A.1 zu verwenden. Der Sollwert für den Strom i^* wird als Nennstrom der Gesamtanordnung vorgegeben. Der mit der Gleichung (4.21) beschriebene zeitliche Verlauf des Stromsollwerts ist in der Abbildung 4.4a) dargestellt.

$$i^* = 6\,633 \text{ A} \sin(\omega t) \quad (4.21)$$

Des Weiteren wird angenommen, dass keine Phasenverschiebung zwischen dem Stromsollwert i^* und der Netzspannung u_m besteht. Der zeitliche Verlauf der Netzspannung ist mit der Gleichung (4.22) beschrieben und in der Abbildung 4.4b) veranschaulicht.

$$u_m = 510 \text{ V} \sin(\omega t) \quad (4.22)$$

Das Spannungslevel k muss ebenfalls vorgegeben werden. Dies kann sukzessive für alle Spannungslevel erfolgen. Aus der Aneinanderreihung der nacheinander generierten Ergebnisse resultiert der Verlauf des Momentanwertes der Schaltfrequenz f_S über die gesamte Periode der Grundschwingung. In der Abbildung 4.4c) sind Verläufe von f_S für unterschiedliche Verstärkungsfaktoren K_P dargestellt. Zudem sind die für die Berechnung der Schaltfrequenz relevanten Spannungslevel der Umrichterspannung u_u und der Kurzzeitmittelwert der Umrichterspannung \bar{u}_u in der Abbildung 4.4b) veranschaulicht. Die Differenz aus dem Kurzzeitmittelwert der Umrichterspannung \bar{u}_u und der Netzspannung u_m ist der Spannungsabfall über der Induktivität L/n , welcher grün in die Abbildung 4.4b) eingezeichnet ist.

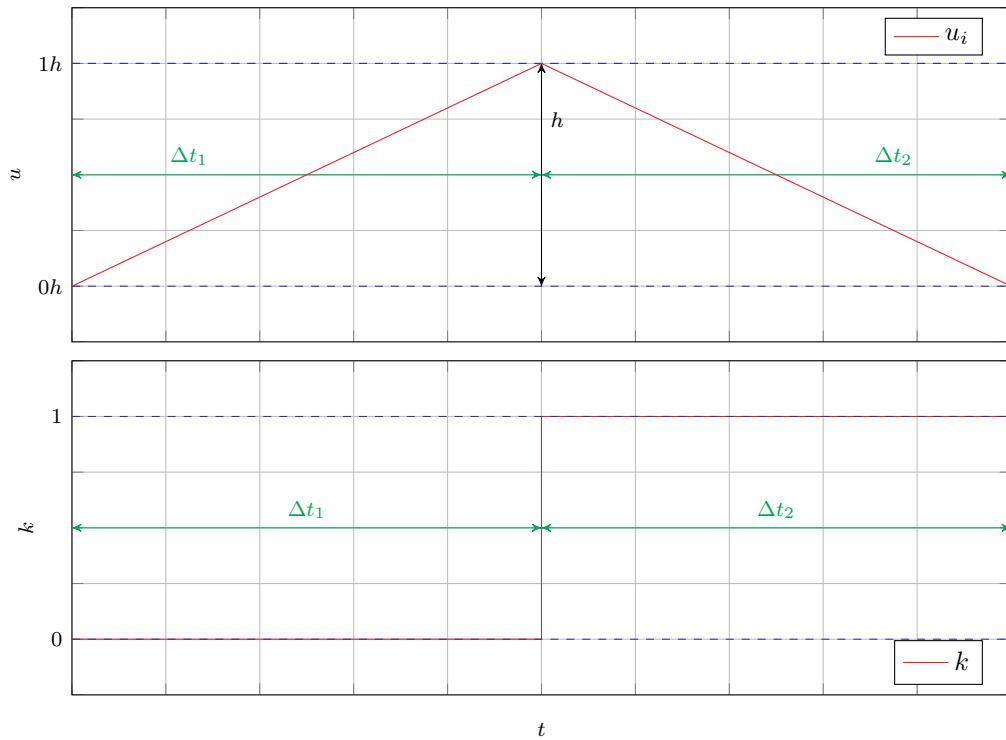


Abbildung 4.3.: Verfahren zur vereinfachten Bestimmung der Schaltfrequenz

Der Spannungsabfall ist 90° phasenverschoben zur Netzspannung u_m und zum Stromsollwert i^* . Um die Schaltfrequenz eines Umrichters aus der Parallelschaltung zu ermitteln, wird hier davon ausgegangen, dass sich die Schaltvorgänge gleichmäßig auf die einzelnen Umrichter verteilen. Somit resultiert die Schaltfrequenz pro Umrichter aus der Division der Schaltfrequenz durch die Anzahl der Umrichter n . Dies ist in den Verläufen der Schaltfrequenzen f_S in der 4.4c) bereits berücksichtigt.

Die Analyse der Schaltfrequenzen f_S zeigt, dass der Verstärkungsfaktor K_P einen unmittelbaren Einfluss hat. Eine Vergrößerung des Verstärkungsfaktors K_P führt zu einer Erhöhung der Schaltfrequenz f_S . Weiterhin wird deutlich, dass die Schaltfrequenz über die Periode der Grundfrequenz variiert. Es ist erkennbar, dass die Abweichung des Kurzzeitmittelwertes \bar{u}_u von der Umrichterspannung u_u einen signifikanten Einfluss auf die Schaltfrequenz hat. Die Schaltfrequenz wird maximal, wenn der Kurzzeitmittelwert der Umrichterspannung \bar{u}_u den gleichen Abstand zu dem nächst höheren und dem nächst niedrigeren Spannungslevel aufweist.

Aus diesen stark vereinfachten Betrachtungen wird nochmals deutlich, dass die Auslegung der Parameter der koordinierten Ansteuerung auf der Basis einer umfassenden Systemanalyse erfolgen sollte. Darüber hinaus sind die Symmetrierungsschaltvorgänge in den beschriebenen Ergebnissen nicht berücksichtigt.

4. Simulative Charakterisierung der koordinierten Ansteuerung

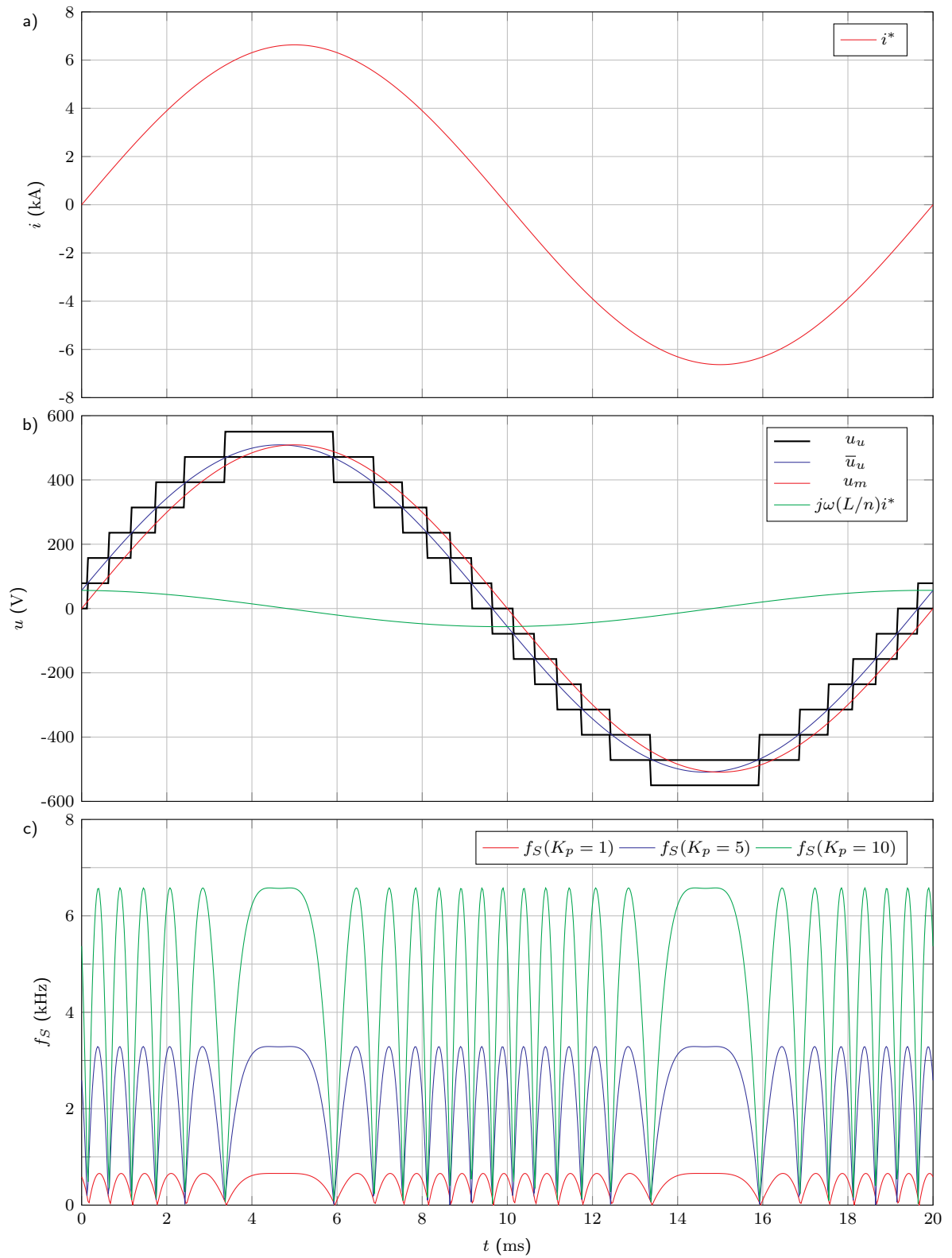


Abbildung 4.4.: Analyse der Schaltfrequenz in Abhängigkeit der Reglerverstärkung K_P

4.3. Simulationsergebnisse zum Einfluss der Regelungsparameter auf das stationäre Verhalten der koordinierten Ansteuerung

Mit dem in Abschnitt 4.1 beschriebenen Simulationsmodell ist es möglich, den Einfluss der Regelungsparameter auf das Verhalten des Gesamtsystems zu untersuchen. Die Hysteresebreite h ist durch die Zwischenkreisspannung U_{DC} und die Anzahl n der parallelgeschalteten Umrichter definiert. Da die Zwischenkreisspannung üblicherweise geregelt wird, kann diese im Betrieb variieren. Daher ist es empfehlenswert die Hysteresebreite h online zu berechnen und im Betrieb anzupassen. Die Ermittlung der maximal zulässigen Differenz der Umrichterströme i_{Dmax} und des Verstärkungsfaktors K_P ist hingegen komplex. Des Weiteren ist das Verhalten des Systems durch das Zusammenwirken der verschiedenen Parameter bestimmt. Daher ist es notwendig, über die vereinfachten Analysen hinaus, Simulationen zum Einfluss der Parameter durchzuführen.

Zunächst wird das stationäre Verhalten der koordinierten Ansteuerung im Nennarbeitspunkt der Parallelschaltung von 14 Umrichtern betrachtet. Das heißt, die Sollwerte für die dq-Ströme sind zu $I_d^* = 6\,633\text{ A}$ und $I_q^* = 0\text{ A}$ vorgegeben. Die Zwischenkreisspannung beträgt $U_{DC} = 1\,100\text{ V}$. Der Verstärkungsfaktor K_P und die maximal zulässige Differenz der Umrichterströme i_{Dmax} werden in den verschiedenen Simulationen variiert. Die Simulationszeit beträgt 400 ms. Aus den Simulationsergebnissen werden fünf Größen extrahiert und ausgewertet. Um den Einfluss von Einschwingvorgängen zu vermeiden, werden die letzten 100 ms der Simulation ausgewertet. Zudem erfolgt eine Mittelung über fünf Perioden der Grundfrequenz.

Das Verhalten des Konzepts in einem stationären Arbeitspunkt ist besonders durch die resultierende Verlustleistung und die THD charakterisiert. Die Schaltfrequenz hat einen signifikanten Einfluss auf die Verlustleistung und die THD und ist ebenfalls Gegenstand der Untersuchungen. Hierfür wird die Schaltfrequenz in zwei Anteile aufgeteilt. Dabei sind die Schaltvorgänge mit einer Wirkung auf den Netzstrom und die Schaltvorgänge zur Symmetrierung der Umrichterströme separierbar. Im Folgenden werden die Schalthandlungen einer Wirkung auf den Netzstrom auch als effektive Schalthandlungen bezeichnet. Es ist erstrebenswert, dass der Anteil der effektiven Schaltvorgänge hinreichend groß ist, um eine möglichst geringe THD zu erreichen. Die Schaltvorgänge zur Symmetrierung der Umrichterströme wirken definitionsgemäß nicht auf den Netzstrom. Die Struktur des Multilevelhystereseomodulators lässt die Unterscheidung der Schaltvorgänge zu. Die Hilfsvariable x zeigt an, ob ein Schaltvorgang zwischen den Spannungsleveln oder in einem Spannungslevel erfolgen soll. Daher kann die Variable x als eine Art Enablesignal der Berechnung der mittleren Schaltfrequenz zugeführt werden. Hierzu ist es erforderlich, die Berechnung der mittleren Schaltfrequenz im Simulationsmodell mehrfach vorzusehen.

Einmal zur Bestimmung der Gesamtschaltfrequenz und jeweils einmal zur Ermittlung der beiden Anteile.

Da die Bestimmung der Verluste und der Schaltfrequenzen aller Umrichter einen hohen Rechenaufwand erfordert, werden diese Größen lediglich für einen Umrichter ausgewertet. Da das Gesamtsystem symmetrisch aufgebaut ist ist diese Vorgehensweise zweckmäßig.

Die Erzeugung der Simulationsergebnisse unterliegt dem folgenden Schema. Die maximal zulässige Differenz i_{Dmax} wurde in 100 A Schritten von 100 A bis 500 A variiert. Des Weiteren wurden für jede gewählte Differenz i_{Dmax} , 11 Simulationen mit verschiedenen Verstärkungsfaktoren K_P durchgeführt. In jede der Abbildungen 4.5 bis 4.9 sind daher 55 Simulationsergebnisse mit Kreuzen eingezeichnet. Die gestrichelten Verläufe basieren auf Interpolationen und Kurvenanpassungen, wobei die gleichfarbigen Kreuze als Datenpunkte dienten. Die gewählten fünf Kenngrößen zur Charakterisierung des Verhaltens sind jeweils in einer der fünf Abbildungen 4.5 bis 4.9 gezeigt.

Die Simulationsergebnisse zum Einfluss der Parameter K_P und i_{Dmax} auf die Schaltvorgänge f_{Eff} mit Wirkung auf den Netzstrom sind in der Abbildung 4.5 dargestellt. Die Überlagerung der Ergebnisse zeigt, dass die Variation von i_{Dmax} keinen Einfluss auf f_{Eff} hat. Die effektiven Schaltvorgänge f_{Eff} sind demnach ausschließlich von der Reglerverstärkung K_P abhängig. Dies ist anhand der Regelungsstruktur in der Abbildung 3.1 nachvollziehbar. Die Sollspannung u_i bestimmt die Wechsel zwischen den Spannungsleveln k . Daher besteht ein direkter Zusammenhang zwischen dem Verstärkungsfaktor K_P und der Schaltfrequenz f_{Eff} . Weiterhin haben die vereinfachten Betrachtungen in Abschnitt 4.2 bereits gezeigt, dass durch die Vergrößerung von K_P eine Erhöhung der Schaltfrequenz zu erwarten ist. Dies ist ebenfalls in der Abbildung 4.5 erkennbar.

Die Schaltvorgänge f_{Bal} zur Symmetrierung der Umrichterströme sind in der Abbildung 4.6 dargestellt. Im Gegensatz zur vorherigen Abbildung ist hier eine starke Abhängigkeit der Schaltvorgänge von i_{Dmax} sichtbar. Für kleine i_{Dmax} resultieren mehr Symmetrierungsschaltvorgänge als für große i_{Dmax} . Dies ist plausibel und vergleichbar mit dem Verhalten einer Zweipunkthystereseregulation. Durch die Reduzierung von i_{Dmax} resultiert ein ähnlicher Effekt wie bei der Reduzierung eines Hysteresebands. Durch das verkleinerte Hystereseband sind mehr Schaltvorgänge erforderlich, um die Umrichterströme in diesem Band zu halten. Weiterhin ist eine Abhängigkeit von K_P erkennbar. Auch dies ist nachvollziehbar, da die Vergrößerung von K_P zu einer Erhöhung Schaltvorgänge mit Wirkung auf den Netzstrom führt. Für große Verstärkungsfaktoren K_P resultieren mehr Wechsel zwischen den Spannungsleveln.

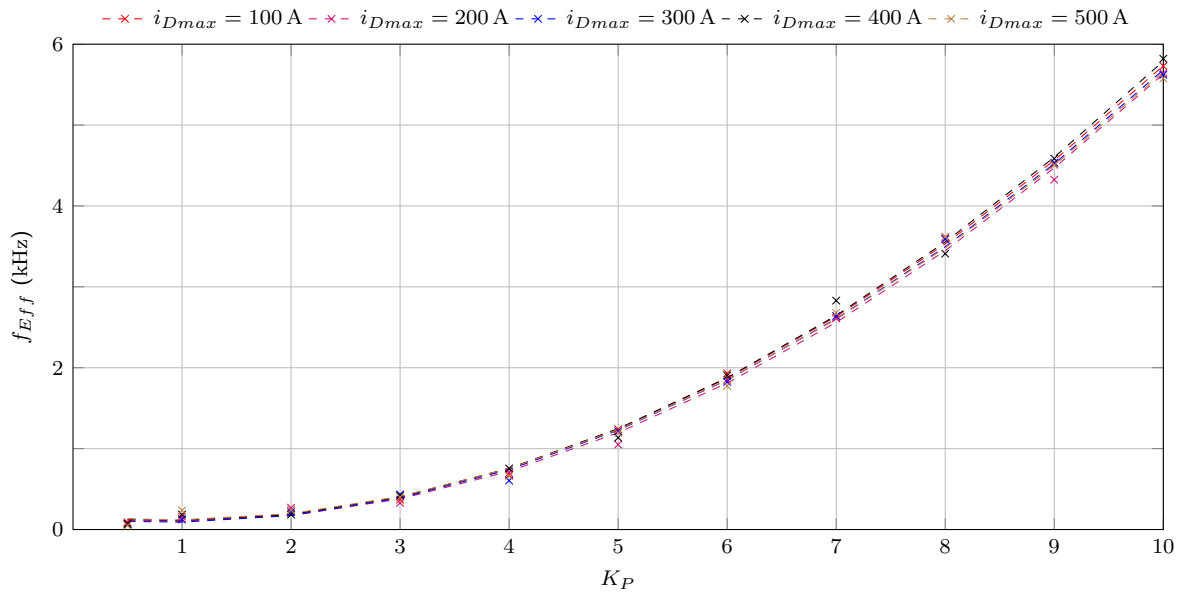


Abbildung 4.5.: Schaltvorgänge mit Wirkung auf den Netzstrom in Abhängigkeit der Parameter K_P und i_{Dmax} für einen Umrichter aus dem Verbund

Da die Umrichter auch bei einem Wechsel zwischen den Leveln im Sinne einer Verringerung der Differenz i_{Diffm} geschaltet werden, sind weniger Schaltvorgänge zur Symmetrierung erforderlich. Für hohe Verstärkungsfaktoren K_P entfallen die zusätzlichen Symmetrierungsvorgänge vollständig.

Die Schaltfrequenz f_S , die sich in einem Umrichter in Abhängigkeit der Parameter K_P und i_{Dmax} ergibt, ist in der Abbildung 4.7 veranschaulicht. Die Bestimmung der Schaltfrequenz ist dabei unabhängig von den Betrachtungen zuvor. Eine Probe, ob die vorangegangenen Untersuchungen zu den Anteilen der Schaltfrequenz sinnvolle Ergebnisse liefern, ist über die Addition der Simulationsergebnisse aus den Abbildungen 4.5 und 4.6 möglich. Dies ist anhand eines Beispiels für $i_{Dmax} = 100\text{ A}$ und $K_P = 0.5$ einfach nachweisbar. Für die Schaltvorgänge mit Wirkung auf den Netzstrom ergibt sich $f(100\text{ A}, 0.5)_{Eff} = 89\text{ Hz}$. Für die notwendigen Symmetrierungsschaltvorgänge resultiert $f(100\text{ A}, 0.5)_{Bal} = 3695\text{ Hz}$. Die Summe der beiden Schaltfrequenzen beträgt 3784 Hz . Dies entspricht ungefähr dem Ergebnis für die Schaltfrequenz $f(100\text{ A}, 0.5)_S = 3785\text{ Hz}$ in der Abbildung 4.7. Diese Betrachtung ist für alle simulierten Punkte zutreffend. In der Abbildung 4.7 ist eine Abhängigkeit der Schaltfrequenz f_S von K_P und i_{Dmax} erkennbar. Dabei gilt für niedrige Verstärkungsfaktoren K_P , dass der Einfluss der Symmetrierungsvorgänge f_{Bal} überwiegt. Für hohe Verstärkungsfaktoren K_P nähern sich die Verläufe f_S einander an. Da die Anzahl der Symmetrierungsvorgänge für hohe Verstärkungsfaktoren K_P gegen Null geht, dominieren in diesem Bereich die effektiven Schalthandlungen f_{Eff} .

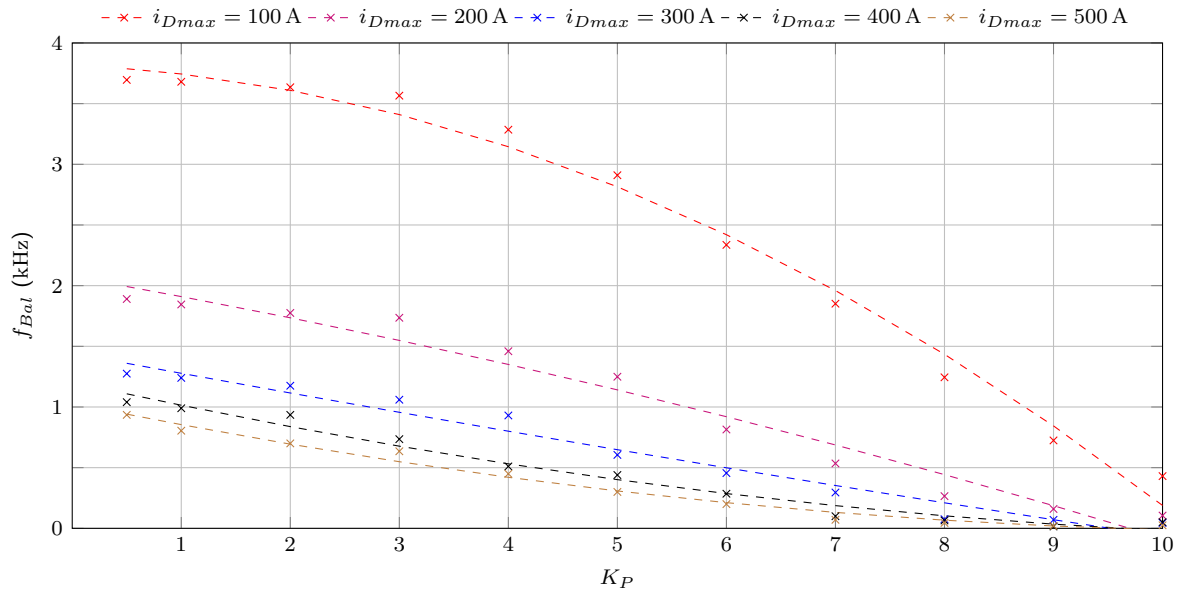


Abbildung 4.6.: Schaltvorgänge zur Symmetrierung der Umrichterströme in Abhängigkeit der Parameter K_P und i_{Dmax} für einen Umrichter aus dem Verbund

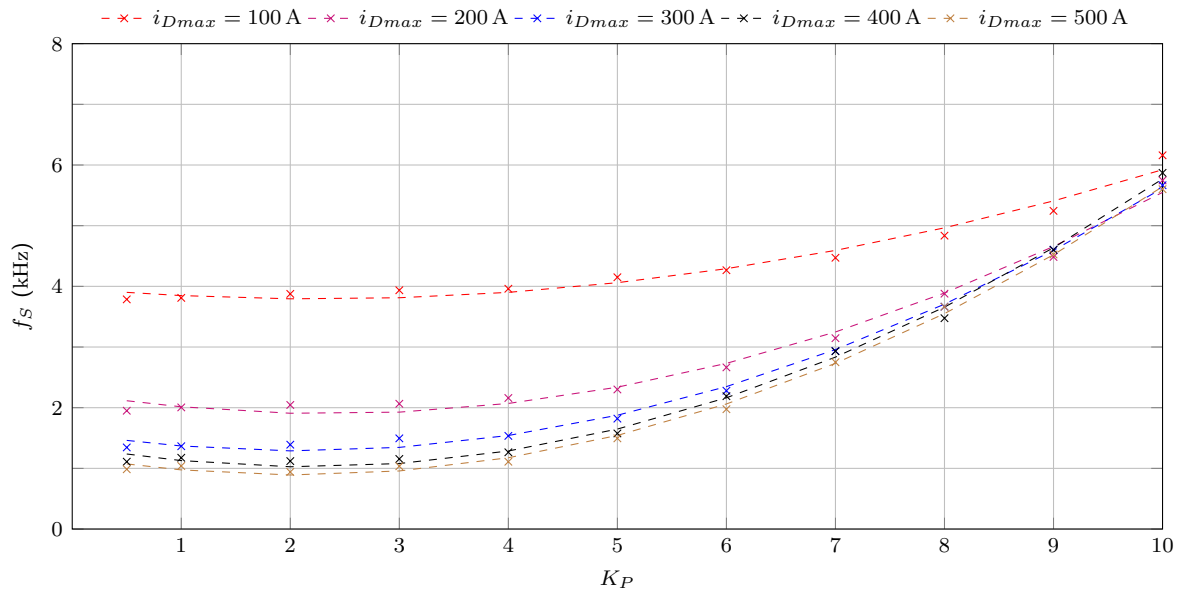


Abbildung 4.7.: Schaltfrequenz in Abhängigkeit der Parameter K_P und i_{Dmax} für einen Umrichter aus dem Verbund

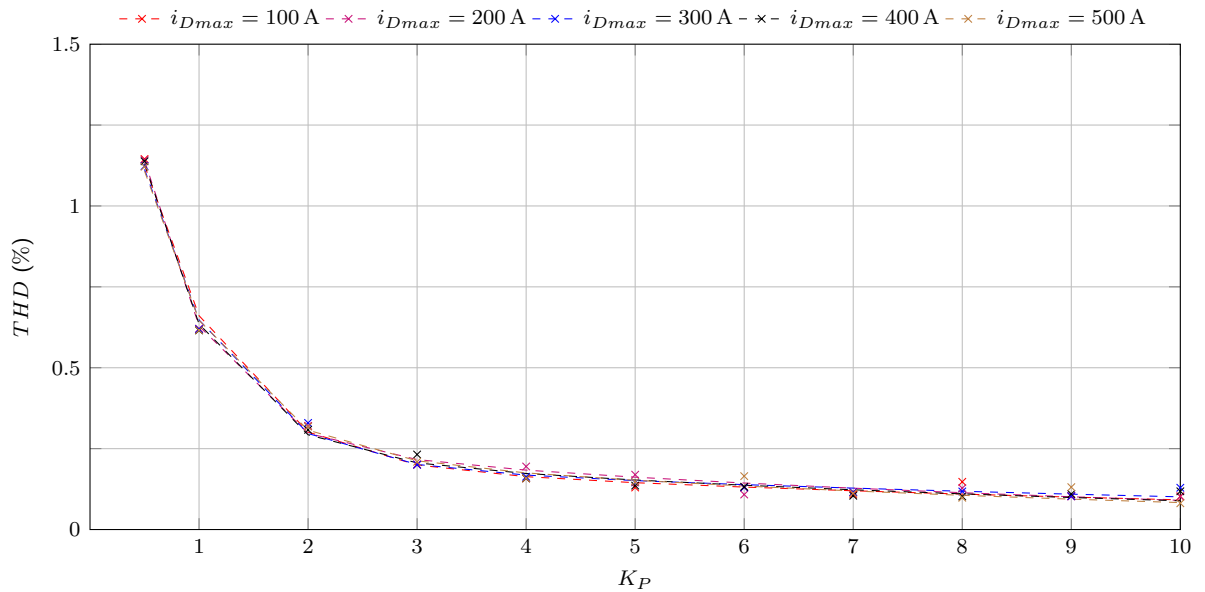


Abbildung 4.8.: THD des Netzstroms in Abhängigkeit der Parameter K_P und i_{Dmax}

Die Abbildung 4.8 zeigt die Abhängigkeit der THD von den Parametern K_P und i_{Dmax} . Da sich die Verläufe für unterschiedliche i_{Dmax} nahezu überlagern, besteht kein Zusammenhang zwischen der THD und der maximal zulässigen Differenz i_{Dmax} . Somit belegen die Simulationsergebnisse, dass Symmetrierungsvorgänge wie vorab definiert nicht auf den Netzstrom wirken und die vorgenommene Aufteilung der Schalthandlungen korrekt ist. Der Einfluss von K_P ist allerdings deutlich erkennbar. Mit zunehmendem K_P sinkt die THD, wobei der Anstieg der Verläufe im Bereich geringer Verstärkungsfaktoren K_P groß ist. Für hohe Verstärkungsfaktoren sättigen die Verläufe. Die THD ist eng mit den effektiven Schalthandlungen f_{Eff} in der Abbildung 4.5 verknüpft. Umso mehr Schaltvorgänge mit Wirkung auf den Netzstrom auftreten, desto geringer ist die THD.

Die Halbleiterverluste in einem Umrichter in Abhängigkeit von K_P und i_{Dmax} sind in der Abbildung 4.9 dargestellt. Dabei ist die Verlustleistung P_V auf die Nennleistung des Umrichters normiert. Die Verläufe ähneln denen der Schaltfrequenz in der Abbildung 4.7. Dieser Zusammenhang ist plausibel, da die Schaltverluste abhängig von der Schaltfrequenz sind. Sowohl K_P als auch i_{Dmax} haben einen Einfluss auf die Verlustleistungsverläufe.

Die Zielstellung dieser Untersuchungen ist die Wahl geeigneter Parameter K_P und i_{Dmax} . Daher werden die gesammelten Erkenntnisse noch einmal dargelegt und bewertet. Dabei ist zu erwähnen, dass die hier gewählten Parameter speziell auf die Anwendung mit 14 parallelen Umrichtern und den Daten in der Tabelle A.1 zugeschnitten sind. Das heißt, für andere Parallelschaltungen müssen zur Wahl von K_P und i_{Dmax} erneut Simulationen durchgeführt werden.

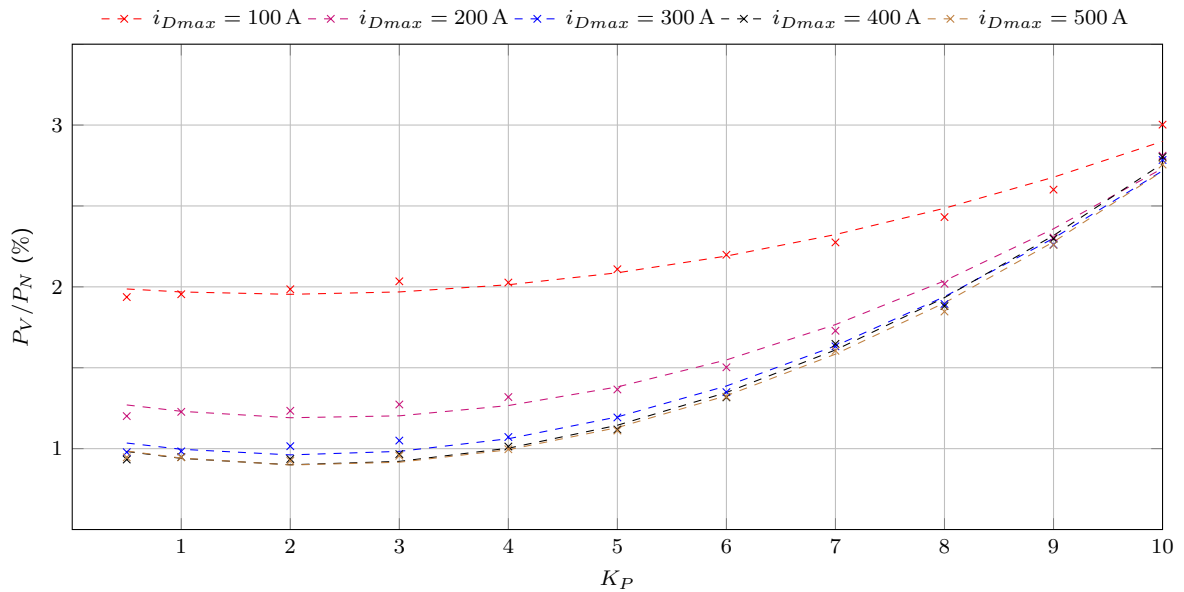


Abbildung 4.9.: Verlustleistung in Abhängigkeit der Parameter K_P und i_{Dmax} für einen Umrichter aus dem Verbund

Die Untersuchungen zur THD in der Abbildung 4.8 haben gezeigt, dass die THD mit steigendem K_P sinkt. Allerdings ändert sich die THD ab $K_P = 3$ nur noch geringfügig. Der Verstärkungsfaktor sollte demnach nicht kleiner als $K_P = 3$ sein. Andererseits zeigt die Betrachtung der Verlustleistung in der Abbildung 4.9, dass diese mit der Zunahme von K_P größer wird. Es gibt allerdings einen Bereich $K_P = 0.5-5$ in dem der Anstieg der Verlustleistung relativ flach ist. In diesem Bereich kompensiert sich die Zunahme der Schaltvorgänge mit Wirkung auf den Netzstrom und die Abnahme der Schaltvorgänge zur Symmetrierung der Umrichterströme größtenteils. Daher sind sowohl die Schaltfrequenz als auch die Verluste in diesem Bereich nahezu konstant. Für größere Verstärkungsfaktoren als $K_P = 5$ resultiert eine signifikante Erhöhung der Verluste. Damit ist der Bereich für den optimalen Verstärkungsfaktor auf $3 \leq K_P \leq 5$ eingegrenzt.

Da die maximal zulässige Differenz der Umrichterströme keinen Einfluss auf die THD hat, erfolgt die Wahl von i_{Dmax} auf Grundlage der Verlustleistungsanalysen. Die Abbildung 4.9 zeigt, dass die maximal zulässige Differenz der Umrichterströme i_{Dmax} , möglichst groß gewählt werden sollte. Umso größer i_{Dmax} , desto geringer fällt die Verlustleistung aus. Allerdings ist in der Abbildung 4.9 erkennbar, dass sich die Verläufe für 300 A-500 A kaum noch unterscheiden. Da kleinere i_{Dmax} zu einer erheblichen Zunahme der Verluste führen, ist der Bereich auf $300\text{ A} \leq i_{Dmax} \leq 500\text{ A}$ eingegrenzt. Die Verluste in den Drosseln der Umrichter sind hier nicht modelliert. Diese ergeben sich aus der Schaltfrequenz und dem Rippel des Drosselstroms [Yam09]. Da der Rippel durch die Wahl von i_{Dmax} bestimmt ist, sollte i_{Dmax} nicht unnötig groß gewählt werden.

Zudem resultiert für große i_{Dmax} ein hoher Maximalwert der Umrichterströme. Die Auslegung des Umrichters definiert den zulässigen Strom. Da eine thermische Überlastung der Umrichterkomponenten vermieden werden muss, ist die maximal zulässige Differenz der Umrichterströme i_{Dmax} limitiert. Des Weiteren steigt der Stromrippel in den Zwischenkreis-kondensatoren mit zunehmendem i_{Dmax} , sodass die Kondensatoren stärker belastet werden [Mey93]. Unter Berücksichtigung der geschilderten Zusammenhänge, ist $i_{Dmax} = 300$ A ein guter Kompromiss aus moderaten Halbleiterverlusten und der Einhaltung der weiteren Randbedingungen.

Die Parameter der Regelung werden hier auf $K_P = 4$ und $i_{Dmax} = 300$ A festgelegt. Die Abbildung 4.10 zeigt die simulierten Verläufe für die gewählten Parameter. Dabei sind die Größen in der Phase a für eine Periode der Grundfrequenz veranschaulicht. Die Zwischenkreisspannung beträgt $U_{DC} = 1100$ V und der Sollwert für den d-Strom ist mit $I_d^* = 6633$ A auf den Nennstrom der Parallelschaltung eingestellt. Der Sollwert für den q-Strom ist zu $I_q^* = 0$ A gewählt. In der Abbildung 4.10a) sind das Spannungslevel k_a und der Netzstrom i_a dargestellt. Es ist gut erkennbar, dass die Level sukzessive und strukturiert durch die koordinierte Ansteuerung erzeugt werden. Des Weiteren ist ersichtlich, dass durch die hohe Umrichteranzahl $n = 14$ eine sehr feine Abstufung in 15 unterschiedliche Level resultiert. Dies führt zu einer hervorragenden Form des Netzstroms i_a . Ein Stromrippel ist im Netzstrom i_a kaum auszumachen, sodass sich ein fast ideal sinusförmiger Strom ergibt. Die THD des Netzstroms ist mit 0.17% sehr gering und als ausgezeichnet zu bewerten. Damit belegen die Verläufe, dass ein zentrales Ziel des neuen Konzeptes in der Simulation erreicht wird. In der Abbildung 4.10b) sind die 14 Umrichterströme i_{a1-14} gezeigt. Zudem ist ein Band mit der Farbe Rot eingezeichnet. Das Band dient zur Orientierung und resultiert aus dem Netzstrom i_a , der Umrichteranzahl n und der maximal zulässigen Differenz der Umrichterströme i_{Dmax} . Es ist als obere und untere Begrenzung für die Umrichterströme zu verstehen. Da sich die 14 Umrichterströme überwiegend in dem festgelegten Band bewegen, ist eine erfolgreiche Symmetrierung simulativ nachgewiesen. Bei der hohen Anzahl der Umrichter ist dies keinesfalls eine triviale Aufgabe für die Regelung. Die Simulation zeigt jedoch, dass die gewählte Art der Symmetrierung zuverlässig auch für hohe Anzahlen von Umrichtern funktioniert. Dabei erinnern die Verläufe in der Abbildung 4.10b) an die asynchrone Hystereseregung. Demnach kann die Symmetrierung auch als eine Art unterlagerte Hystereseregung der Umrichterströme aufgefasst werden. Zusammenfassend weisen die simulationsbasierten Analysen die Funktionsfähigkeit des erdachten Verfahrens nach. Darüber hinaus sind die Simulationsergebnisse als sehr vielversprechend einzuordnen.

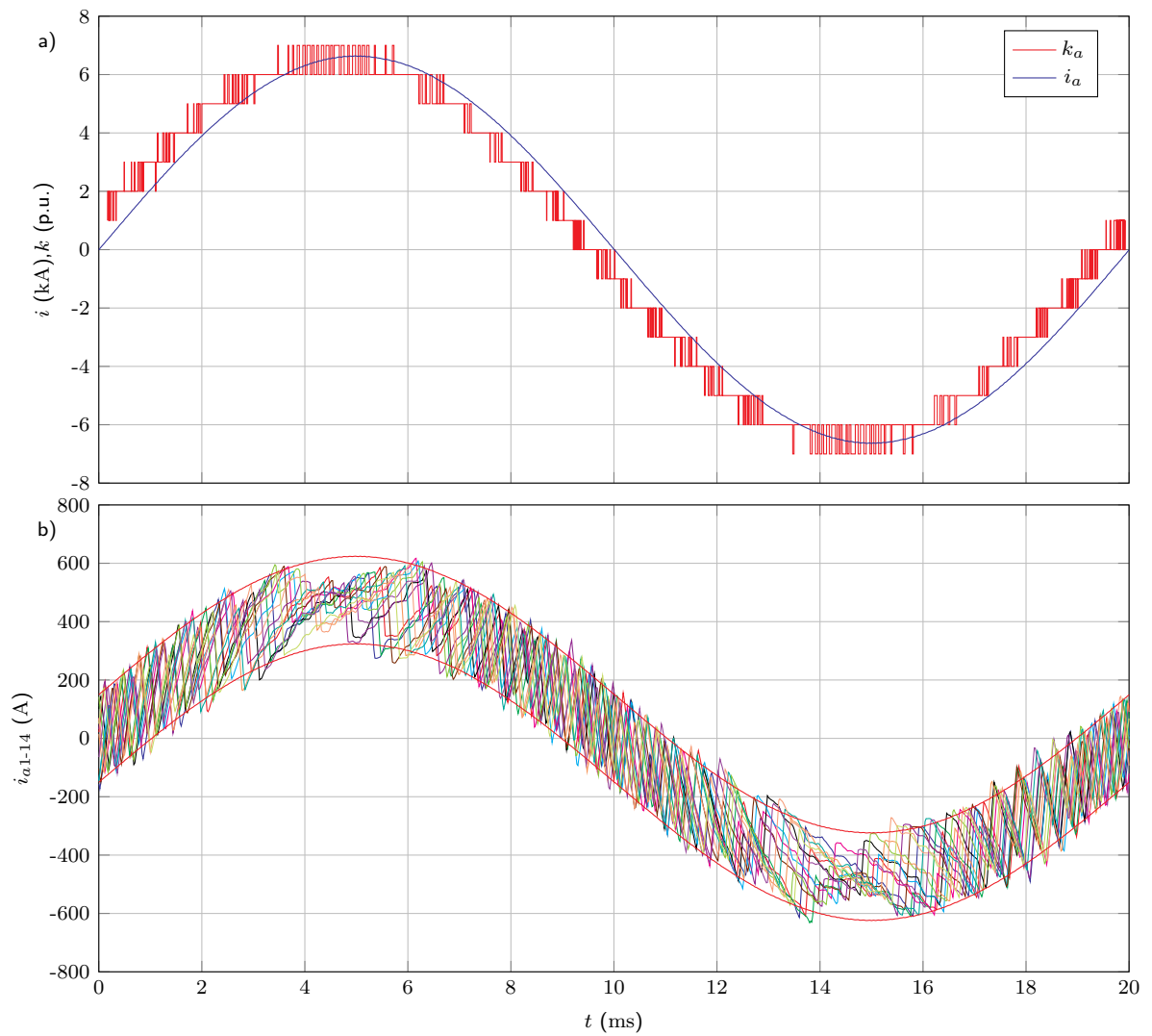


Abbildung 4.10.: Simulation: Koordinierte Ansteuerung mit $K_P = 4$, $i_{Dmax} = 300$ A, $U_{DC} = 1100$ V, $n = 14$ - a) Spannungslevel Phase a und Netzstrom Phase a, b) Umrichterströme Phase a

4.4. Vergleich der koordinierten Ansteuerung mit der asynchronen Hystereseregulung

In den vorherigen Abschnitten wurde der Einfluss der Regelungsparameter auf das Verhalten der koordinierten Ansteuerung diskutiert. Darüber hinaus konnte die Funktionalität des Verfahrens mit Hilfe von Simulationen nachgewiesen werden. In diesem Abschnitt wird die simulative Charakterisierung der koordinierten Ansteuerung über einen Vergleich zum Referenzverfahren komplettiert. Der Vergleich zur asynchronen Hystereseregulung ermöglicht das Ableiten von Vor- und Nachteilen und somit eine Einordnung des neuen Verfahrens. Hierzu ist es notwendig, die Parameter für beide Regelungen zu variieren. Die Ausführungen in diesem Abschnitt basieren auf den Untersuchungen in [Hei21].

Die Simulationsergebnisse für den Vergleich der beiden Regelungsverfahren sind in der Abbildung 4.11 dargestellt. Dabei sind die Ergebnisse für die koordinierte Ansteuerung von 14 Umrichtern mit den roten Punkten veranschaulicht. Die Ergebnisse für die asynchrone Hystereseregulung sind blau dargestellt. Die Zwischenkreisspannung beträgt $U_{DC} = 1100$ V. Die Sollwerte für die Ströme sind zu $I_d^* = 6633$ A und $I_q^* = 0$ A gewählt. Die für die koordinierte Ansteuerung vorgestellten Simulationsergebnisse aus den Abbildungen 4.8 und 4.9 sind die Grundlage zur Erzeugung der roten Punkte in der Abbildung 4.11. Das heißt, die THD und die Verlustleistung für eine Kombination von K_P und i_{Dmax} bilden ein Wertepaar. Die roten Punkte entsprechen den Wertepaaren für verschiedene Parameterkombinationen. Dabei ist die THD auf der x-Achse und die Verlustleistung auf der y-Achse des Pareto diagramms 4.11 abgetragen. Für die asynchrone Hystereseregulung ist die Parametervariation wenig komplex, da lediglich die Hysteresebreite verändert werden muss. Die blauen Punkte veranschaulichen die resultierende THD und Verlustleistung, für eine Simulation mit einer bestimmten Hysteresebreite. Für ein besseres Verständnis wird der Einfluss der Hysteresebreite kurz anhand eines Beispiels erklärt. Der blaue Punkt in der unteren rechten Ecke ergibt sich aus der Simulation mit der größten Hysteresebreite $i_H = 500$ A. Demzufolge ist die Schaltfrequenz niedriger als in den anderen Simulationen. Die geringe Schaltfrequenz wirkt sich positiv auf die Schaltverluste aus, sodass insgesamt die niedrigste Verlustleistung P_V/P_N resultiert. Die große Hysteresebreite führt jedoch zu einem hohen Rippel auf dem Netzstrom und damit zur höchsten THD in der Abbildung 4.11. Die Hysteresebreite nimmt für die restlichen Punkte von rechts nach links ab. Für den blauen Punkt in der oberen linken Ecke ist das Hystereseband zu $i_H = 50$ A gewählt.

In der Abbildung 4.11 ist gut erkennbar, dass alle roten Punkte durch eine relativ geringe THD gekennzeichnet sind. Nur für einen blauen Punkt ergibt sich eine vergleichbare THD. Dies ist der Punkt für eine Hysteresebreite von $i_H = 50$ A. Die Verlustleistung ist jedoch mit ca. 3 % der Nennleistung sehr hoch. Um einen direkten Vergleich zur koordinierten Ansteuerung zu ermöglichen, ist es notwendig, einen Punkt für die asynchrone Hystereseregelung zu wählen. Der Zeiger r_a weist auf das gewählte Simulationsergebnis hin, welches als guter Kompromiss aus einer relativ geringen THD und einer moderaten Verlustleistung erscheint. Aus der Simulation mit einer Hysteresebreite von $i_H = 100$ A resultiert eine THD von ca. 1.43 %. Darüber hinaus ergibt sich eine Verlustleistung von $P_V/P_N = 1.68$ %. Der Zeiger r_m weist auf die gewählte Parameterkombination ($K_P = 4$, $i_{Dmax} = 300$ A) für die koordinierte Ansteuerung hin. Für diesen Punkt resultiert eine THD von 0.17 %. Im Vergleich zur asynchronen Hystereseregelung ist die THD somit wesentlich geringer. Dabei besteht ungefähr der Faktor 8 zwischen den beiden THDs. Gleichzeitig ergibt sich eine um ca. 35 % geringere Verlustleistung von $P_V/P_N = 1.07$ % für die koordinierte Ansteuerung. Diese Untersuchungen verdeutlichen nochmals das Potential der koordinierten Ansteuerung. Die roten Punkte liegen zum Teil in Bereichen, die mit einer asynchronen Hystereseregelung unerreichbar sind. Die Simulationsergebnisse in der Abbildung 4.10b) erinnerten an die asynchrone Hystereseregelung. Dieser Vergleich ist jedoch nicht ganz zutreffend. Durch die systematische Erzeugung der Spannungslevel bei der koordinierten Ansteuerung ergibt sich auch für eine vergleichsweise große maximal zulässige Differenz der Umrichterströme i_{Dmax} eine geringe THD. Dies ist bemerkenswert, da die maximal zulässige Differenz i_{Dmax} der koordinierten Ansteuerung für das gewählte Beispiel drei Mal größer ist als die Hysteresebreite i_H der asynchronen Hystereseregelung. Um diesen Unterschied zu verdeutlichen sind in der Abbildung 4.12 die zeitlichen Verläufe der Ströme, welche sich mit der asynchronen Hystereseregelung ergeben, dargestellt. Ähnlich wie in der Abbildung 4.10 sind die Ströme in der Phase a für eine Periode der Grundfrequenz veranschaulicht. Im Gegensatz zur Abbildung 4.10a) weist der Netzstrom i_a in der Abbildung 4.12a) einen sichtbaren Stromrippel auf. Des Weiteren ist erkennbar, dass das Hystereseband in der Abbildung 4.12b) mit $i_H = 100$ A wesentlich kleiner ist als das Differenzband in der Abbildung 4.10b).

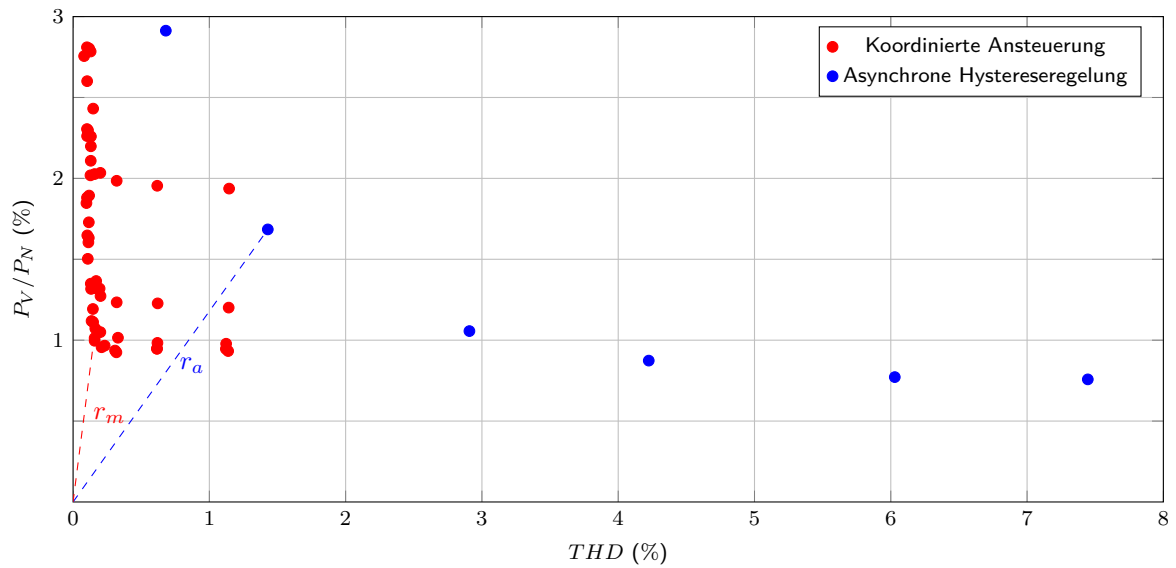


Abbildung 4.11.: Simulation: Pareto diagramm für den Vergleich der koordinierten Ansteuerung mit der asynchronen Hystereseregulung für 14 parallelgeschaltete Umrichter

Diese Arbeit ist im Rahmen eines Verbundprojektes entstanden. Aufgrund einer Konzeptentscheidung eines Projektpartners ist im Laufe der Untersuchungen eine Parallelschaltung mit einer reduzierten Umrichteranzahl in den Fokus gerückt. Daher werden im weiteren Verlauf Ergebnisse für ein System mit vier Umrichtern vorgestellt. Die bisher vorgestellten Ergebnisse sind jedoch keinesfalls nutzlos, sondern belegen eindrucksvoll die Eignung des Verfahrens für hohe Umrichteranzahlen. Um weiterhin eine Gesamtleistung von 5 MW zu erzielen, ist es notwendig die Leistung pro Umrichter anzuheben. Diese Skalierung wird hier vereinfachend über die Erhöhung des Stroms pro Umrichter realisiert. Um bei Nennstrom den gleichen Spannungsabfall über den Drosseln zu erhalten müssen auch die Parameter der Drosseln angepasst werden. Daher sind die Nennströme der Umrichter mit dem Faktor $14/4$ und die Parameter der Drosseln mit dem Faktor $4/14$ skaliert. Die übrigen Parameter aus der Tabelle A.1 bleiben unverändert. Die Verlustberechnung basiert auf der Annahme, dass jeder IGBT mit antiparalleler Diode durch eine Parallelschaltung aus vier IGBTs mit antiparalleler Diode ersetzt wird, um den erhöhten Strom zu führen. Die Daten der Leistungshalbleiter sind identisch zu den bisherigen Betrachtungen.

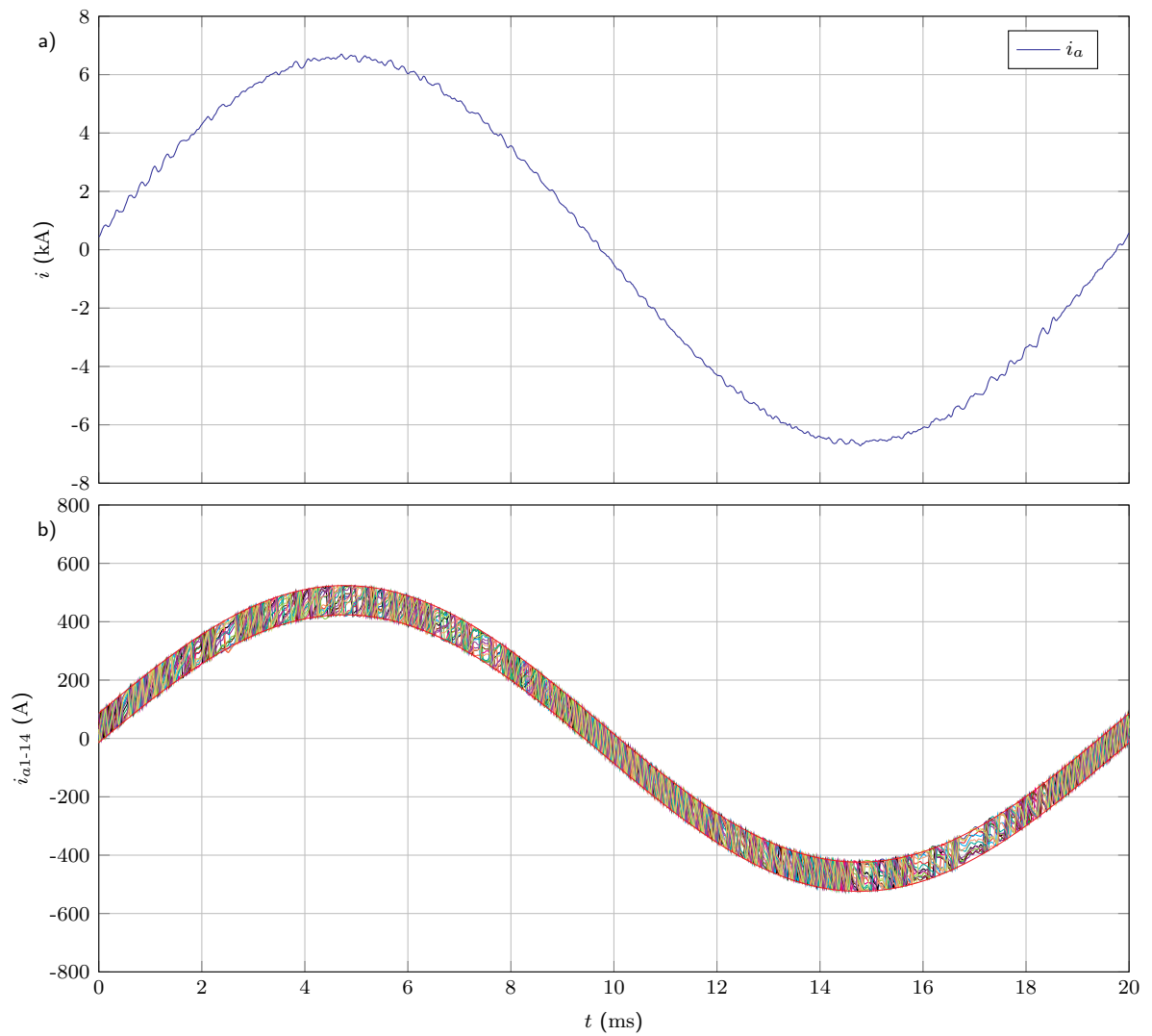


Abbildung 4.12.: Simulation: Asynchrone Hystereseregung mit $i_H = 100$ A, $U_{DC} = 1100$ V, $n = 14$ - a) Netzstrom Phase a, b) Umrichterströme Phase a

Die Abbildung 4.13 zeigt ein Paretdiagramm für eine Parallelschaltung von vier Umrichtern. Die Vorgehensweise bei der Erzeugung der Simulationsergebnisse ist analog zu den Betrachtungen mit 14 Umrichtern. Daher wird an dieser Stelle nicht nochmal darauf eingegangen. Die Parametervariation ist allerdings an die neue Systemkonfiguration angepasst. Das heißt, auch die maximal zulässige Differenz i_{Dmax} ist skaliert, da ansonsten aufgrund der veränderten Drosseln hohe Schaltfrequenzen zu erwarten wären. Demzufolge sind in der Abbildung 4.13 mit den roten Punkten Ergebnisse für maximal zulässige Differenzen von $i_{Dmax} = 350$ A bis $i_{Dmax} = 1750$ A in einer Schrittweite von $i_{Dmax} = 350$ A eingezeichnet. Die Variation des Verstärkungsfaktors ist identisch zu den Analysen mit 14 Umrichtern. Damit sind wiederum 55 Simulationsergebnisse für die für die koordinierte Ansteuerung in der Abbildung 4.13 dargestellt. Zudem sind fünf Simulationsergebnisse für die asynchrone Hystereseregelung mit unterschiedlichen Hysteresebändern in einem Bereich von $i_H = 175$ A bis $i_H = 700$ A veranschaulicht. Es ist ersichtlich, dass die Simulationen für die koordinierte Ansteuerung erneut überwiegend vorteilhafte Ergebnisse im Vergleich zur asynchronen Hystereseregelung liefern. Allerdings zeigt der Bezug zur Abbildung 4.11, dass die roten Punkte leicht nach rechts verschoben erscheinen. Dies ist auf die reduzierte Umrichteranzahl und der damit verbundenen größeren Abstufung der Spannung zurückzuführen. Mit einer Parallelschaltung von vier Umrichtern sind lediglich fünf Spannungslevel realisierbar. Die reduzierte Anzahl von Spannungsleveln wirkt sich negativ die Form des Netzstroms aus, sodass die THD allgemein steigt. Die Zeiger r_a und r_m weisen wiederum auf die für einen Vergleich der beiden Verfahren ausgewählten Simulationsergebnisse hin. Der Verstärkungsfaktor für die Simulation der koordinierten Ansteuerung beträgt $K_P = 4$, wobei die maximal zulässige Differenz zu $i_{Dmax} = 1050$ A gewählt ist. Für die asynchrone Hystereseregelung resultiert mit einem Hystereseband von $i_H = 260$ A eine THD von ca. 2.2%. Für die koordinierte Ansteuerung ergibt sich eine THD von ca. 0.7%. Im Vergleich zu den Ergebnissen aus der Abbildung 4.11 hat sich der Faktor zwischen den THDs von ca. 8 auf ca. 3 verringert. Dennoch ist er Unterschied signifikant, sodass das Verhalten der koordinierten Ansteuerung hinsichtlich der THD erneut als wesentlich besser zu charakterisieren ist. Zudem resultiert für die koordinierte Ansteuerung eine geringere Verlustleistung. Die Verlustleistungen sind mit $P_V/P_N = 1.20\%$ für die koordinierte Ansteuerung und $P_V/P_N = 1.80\%$ für die asynchrone Hystereseregelung 4.11 vergleichbar zu den Betrachtungen mit 14 Umrichtern. Dies ist erwartbar, da sich durch die Skalierung der maximal zulässigen Differenz der Umrichterströme i_{Dmax} und des Hysteresebands i_H ähnliche Schaltfrequenzen einstellen. Demzufolge ergibt sich für die koordinierte Ansteuerung wiederum eine um ca. 35% geringere Verlustleistung. Diese Untersuchungen verdeutlichen den Einfluss der Umrichteranzahl auf das Verhalten der koordinierten Ansteuerung. Der Vorteil in Bezug auf die asynchrone Hystereseregelung wird geringer mit abnehmender Umrichteranzahl.

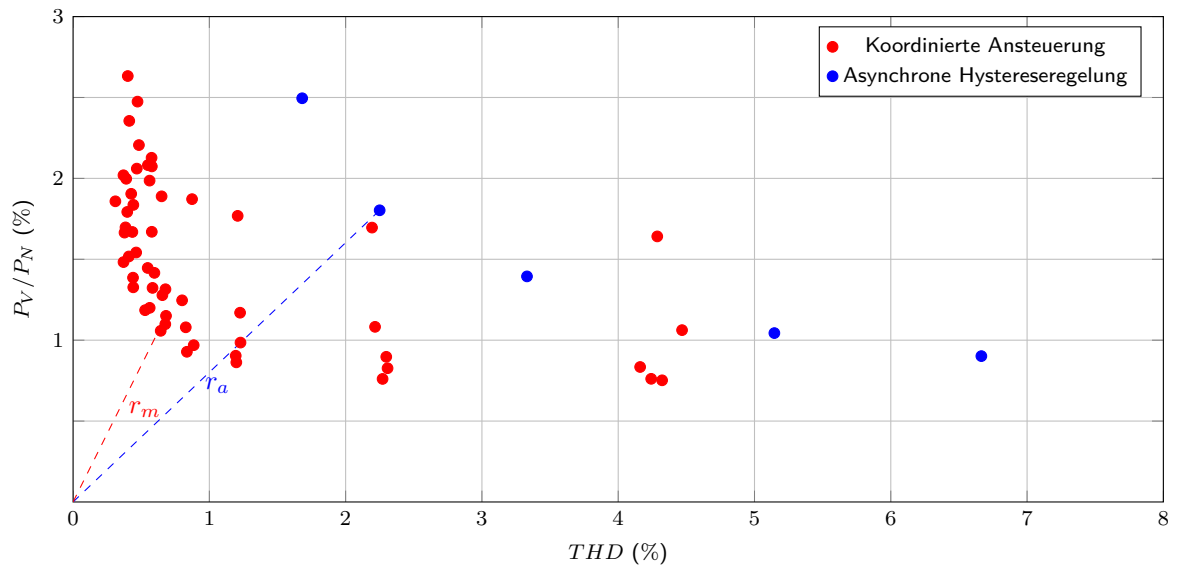


Abbildung 4.13.: Simulation: Pareto diagramm für den Vergleich der koordinierten Ansteuerung mit der asynchronen Hystereseregulung für 4 parallelgeschaltete Umrichter

Dennoch belegen auch die Ergebnisse in der Abbildung 4.13, dass die Anwendung des neuen Verfahrens zu einem erheblich verbesserten Verhalten der Gesamtstruktur führt.

Die Ergebnisse in den Abbildungen 4.11 und 4.13 vervollständigen die theoretischen Betrachtungen zur koordinierten Ansteuerung. Aufgrund der vielversprechenden Simulationsergebnisse ist eine experimentelle Validierung des neuen Regelungsverfahrens erstrebenswert. Daher wird im Folgenden das Verhalten der koordinierten Ansteuerung mit Hilfe von Messungen analysiert.

5. Experimentelle Validierung der koordinierten Ansteuerung

Die Funktionalität der koordinierten Ansteuerung wurde in Kapitel 4 mit Simulationen nachgewiesen. Des Weiteren zeigen die Simulationsergebnisse ein vielversprechendes Verhalten des neuen Regelungsverfahrens, insbesondere im Vergleich zur asynchronen Hystereseregulierung. Da in Simulationen oftmals Vereinfachungen gemacht und Annahmen getroffen werden, ist es notwendig die koordinierte Ansteuerung auf einem Teststand zu erproben. Das Ziel der Untersuchungen ist es, die Funktionsfähigkeit des Verfahrens in der Praxis nachzuweisen. Darüber hinaus ist eine Analyse des Verhaltens anhand von Messungen erforderlich. Die Auslegung der Regelungsparameter ist komplex. Daher ist es essentiell, den realen Aufbau in der Simulation möglichst genau nachzubilden. Dies ermöglicht eine grobe Auslegung der Parameter mit Simulationen und beugt eventuellen Problemen bei der Inbetriebnahme vor. Die genaue Parametrierung erfolgt im Nachhinein am praktischen Aufbau. Es ist sinnvoll, über einen Vergleich von Simulations- und Messergebnissen zu belegen, dass diese Vorgehensweise für die koordinierte Ansteuerung praktikabel ist.

In diesem Kapitel wird zunächst auf den Aufbau und die Regelungsplattform des Teststandes eingegangen. Im Anschluss wird das stationäre und das dynamische Verhalten der Regelung auf Basis von Messergebnissen bewertet und ein Vergleich zu den Simulationsergebnissen durchgeführt. Des Weiteren erfolgt eine Untersuchung zusätzlicher Einflussfaktoren wie z.B. der Messwerterfassung.

5.1. Konzept und Aufbau des Teststandes

Die Grundvoraussetzung für eine experimentelle Validierung der koordinierten Ansteuerung ist die Konstruktion eines geeigneten Teststandes. Die Auslegung des Teststandes ist hierbei von zentraler Bedeutung. Die Kernaufgabe in diesem Designprozess ist die Spezifikation der verschiedenen Komponenten unter Beachtung der Randbedingungen der Testumgebung. Um die Auslegung zu vereinfachen und den Zeitaufwand für diesen Prozess zu reduzieren, basiert der Teststand auf der in Kapitel 4 vorgestellten Struktur mit einer Gesamtleistung von mehreren MW und den Parametern aus der Tabelle A.1. Zur Reduzierung der Kosten und Risiken ist eine Skalierung angebracht.

Die Gesamtleistung des hier vorgestellten Teststandes beträgt 3 kW. Durch die Parallelschaltung der Umrichter teilt sich diese Gesamtleistung auf 10 Umrichter auf, wobei jeder Umrichter für eine Leistung von 0.3 kW ausgelegt ist.

Die Struktur des Teststandes ist in der Abbildung 5.1 veranschaulicht. Aufgrund des bereits angesprochenen veränderten Untersuchungsschwerpunkts sind lediglich vier Umrichtereinheiten aus dem Gesamtaufbau für die nachfolgenden Analysen parallelgeschaltet. Damit reduziert sich die Gesamtleistung des Systems auf 1.2 kW. Die Zwischenkreise der Umrichtereinheiten sind verbunden und werden durch eine Gleichspannungsquelle gespeist. Dabei ist aufgrund der unidirektionalen Quelle ausschließlich ein Leistungsfluss in den Zwischenkreis möglich. Die Induktivitäten L_z entsprechen den gemessenen Induktivitäten in den Zwischenkreisverbindungen. Des Weiteren ist eine Zentraleinheit in den Teststand integriert.

Die Umrichtereinheiten beinhalten die Zwischenkreiskondensatoren, die Drosseln, die Halbbrücken der Phasen a,b,c und den Bremschopper. Als Halbleiter eignen sich MOSFETs besonders gut für diese Anwendung. Die resultierende Schaltfrequenz ist, wie in Kapitel 4 gezeigt, von mehreren Parametern abhängig und kann bei unvorhergesehenen Problemen deutlich ansteigen. Die hier eingesetzten MOSFETs sind für einen Betrieb mit hohen Schaltfrequenzen geeignet [Inf16]. Die zu erwartenden mittleren Schaltfrequenzen liegen im Bereich von 1 kHz bis 4 kHz. Somit steht im Falle eines Fehlers eine Reserve zur Verfügung, welche zusätzlich vor Halbleiterausfällen schützt. Die Umrichtereinheiten sind so ausgelegt, dass sie auch einzeln betrieben werden können. Daher sind diese mit allen hierzu notwendigen Messwandlern ausgestattet. Zur Realisierung von Schutzfunktionen und zur Erzeugung der Istwerte werden in jeder Umrichtereinheit die Zwischenkreisspannungen U_{DC1-4} , die Chopperströme i_{ch1-4} und die Umrichterströme i_{abc1-4} , welche ebenfalls in der Abbildung 5.1 eingezeichnet sind, erfasst.

In der Zentraleinheit erfolgt die AC-seitige Parallelschaltung der Umrichtereinheiten. Des Weiteren hebt der integrierte Transformator das Spannungsniveau des Teststandes (35 V) auf das Spannungsniveau des Labornetzes (400 V) und verbindet somit die beiden Netze. Die zur Störgrößenaufschaltung benötigte Spannung u_{mabc} wird ebenfalls in der Zentraleinheit gemessen.

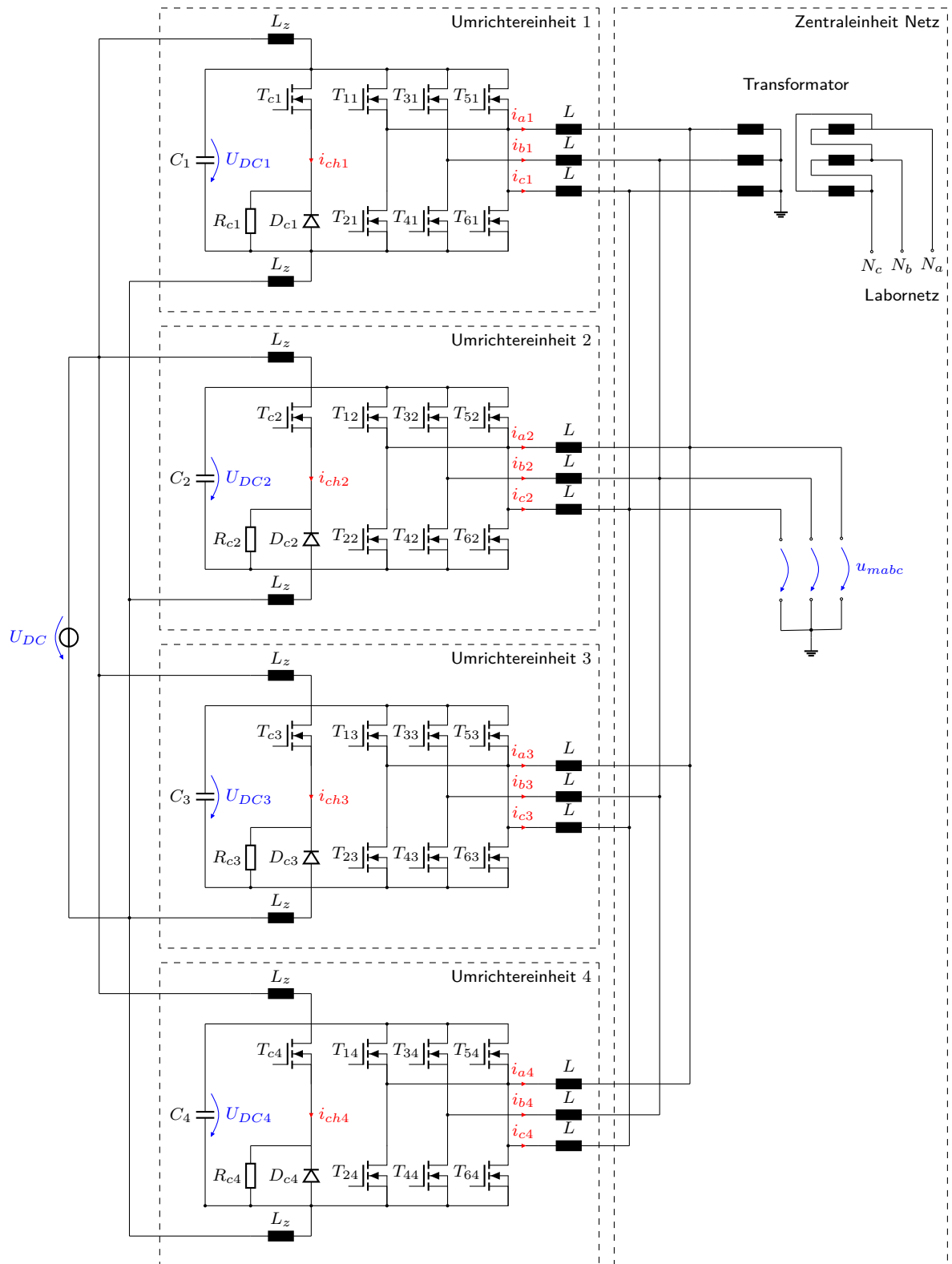


Abbildung 5.1.: Aufbau des Teststandes

5.2. Implementierung der koordinierten Ansteuerung auf der Regelungsplattform des Teststandes

Ein weiterer Bestandteil der Konzipierung des Teststandes ist der Entwurf eines geeigneten Systems auf dem die Regelung ausgeführt wird. Das heißt, es muss eine Plattform geschaffen werden, auf der das Verfahren aus der Simulation heraus übertragen werden kann.

Das für den hier vorgestellten Teststand verwendete Konzept ist in der Abbildung 5.2 dargestellt. Das Regelungssystem besteht aus insgesamt fünf Einheiten, welche unterschiedliche Funktionen erfüllen. Jede Umrichtereinheit ist mit einem Printed Circuit Board (PCB) versehen. Zusätzlich ist ein weiteres PCB in die Zentraleinheit integriert. Die PCBs sind mit einer Kombination aus einem DSP und einem FPGA ausgestattet. Auf diesen Instanzen wird der aus der Simulation abgeleitete Programmcode ausgeführt. Durch die Kombination von DSP und FPGA entsteht ein Freiheitsgrad bei der Implementierung und die Möglichkeit die spezifischen Vorteile der beiden Instanzen auszunutzen. Die Voraussetzung hierfür ist eine sinnvolle Gruppierung der Regelung. Die Kommunikation zwischen dem DSP und dem FPGA ist über einen Bus realisiert, welcher in der 5.2 grün dargestellt ist.

Die in der Abbildung 5.1 eingezeichneten Messungen laufen auf den PCBs auf. Die Signalleitungen für diese Messungen sind in der Abbildung 5.2 schwarz veranschaulicht. Die Zwischenkreisspannungen U_{DC1-4} und die Temperaturen T_{abc1-4} werden auf dem DSP der jeweiligen Umrichtereinheit analog-digital gewandelt. Des Weiteren werden die Chopper- i_{c1-4} und Phasenströme i_{abc1-4} über Delta-Sigma Wandler als Bitstream auf dem FPGA der entsprechenden Umrichtereinheit zur Verfügung gestellt. Die Treiber der MOSFETs T_{11-64} sind ebenfalls direkt an den FPGA angebunden. Die gemessene Netzspannung u_{mabc} wird auf dem DSP der Zentraleinheit erfasst.

Die einzelnen Umrichter sollen nach dem Prinzip der koordinierten Ansteuerung im Sinne eines Mehrpunktumrichters fungieren. Demzufolge ist es sinnvoll, die Erzeugung der Ansteuersignale für die Umrichtereinheiten zu zentralisieren. Dazu müssen die für das Regelungsverfahren notwendigen Messungen der Zentraleinheit zugeführt werden. Die Kommunikationspfade zwischen den Umrichtereinheiten und der Zentraleinheit sind in der Abbildung 5.2 mit den Farben Rot und Blau eingezeichnet. Dabei werden die Delta-Sigma Bitstreams der jeweiligen Umrichtereinheiten direkt auf einen Parallelbus geroutet, sodass die 12 Bitstreams der Umrichter über jeweils separate Signalleitungen an die Zentraleinheit gesendet werden. Der Grund für diese direkte Anbindung ist die Reduzierung der Verzögerungszeit in den Strommessungen.

Die auf der Zentraleinheit generierten Ansteuersignale werden wiederum über eine direkte Anbindung an die Umrichtereinheiten gesendet. Auf den FPGAs der Umrichtereinheiten werden die Signale an die Treiber der MOSFETs verteilt. Die blauen Verbindungen weisen demnach auf eine direkte Punkt zu Punkt Übertragung hin. Die einzelnen Leitungen sind für jeden Umrichter in einem 37 adrigen Kabel zusammengefasst. Zur Unterdrückung von Einkopplungen werden diese Signale differentiell übertragen. Für eine überlagerte Zwischenkreisspannungsregelung werden die Zwischenkreisspannungen U_{DC1-4} ebenfalls an die Zentraleinheit übertragen. Die Übertragung der Spannungen ist über einen seriellen RS485 Bus realisiert. Neben der Zwischenkreisspannungen werden über den seriellen Bus zusätzliche Schaltbefehle übertragen. So ist es möglich, die einzelnen Umrichter über einen im Zwischenkreis integrierten MOSFET vom DC-Bus zu trennen. Des Weiteren sind die Umrichtereinheiten AC-seitig über Schütze gekoppelt. Außerdem ist ein Relais zum Vorladen der Zwischenkreise in die Umrichtereinheiten integriert. Auf den roten Signalleitung findet somit eine serielle Übertragung statt.

Wie bereits erwähnt ist es sinnvoll einige Teile der Regelung auf dem FPGA und andere Teile auf dem DSP der Zentraleinheit auszuführen. Hierauf wird in Abschnitt 3.1 in allgemeiner Form eingegangen, um die Flexibilität bei der Implementierung des Regelungskonzepts anzudeuten. Die konkrete Umsetzung der Implementierung auf dem Teststand ist in der Abbildung 5.3 ersichtlich. Dazu sind die auf dem FPGA ausgeführten Elemente der Regelung magenta umrahmt. Die cyan umrahmten Regelungsteile werden auf dem DSP ausgeführt. Es ist erkennbar, dass bis auf die PLL und einige Operationen der Transformationen nahezu alle Elemente der koordinierten Ansteuerung auf dem FPGA implementiert sind. Dies bietet den Vorteil, dass alle Strommesswerte direkt auf dem FPGA verarbeitet werden. Eine Übertragung der Strommesswerte an den DSP ist somit überflüssig. Des Weiteren sind die magenta umrahmten Elemente gut zur Ausführung auf dem FPGA geeignet. Die Simulationen haben mit einfachen P-Reglern gute Resultate herbeigeführt. Das heißt, die Regler sind Verstärkungsfaktoren, die bestenfalls als Bitshifts auf dem FPGA realisiert werden können. Auch der Zustandsautomat und die unterlagerte Symmetrierung der Umrichterströme sind prädestiniert für die Umsetzung auf einem FPGA, da diese überwiegend aus Vergleichsoperationen bestehen. Die Transformationen hingegen sind eher ungeeignet, um sie vollständig auf dem FPGA auszuführen. Speziell die Umwandlung des Netzwinkels Θ in die Trigonometrischen Funktionen ist hierbei problematisch. Daher sind die Transformationen auf den FPGA und den DSP aufgeteilt. Mit Hilfe des aus der PLL gewonnenen Netzwinkels Θ werden sechs Trigonometrischen Funktionen berechnet. Die PLL, die Erzeugung der Stromsollwerte I_{dq}^* und die Berechnung der Trigonometrischen Funktionen werden in einer Interruptroutine auf dem DSP ausgeführt, welche nach der Wandlung eines neuen Netzspannungsmesswertes getriggert wird.

Die Trigonometrischen Funktionen werden nach der Abarbeitung der Interruptroutine zusammen mit der Netzspannung u_{mabc} und den Sollwerten für den Strom I_{dq}^* an den FPGA übergeben. Der Interrupt wird mit einer Frequenz von 16 kHz aufgerufen. Das heißt, ein Mal in $62.5 \mu\text{s}$ werden die Werte aktualisiert und der Regelung auf dem FPGA zugeführt. Auf dem FPGA wird die Regelung mit einem Takt von 10 MHz ausgeführt. Dazu gehören auch die verbleibenden arithmetischen Funktionen der Transformationen. Die durch die Regelung berechneten Schaltsignale werden unter Beachtung der Verriegelungszeiten ($T_V = 2 \mu\text{s}$) an die Treiber der MOSFETs gesendet.

Aufgrund der konzeptbedingt variablen Schaltfrequenz, ist eine Berechnung der Schaltfrequenz für jeden Umrichter erforderlich. Hierzu werden die Schaltsignale auf dem FPGA der Zentraleinheit gezählt und zwei Mal pro Periode der Grundfrequenz ausgewertet. Somit wird ein Mal in 10 ms ein Wert für die mittlere Schaltfrequenz berechnet. Des Weiteren verbleiben einige Messwerte zur Überwachung der Umrichter auf den Umrichterboards. Die Temperaturen T_{abc1-4} , die Ströme i_{abc1-4} und i_{ch1-4} , sowie die Zwischenkreisspannungen U_{DC1-4} werden auf den lokalen Boards ausgewertet. Bei Überschreitung von definierten Grenzwerten erfolgen Aktionen zum Schutz der Umrichter. So greift beispielsweise bei einer Überspannung im Zwischenkreis der Bremschopper ein. Steigt die Spannung trotzdem weiter an, werden die Zwischenkreise vom DC-Bus getrennt. Des Weiteren wird ebenso wie bei der Erkennung von Übertemperatur und Überstrom die Taktsperre ausgelöst. Eine Bewertung des Regelungsverhaltens ist nur möglich, wenn Messdaten im laufenden Betrieb gesammelt und visualisiert werden. Dies erfolgt auf dem DSP der Zentraleinheit mit einer Abtastrate von 16 kHz. Dabei können maximal 16 Kanäle zeitgleich aufgezeichnet werden.

Die Erzeugung des Programmcodes für den FPGA und den DSP erfolgt mit Hilfe von Tools der Simulationsumgebung. Dies ist besonders vorteilhaft, da somit die Wahrscheinlichkeit hoch ist, dass sich die Regelung wie in der Simulation verhält. Des Weiteren werden Fehler bei der Programmierung durch den Programmierer ausgeschlossen. Die Simulationsumgebung Matlab/Simulink bietet hierzu die Tools C-Coder und HDL-Coder. Um Programmcode generieren zu können, müssen vorab die Taktraten und die Datentypen der Variablen in der Simulation festgelegt werden. Dabei ist zu beachten, dass der FPGA ausschließlich mit einer Integer- und Festkomma-Arithmetik arbeitet. Bei der Umwandlung in für den FPGA geeignete Datentypen steht das Fixed-Point Tool von Matlab/Simulink unterstützend zur Verfügung. Des Weiteren muss die Regelung gruppiert werden. Das heißt, es ist eine Zerlegung des Simulationsmodells in Subsysteme notwendig. Anschließend werden die Subsysteme, die auf dem DSP ausgeführt werden sollen, mit dem C-Coder in C-Code übersetzt. Die Subsysteme, die auf dem FPGA implementiert werden sollen, werden mit Hilfe des HDL-Coders in VHDL-Code übersetzt.

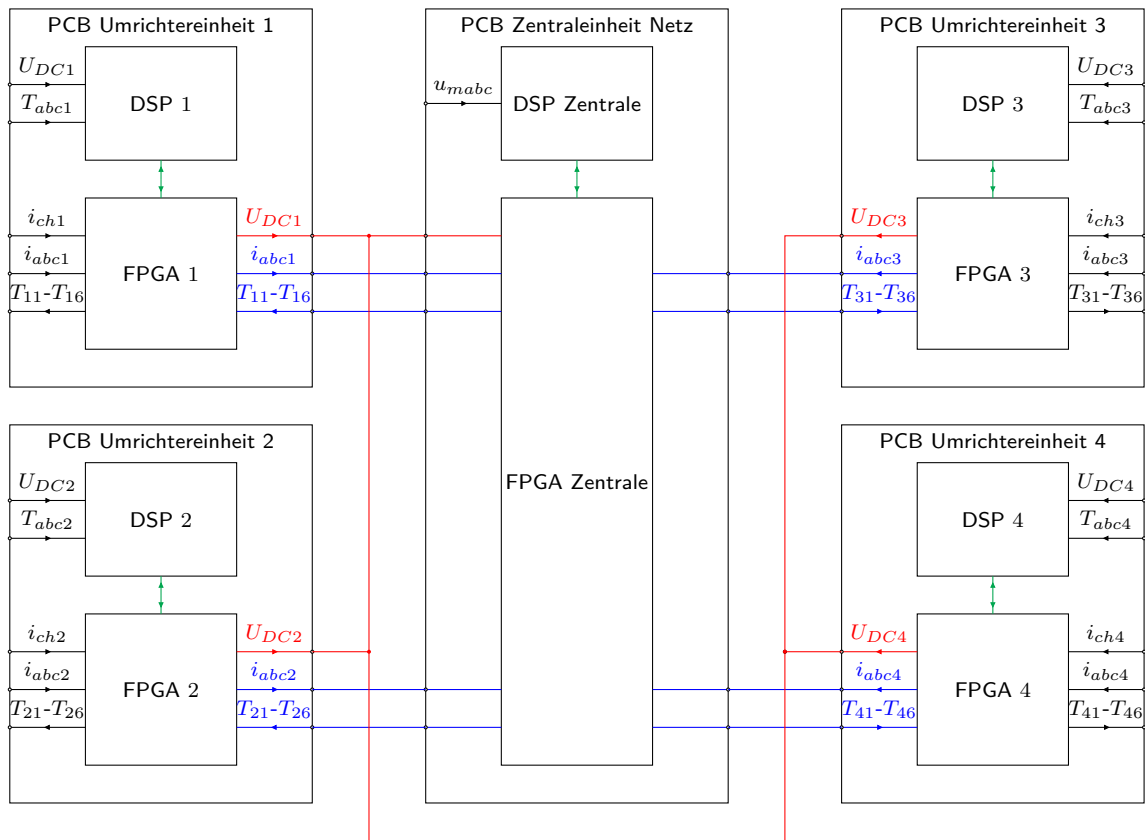


Abbildung 5.2.: Struktur der Teststandsteuerung

Die so gewonnenen Programmteile werden in die Rahmenprogramme von DSP und FPGA eingefügt und kompiliert. Die Rahmenprogramme sind notwendig, weil der Detaillierungsgrad in der Simulation begrenzt ist, sodass nicht alle Funktionen modelliert werden. Beispiele hierfür sind die Speicherung von Messdaten zur anschließenden Visualisierung oder die Strukturierung mit Hilfe verschiedener Interrupts. Es ist sinnvoll, vorab Schnittstellen zwischen den Rahmenprogrammen und dem Simulationsmodell zu definieren. Dies vereinfacht die Einbettung des aus der Simulation erzeugten Codes in die Rahmenprogramme. Ein weiteres Beispiel für einen Bestandteil des Rahmenprogramms ist Bereitstellung der Strom-Istwerte. In der Simulation sollte ein Eingang im Subsystem der Regelung für die Istwerte der Ströme vorgesehen werden, sodass eine Verknüpfung des generierten Codes mit den Rahmenprogrammen unkompliziert ist. Die beschriebene Toolchain ermöglicht eine sehr einfache Änderung des Programmcodes. Hierzu muss das Simulationsmodell angepasst und erneut in den entsprechenden Code übersetzt werden. Dieser Ablauf ist einfach reproduzierbar. Darüber hinaus ist die Arbeitsweise äußerst komfortabel.

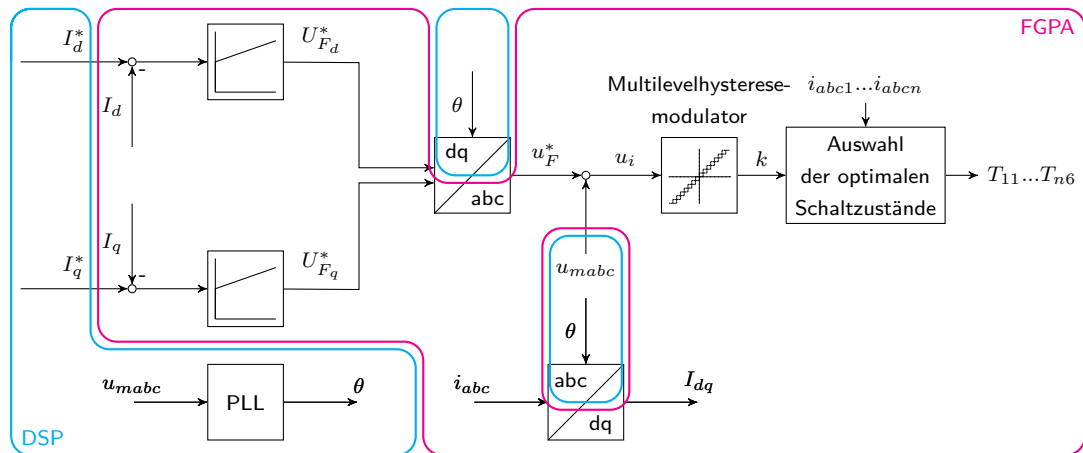


Abbildung 5.3.: Implementierung der Regelung auf dem DSP und dem FPGA

5.3. Messergebnisse zum stationären Verhalten der koordinierten Ansteuerung

Die Voraussetzung für eine weiterführende Untersuchung der koordinierten Ansteuerung ist der Nachweis eines stabilen stationären Betriebs. Des Weiteren zeigen die Simulationsergebnisse einen erheblichen Einfluss der Regelungsparameter auf das stationäre Verhalten. Daher erfolgt zunächst die Analyse der Regelung im stationären Nennarbeitspunkt.

Durch die für den Aufbau des Teststandes notwendigen Skalierung der in Kapitel 4 beschriebenen Struktur, ist kein direkter Vergleich zu den bereits gezeigten Simulationsergebnissen möglich. Des Weiteren ist anzumerken, dass die Skalierungen auf Basis der Parameter für eine Parallelschaltung von 14 Umrichtern erfolgt sind. Da die bisher vorgestellten Simulationsergebnisse für vier Umrichter mit zum Erhalt der Gesamtleistung veränderten Parametern erzielt wurden, sind diese Ergebnisse ebenfalls ungeeignet für einen direkten Vergleich. Um alle Änderungen im Aufbau des Teststandes zu berücksichtigen und dennoch einen Vergleich mit den Simulationen zu ermöglichen, ist eine Anpassung des Modells erforderlich. Für die initiale Parametrierung der Regelung auf dem Teststand ist die Adaption des Modells ebenfalls vorteilhaft. Daher basieren die im weiteren Verlauf vorgestellten Simulationsergebnisse auf einem Modell, welches den Teststand nachbildet.

Die Abbildung 5.4 zeigt Messergebnisse aus einer Aufzeichnung mit dem DSP der Zentraleinheit. Der Verstärkungsfaktor für die P-Regler beträgt $K_P = 19.22$ und die maximal zulässige Differenz der Umrichterströme ist zu $i_{Dmax} = 5 \text{ A}$ gewählt. Die Zwischenkreisspannung beträgt $U_{DC} = 60 \text{ V}$. In der Abbildung 5.4a) sind die Soll- und Istwerte für die Ströme in der d- und q-Achse veranschaulicht. Der Stromsollwert in der d-Achse ist zu $I_d^* = 28 \text{ A}$ gewählt. In der q-Achse ist ein Strom von $I_q^* = 0 \text{ A}$ vorgegeben. Damit resultiert ein Spitzenwert von 28 A und ein Effektivwert von ca. 20 A für den Netzstrom.

Bei symmetrischer Aufteilung ergibt sich für jeden Umrichterstrom ein Effektivwert von 5 A. Damit ist der Netzstrom derart gewählt, dass sich der Nennstrom in den Umrichtern einstellt. Bei einer verketteten Netzspannung von 35 V resultiert eine Leistung von 0.3 kW pro Umrichter und eine Gesamtleistung von 1.2 kW für die vier parallelgeschalteten Umrichter. Da der Netzstrom in der d-Achse liegt, wird die Gesamtleistung als Wirkleistung in das Labornetz gespeist. Die Messungen der Istwerte I_{dq} in Abbildung 5.4a) belegen, dass die Sollwertvorgaben I_{dq}^* weitestgehend umgesetzt werden. Bei der Betrachtung der beiden Ströme zeigen sich jedoch zwei Auffälligkeiten. Der Iststrom in der d-Achse ist von einer Schwingung überlagert. Zudem ist ein Offset in dem q-Strom erkennbar. Das heißt, der Mittelwert des Stroms weist einen leichten Versatz zum Sollstrom auf.

Die Abbildung 5.4b) zeigt die Spannungslevel k_{abc} in den drei Phasen. Da die Spannungslevel mit einer Taktrate von 10 MHz erzeugt werden, die Messung jedoch nur mit einer Abtastrate von 16 kHz erfolgt, ist nicht jede Änderung in den Leveln dargestellt. Des Weiteren sind die Level Ausgangssignale des jeweiligen Zustandsautomaten. Das heißt, es ist der aktuelle Status der Zustandsautomaten und keine gemessene Spannung abgebildet. Es ist erkennbar, dass die Level in den drei Phasen systematisch und strukturiert durch die Zustandsautomaten vorgeben werden. Die Übergänge finden ausschließlich zwischen benachbarten Spannungsleveln statt. Die abgestuften Verläufe bestätigen somit messtechnisch, dass die Parallelschaltung wie ein Mehrpunktumrichter mit 5 Spannungsleveln betrieben wird. Allerdings weisen auch diese Verläufe eine Besonderheit auf. Die Zustandsautomaten verbleiben periodisch für einen längeren Zeitraum in den Leveln -2 und 2. Dies ist beispielsweise in den ersten 5 ms des Verlaufs von k_c sichtbar. In den Simulationsergebnisse aus der Abbildung 4.10 ist dieses Verhalten nicht zu beobachten.

Die Netzströme i_{abc} sind in der Abbildung 5.4c) dargestellt. Die Ströme entsprechen den zur Regelung verwendeten Istwerten vor der Park Transformation. Es stellen sich erwartungsgemäß sinusförmige Größen mit einer Amplitude von 28 A und einer Phasenverschiebung von 120° ein. Auch in den Wechselgrößen ist die dem d-Strom überlagerte Schwingung zeitlich synchron sichtbar.

Des Weiteren sind die gemessenen Netzspannungen u_{mabc} in der Abbildung 5.4d) gezeigt. Diese haben die gleiche Phasenlage wie die dazugehörigen Netzströme, was nochmals den Wirkleistungstransfer aus der Quelle in das Netz bestätigt.

Die mittleren Schaltfrequenzen der vier Umrichter sind in der Abbildung 5.4e) veranschaulicht. Es ist gut erkennbar, dass in den Nulldurchgängen der Netzströme die Werte für die mittleren Schaltfrequenzen aktualisiert werden. Zu diesen Zeitpunkten wird die Berechnung der Frequenz getriggert und es erfolgt der Bezug der gezählten Schaltimpulse auf die Zeit.

Außerdem werden die Integratoren, welche die Zeit und die Anzahl der Schaltimpulse erfassen, zurückgesetzt. Die mittleren Schaltfrequenzen bewegen sich in einem Band von ca. 2 000 Hz bis 2 500 Hz. Der Mittelwert für alle Schaltfrequenzen über den dargestellten Zeitraum beträgt 2 360 Hz.

Ein weiteres wichtiges Ziel ist die korrekte Symmetrierung der Umrichterströme. Aufgrund der begrenzten Anzahl von Messkanälen sind nicht alle Netzgrößen und Umrichterströme gemeinsam darstellbar. Daher ist der Prozess der Symmetrierung in der Abbildung 5.5 gezeigt. Um die Umrichterströme nicht vollkommen entkoppelt von den Netzgrößen darzustellen, sind in der Abbildung 5.5a) erneut die Netzströme i_{abc} veranschaulicht. Die dazugehörigen Umrichterströme sind in den Abbildungen 5.5b) bis 5.5d) gezeigt. Es sind für jede Phase vier Ströme und ein schwarzes Differenzband dargestellt. Das schwarze Differenzband dient der besseren Orientierung und ist aus den Netzströmen und der vorgegebenen maximal zulässigen Differenz $i_{Dmax} = 5 \text{ A}$ berechnet. Dazu sind die Netzströme mit dem Faktor $1/4$ skaliert. Die daraus resultierenden Verläufe sind mit einem Offset von $\pm 2.5 \text{ A}$ versehen. Es ist erkennbar, dass sich die Umrichterströme überwiegend innerhalb Differenzbänder bewegen. Somit belegen die Messergebnisse eine funktionierende Symmetrierung der Umrichterströme. Allerdings ist auch diese Messung mit einer Abtastrate von 16 kHz erfolgt. Das heißt, einige Überschreitungen der Differenzbänder könnten aufgrund der geringen Abtastrate nicht abgebildet sein.

Um zu vermeiden, dass durch die Abtastrate der Messung auf dem DSP einige Effekte nicht sichtbar werden und damit unberücksichtigt in der Auswertung bleiben, sind in der Abbildung 5.6 weitere Messungen mit einer höheren Abtastrate veranschaulicht. Die Messungen sind Ergebnisse aus einer Aufzeichnung mit einem Oszilloskop, wobei die Abtastrate 200 kHz beträgt. Die Umrichterspannung u_{ua} in der Phase a, bezogen auf das negative Zwischenkreispotential, ist in der Abbildung 5.6a) dargestellt. Im Gegensatz zur Abbildung 5.4b) zeigt die Abbildung 5.6a) eine aus den Spannungsmesswerten der Umrichter berechnete Spannung und nicht den aktuellen Zustand des Zustandsautomaten. Aufgrund der höheren Abtastrate sind mehr Spannungslevelwechsel sichtbar. Die Dauer des Verbleibs im oberen und unteren Level erscheint hierdurch etwas geringer als in der Abbildung 5.4b). Grundsätzlich ist die Form der Messsignale in den beiden Abbildung jedoch identisch.

Die Netzströme i_{abc} in der Abbildung 5.6b) ähneln den Strömen in der Abbildung 5.4c). Auch hier sind während des anhaltenden Verbleibs im oberen und unteren Spannungslevel leichte Verzerrungen in den Netzströmen zu beobachten.

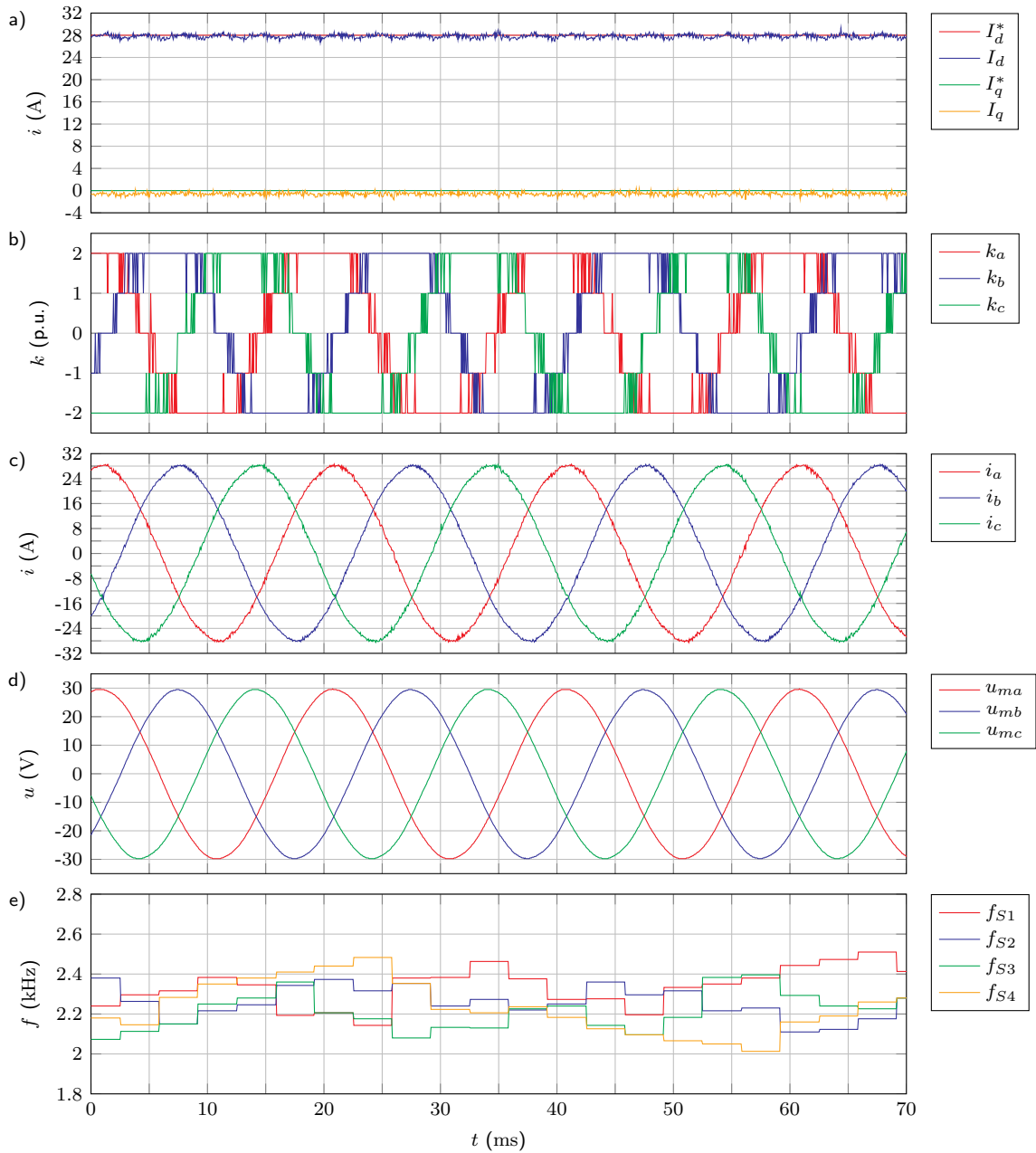


Abbildung 5.4.: Messung: Koordinierte Ansteuerung mit $K_P = 19.22$, $i_{Dmax} = 5$ A, $I_d^* = 28$ A, $I_q^* = 0$ A, $U_{DC} = 60$ V, $n = 4$ - a) Ströme im dq-System, b) Spannungsniveaus, c) Netzströme, d) Netzspannungen, e) Schaltfrequenzen

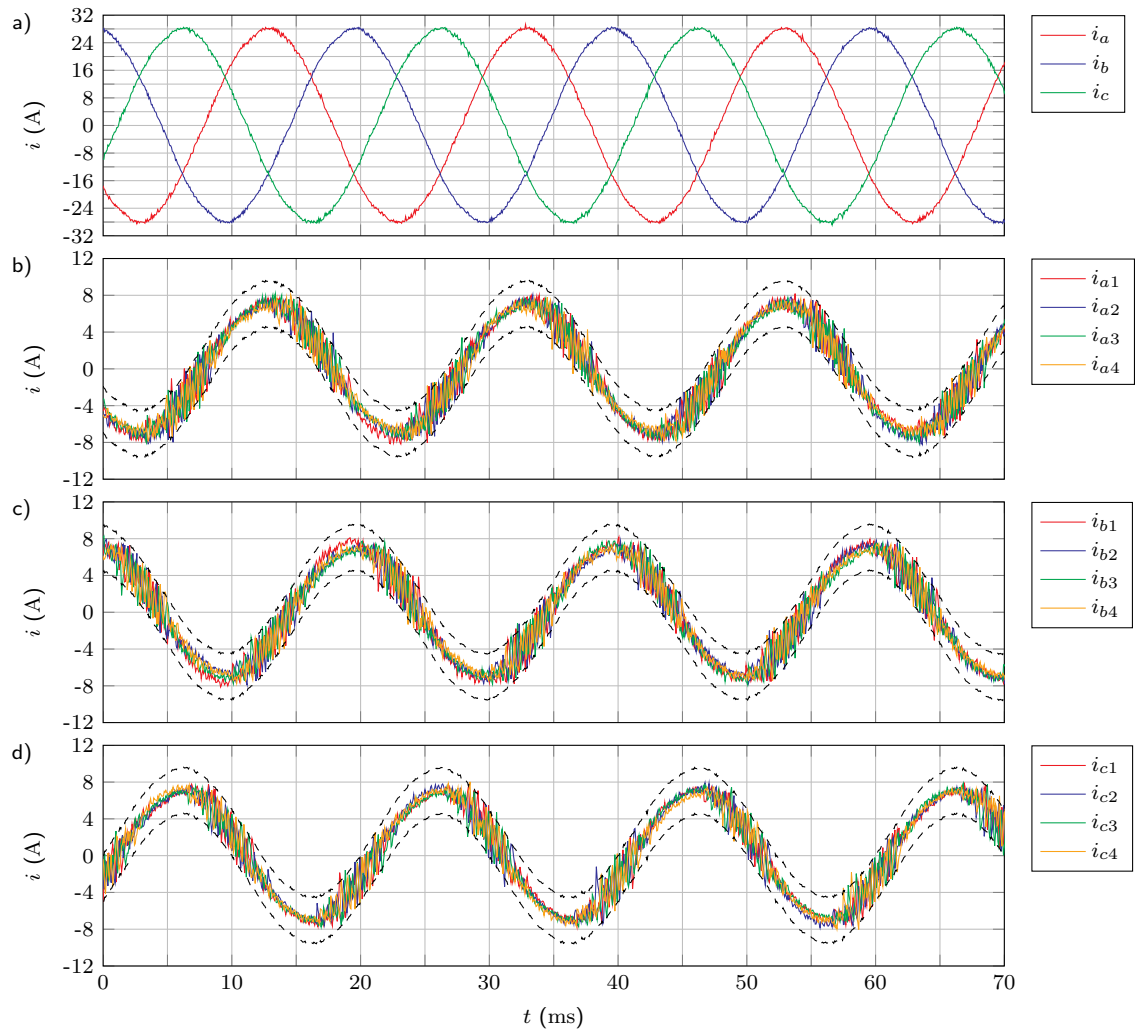


Abbildung 5.5.: Messung: Koordinierte Ansteuerung mit $K_P = 19.22$, $i_{Dmax} = 5$ A, $I_d^* = 28$ A, $I_q^* = 0$ A, $U_{DC} = 60$ V, $n = 4$ - a) Netzströme, b) Umrichterströme Phase a, c) Umrichterströme Phase b, d) Umrichterströme Phase c

Aufgrund der begrenzten Messkanalanzahl sind in der Abbildung 5.6c) lediglich die Umrichterströme der Phase a veranschaulicht. Zur besseren Orientierung ist wiederum ein berechnetes Differenzband schwarz eingezeichnet. Die Ströme der vier Umrichter verlaufen überwiegend zwischen den beiden Grenzen des Differenzbands. Im Vergleich zur Abbildung 5.5b) sind jedoch etwas mehr Überschreitungen der Grenzen ersichtlich. Um die Verletzung der Grenzen besser zu quantifizieren, ist in der Abbildung 5.5d) die maximale Differenz der Umrichterströme i_{Diffm} und die maximal zulässige Differenz i_{Dmax} dargestellt. Anhand des Verlaufs von i_{Diffm} , i_{Dmax} und u_{ua} können verschiedene Phasen der Symmetrierung charakterisiert werden. Dies ermöglicht eine Zuordnung der Frequenzanteile, wie sie in Abschnitt 4.3 beschrieben ist. Hierbei werden die Gesamtschalthandlungen in Schalthandlungen mit Wirkung auf den Netzstrom und Schalthandlungen, welche ausschließlich der Symmetrierung der Umrichterströme dienen, selektiert. Das Auftreten von Schnittpunkten zwischen i_{Diffm} und i_{Dmax} weist auf einen Symmetrierungsvorgang hin. Allerdings existieren nur in einigen Zeitabschnitten Schnittpunkte, sodass nur in ungefähr einem Drittel der Grundwellenperiode das gleichzeitige Umschalten von zwei Umrichtern gelegentlich notwendig ist. Weiterhin ist ersichtlich, dass der Verlauf von i_{Diffm} periodisch erscheint. Dabei zeigt ein Bezug von i_{Diffm} auf u_{ua} , dass Symmetrierungsvorgänge nur bei einem längeren Verbleib in einem der mittleren Spannungsleveln (-1, 0, 1) stattfinden. In zwei Dritteln der Periode verläuft i_{Diffm} unterhalb der Grenze von i_{Dmax} . In diesen Phasen ist die sinnvolle Auswahl des zu schaltenden Umrichters bei einem Wechsel zwischen den Leveln für die Symmetrierung der Umrichterströme ausreichend. Das heißt, die Symmetrierung wird über die ohnehin notwendigen Schalthandlungen mit Wirkung auf den Netzstrom realisiert. Zudem finden bei einem längerem Verbleib im unteren (-2) und oberen Spannungslevel (2) keine Schalthandlungen statt. Eine Symmetrierung durch das Umschalten von zwei Umrichtern ist weder notwendig noch möglich und ein Wechsel zwischen den Leveln tritt ebenfalls nicht auf.

Um einen direkten Bezug zu den Simulationsergebnissen zu schaffen, sind in den Abbildungen 5.7 und 5.8 die Schaltfrequenz f_S und die THD in Abhängigkeit der Parameter K_P und i_{Dmax} dargestellt. Dabei sind die Simulationsergebnisse mit Punkten und die Messergebnisse mit Kreuzen dargestellt. Die gestrichelten Linien stellen Kurvenanpassungen der Messwerte und die kontinuierlichen Verläufe Kurvenanpassungen der Simulationsergebnisse dar. Die Vorgehensweise zur Erzeugung der Simulations- und Messergebnisse ist hierbei identisch. Das heißt, es wird eine bestimmte maximal zulässige Differenz der Umrichterströme vorgegeben und anschließend der Verstärkungsfaktor K_P variiert. Die unterschiedlichen maximal zulässigen Differenzen i_{Dmax} sind in der Abbildung 5.7 farblich markiert. Die Analyse erfolgt somit analog zu den Betrachtungen in Abschnitt 4.3. Dabei beträgt die Zwischenkreisspannung $U_{DC} = 60$ V. Die Sollströme sind zu $I_d^* = 28$ A und $I_q^* = 0$ A gewählt.

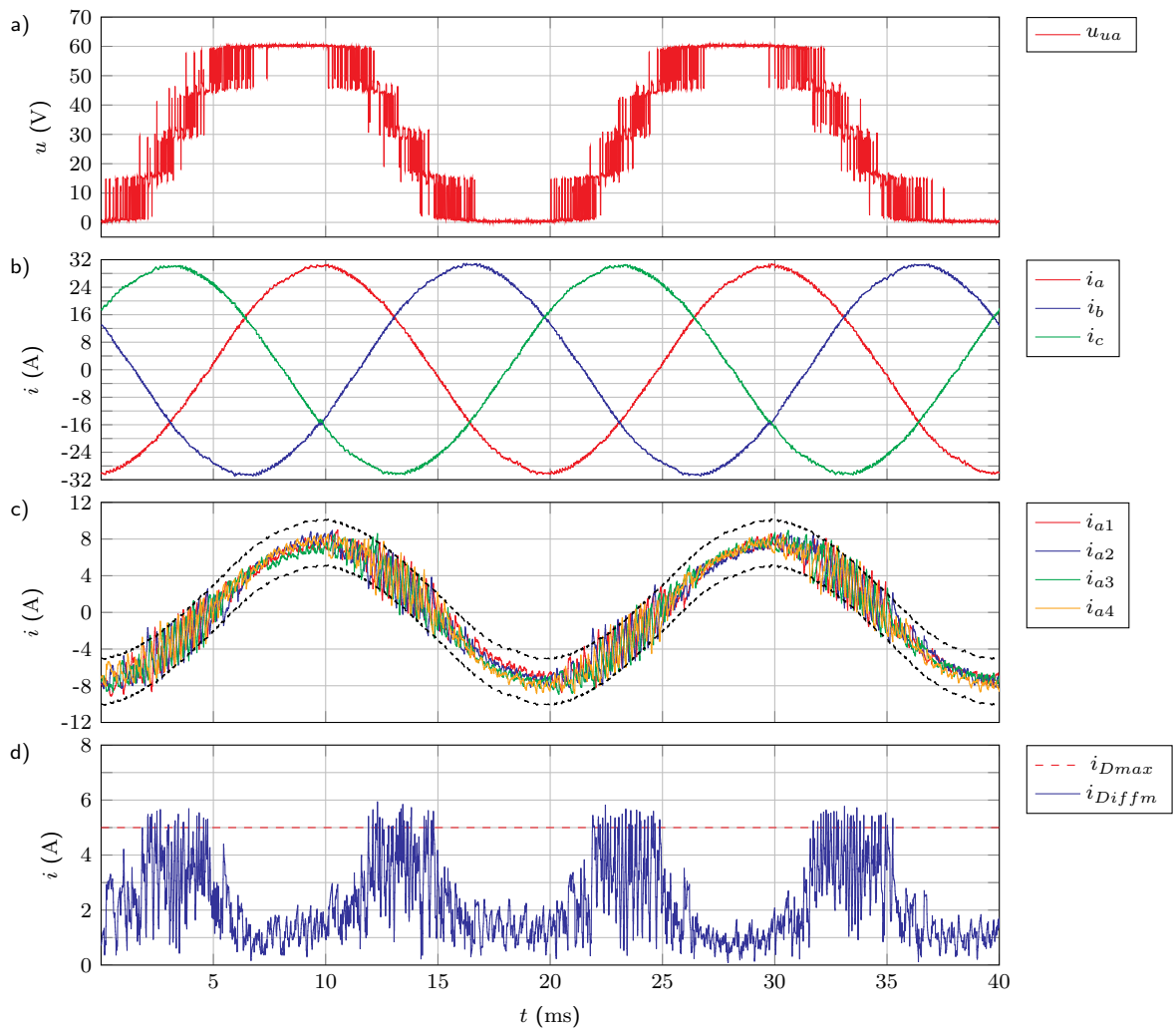


Abbildung 5.6.: Messung: Koordinierte Ansteuerung mit $K_P = 19.22$, $i_{Dmax} = 5 \text{ A}$, $I_d^* = 28 \text{ A}$, $I_q^* = 0 \text{ A}$, $U_{DC} = 60 \text{ V}$, $n = 4$ - a) Umrichter­spannung Phase a, b) Netz­ströme, c) Umrichter­ströme Phase a, d) Umrichter­strom­differenz Phase a

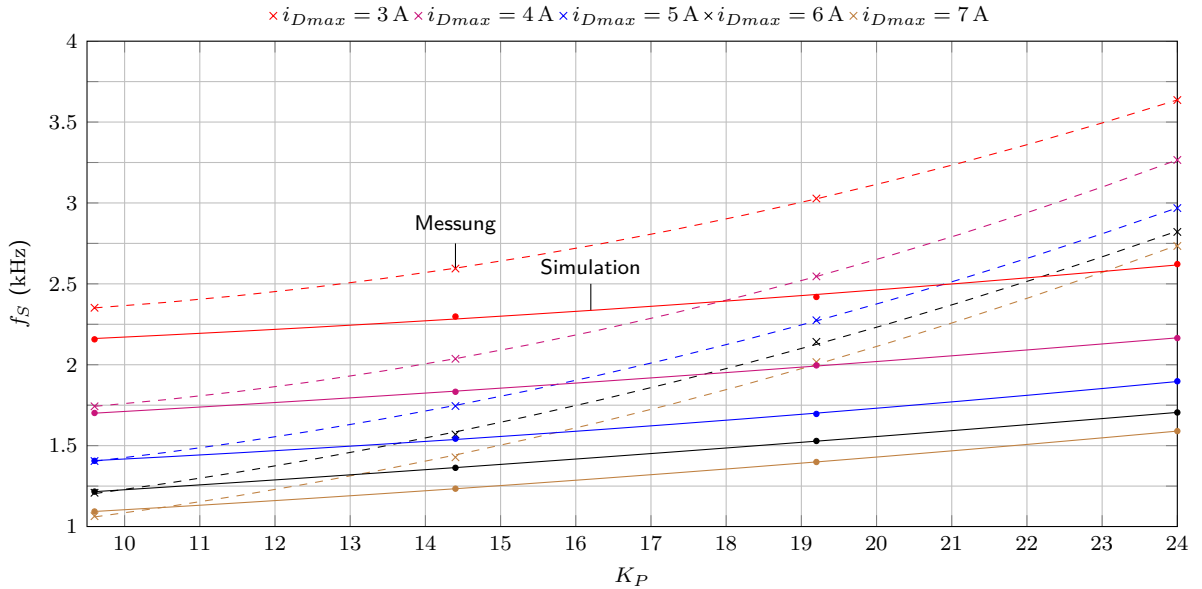


Abbildung 5.7.: Vergleich von Messung und Simulation: Schaltfrequenz eines Umrichters in Abhängigkeit der Parameter K_P und i_{Dmax} mit $I_d^* = 28 \text{ A}$, $I_q^* = 0 \text{ A}$, $U_{DC} = 60 \text{ V}$, $n = 4$

Bevor eine Untersuchung in Form von Simulationen oder Messungen erfolgen kann, ist es sinnvoll einen Bereich oder einen Startpunkt für die beiden zu variierenden Parameter zu wählen. Für die Wahl des Verstärkungsfaktors K_P kann zunächst die Gleichung (4.11) angewendet werden. Dazu ist die Kenntnis der Systemparameter erforderlich. Da diese zur Spezifikation des jeweiligen Aufbaus notwendig sind, sollten die Parameter jedoch bekannt sein. Für den hier untersuchten Aufbau sind die Parameter in der Tabelle A.2 aufgeführt. Mit diesen Parametern wurden alle Simulationen durchgeführt. Die Zeitkonstanten für die Verzögerungszeiten der Strommessung $T_M = 3 \mu\text{s}$ und die Laufzeiten der Ansteuersignale $T_L = 2 \mu\text{s}$ sind eine Abschätzung aus der realen MW-Anwendung mit 14 Umrichtern. Wie bereits erwähnt beträgt die Verriegelungszeit $T_V = 2 \mu\text{s}$. Die Taktrate $T_A = 0.1 \mu\text{s}$ ist vergleichsweise klein und kann bei der Auslegung vernachlässigt werden. Mit den Parametern der Regelstrecke und den genannten Zeitkonstanten ergibt sich nach dem Betragsoptimum (4.11) ein Verstärkungsfaktor von $K_P = 21.13$. Dabei ist zu beachten, dass die Verzögerungs- und die Laufzeiten zwar gemäß Tabelle A.2 für die Fertigung des Teststandes spezifiziert wurden, aber im realen Aufbau abweichen können. Um bei den ersten Messungen das Risiko einer zu hohen Schaltfrequenz zu minimieren, wurde der Verstärkungsfaktor zu Beginn der Messungen auf $K_P = 9.61$ reduziert. Für die Wahl der maximal zulässigen Differenz der Umrichterströme ist eine Orientierung am Nennstrom der Umrichter empfehlenswert. Das Parameterpaar $K_P = 9.61$ und $i_{Dmax} = 5 \text{ A}$ dient somit als Ausgangspunkt für die Messungen. Anschließend wurden die Regelungsparameter unter Beobachtung der Messgrößen sukzessive variiert.

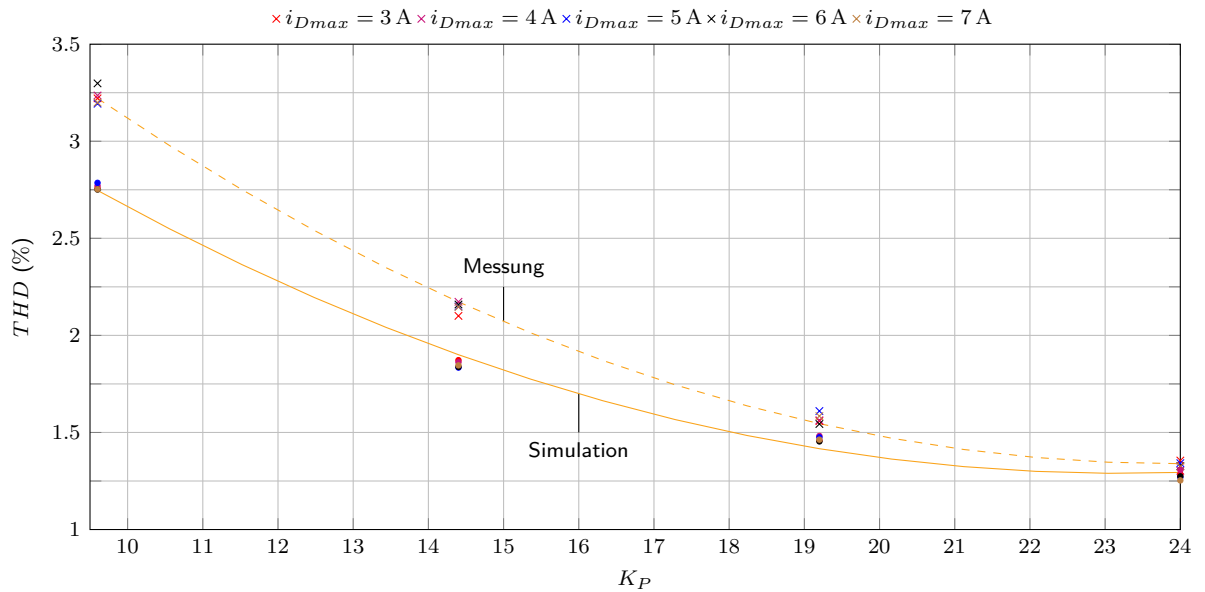


Abbildung 5.8.: Vergleich von Messung und Simulation: THD des Netzstroms in Abhängigkeit der Parameter K_P und i_{Dmax} mit $I_d^* = 28 \text{ A}$, $I_q^* = 0 \text{ A}$, $U_{DC} = 60 \text{ V}$, $n = 4$

Die Abbildung 5.7 zeigt, dass die gemessenen und die simulierten Schaltfrequenzen f_S teilweise stark differieren. Lediglich für die Parameter $K_P = 9.61$ und $i_{Dmax} > 3 \text{ A}$ liegen die gemessenen Kreuze und die simulierten Punkten nahezu übereinander. Mit zunehmendem K_P steigt die Abweichung von den simulierten zu den gemessenen Schaltfrequenzen f_S . Da die Messergebnisse unabhängig von der maximal zulässigen Differenz i_{Dmax} für den Verstärkungsfaktor $K_P = 24$ bereits um mehr als 1 kHz von den Simulationsergebnissen abweichen, wurde auf Messungen mit größerem K_P verzichtet. Die Messungen bestätigen, dass die Schaltfrequenzen f_S wie in der Simulation mit zunehmendem K_P und abnehmendem i_{Dmax} ansteigen. Dennoch ist festzuhalten, dass die erzielten Ergebnisse als unbefriedigend einzuordnen sind, da höhere Schaltfrequenzen mit höheren Schaltverlusten einhergehen und die gemessene Schaltfrequenz für viele Parameterkombinationen größer als die Simulierte ist.

Für die verschiedenen Parameterpaare konnten neben den Schaltfrequenzen zeitgleich die Netzströme aufgezeichnet werden. Dies ermöglicht die Auswertung und Darstellung der THD in der Abbildung 5.8. Es ist erkennbar, dass die maximal zulässige Differenz i_{Dmax} keinen signifikanten Einfluss auf die THD hat. Daher ist nur jeweils ein gestrichelter und ein kontinuierlicher Verlauf orange dargestellt. Zudem sinkt die THD mit zunehmendem K_P . Diese Zusammenhänge gingen bereits aus den Analysen in Abschnitt 4.3 hervor und werden hier mit Messergebnissen bestätigt. Des Weiteren ist sichtbar, dass die gemessene THD stets größer als die Simulierte ist. Dabei nimmt der Unterschied zu den Simulationsergebnissen mit zunehmendem K_P ab.

Die größte Differenz besteht für $K_P = 9.61$ mit ca. 0.5 %. Für $K_P = 24$ ist die Abweichung von 0.01 % unwesentlich.

Die gezeigten Messergebnisse belegen, dass die koordinierte Ansteuerung auch in der Praxis funktionsfähig und ein stabiler Betrieb realisierbar ist. Es ist nachweislich möglich, die Netzströme für eine Parallelschaltung von vier Umrichtern mit dem Verfahren zu regeln. Darüber hinaus funktioniert die unterlagerte Symmetrierung der Umrichterströme zuverlässig. Allerdings besteht aufgrund der Unterschiede zu den Simulationsergebnissen Optimierungsbedarf.

5.3.1. Einfluss der Strommessung auf das stationäre Verhalten der koordinierten Ansteuerung

Um das Verhalten der koordinierten Ansteuerung in der Praxis zu verbessern, ist es notwendig die Ursachen für die im Vergleich zur Simulation nachteiligen Messergebnisse zu ergründen. Da die Erzeugung des Programmcodes automatisiert erfolgt ist, sind Programmierfehler nahezu ausgeschlossen. Des Weiteren werden Messglieder in Simulationen oftmals vereinfacht. Daher ist es sinnvoll den Fokus auf Unterschiede in der Messwerterfassung zu legen. Die Messung der Ströme ist essentiell für die Regelung. Demzufolge wird in diesem Teilabschnitt der Einfluss der Strommessung auf das Verhalten der koordinierten Ansteuerung untersucht.

Prinzipiell ist es wünschenswert, dass die Erfassung von Messwerten möglichst verzögerungsfrei und hochaufgelöst erfolgt. Wie bereits erwähnt werden die Ströme im vorgestellten Teststand mit Hilfe von Delta-Sigma Wandler gemessen. Die Taktrate der Delta-Sigma Wandler beträgt 16.6 MHz. Die Strommessung ist über die Parameter Dezimierungsverhältnis und Filterordnung des Digitalfilters konfigurierbar. Hierbei ist die Filterordnung auf drei festgelegt und das Dezimierungsverhältnis kann in Zweierpotenzen von 4 bis 256 variiert werden. Für ein hohes Dezimierungsverhältnis von 256 ergibt sich eine hohe Busbreite von 25 Bit. Damit wäre bei einem Strommessbereich von 42.6 A eine Auflösung von 2.5 μ A einstellbar. Allerdings hat das hohe Dezimierungsverhältnis eine relative niedrige Abtastrate von 65 kHz zur Folge, sodass ein Messwert in ca. 15 μ s erzeugt und der Regelung übergeben wird. Für ein niedriges Dezimierungsverhältnis von 4 resultiert hingegen eine Auflösung von 0.67 A und es wird ein Messwert pro 0.24 μ s generiert. Die Tabelle B.1 im Anhang fasst die Kennwerte der Strommessung für unterschiedliche Dezimierungsverhältnisse zusammen. Es muss also ein Kompromiss aus Geschwindigkeit und Präzision bei der Messwerterfassung gefunden werden.

Einfluss von Messrauschen auf das stationäre Verhalten der koordinierten Ansteuerung

Bei den bereits gezeigten Messergebnissen ist die Strommessung mit einem Dezimierungsverhältnis von 16 konfiguriert. Damit beträgt die Auflösung 10.4 mA, wobei ein Strommesswert pro 1 μ s erzeugt wird. Die Bitstreams der Strommessung werden auf dem FPGA der Zentraleinheit verarbeitet und in die entsprechenden Integerwerte gewandelt. Um die Strommessung zu untersuchen, ist es notwendig die Signale auf dem FPGA zu beobachten. Die Messung mit einem Oszilloskop wäre denkbar, allerdings ist es sehr aufwändig, die richtige Position des Signals auf dem FPGA zu finden und zu messen. Wesentlich komfortabler ist die Verwendung des Integrated Logic Analyzer. Mit diesem Element ist es möglich, alle Signale auf dem FPGA aufzuzeichnen. Die Signale am Ausgang der Strommessung können somit ähnlich wie mit einem Oszilloskop für jeden Takt auf dem FPGA sichtbar gemacht werden. Dabei ist die Anzahl der Messpunkte begrenzt, sodass bei hohen Taktraten nur kleine Zeitabschnitte visualisiert und exportiert werden können. Zur Implementierung und Fehlersuche ist diese Funktion dennoch sehr hilfreich. So können beispielsweise vor der Inbetriebnahme verschiedene Signale auf dem FPGA erzeugt und mit den entsprechenden Eingängen der VHDL-Module verknüpft werden, um anschließend zu prüfen, ob die Ausgangssignale der Erwartungshaltung entsprechen. Eine Messung im laufenden Betrieb des Teststandes ist nicht möglich. Es ist jedoch auch ohne einen Stromfluss möglich, das Messrauschen der Strommessung auszuwerten.

Die Abbildung 5.9 zeigt eine derartige Aufzeichnung für einen Zeitabschnitt von 160 μ s und einem Dezimierungsverhältnis von 16. Dabei sind jeweils zwei Umrichterströme pro Phase und der Netzstrom in der Phase a dargestellt. Da die Umrichter nicht angesteuert werden, wäre es wünschenswert, wenn am Ausgang der Strommessungen ein konstantes Signal mit dem Wert 0 A resultiert. Es ist jedoch deutlich erkennbar, dass die Umrichterströme von einem Messrauschen überlagert sind. Auf den Umrichterströmen beträgt die Amplitude des Rauschens bis zu 200 mA. Der Netzstrom i_a ergibt sich aus der Addition der Umrichterströme i_{a1-4} . Dementsprechend wird auch das Rauschen aufsummiert. Die Ströme i_{a3} und i_{a4} sind hier nicht abgebildet. Es ist jedoch sichtbar dass die Amplitude des Messrauschens auf dem Netzstrom i_a bis zu 500 mA erreicht. Dies entspricht ca. 1.8 % des Nennstroms.

Die Abbildung 5.10 zeigt das Messrauschen bei einem Dezimierungsverhältnis von 32. Die Auflösung der Strommessung beträgt somit 1.3 mA. Des Weiteren verdoppelt sich die Zeit, in der ein neuer Strommesswert erzeugt wird. Dies ist bei einem Vergleich der beiden Abbildungen 5.9 und 5.10 gut erkennbar. Durch die veränderte Konfiguration der Strommessung hat sich die Amplitude des Messrauschens auf allen Kanälen erheblich reduziert. Die Amplitude der Umrichterströme erreicht Werte von bis zu 40 mA.

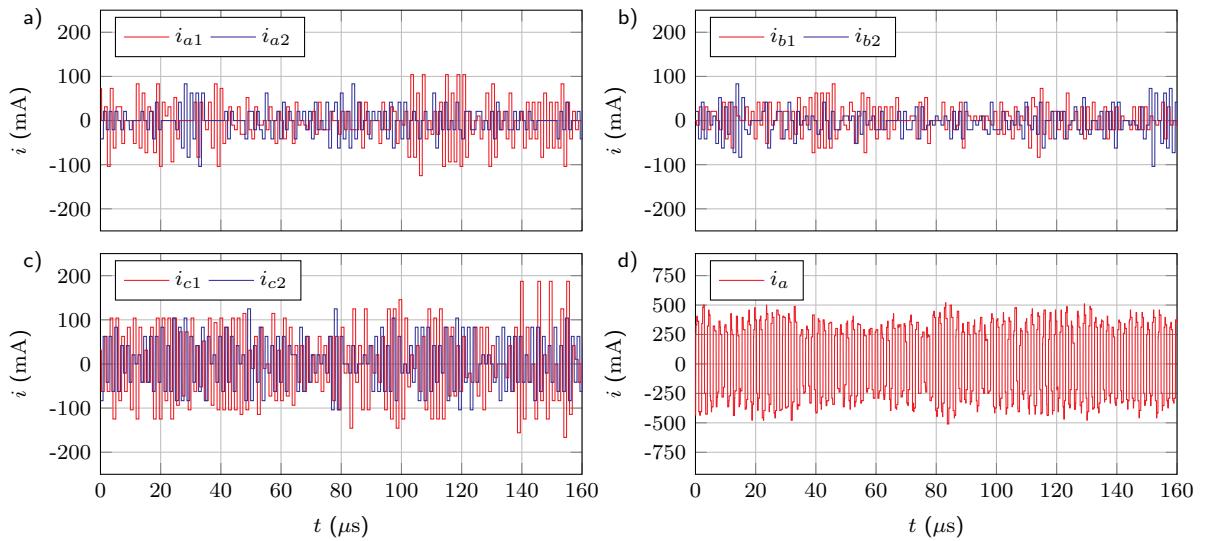


Abbildung 5.9.: Messrauschen bei einem Dezimierungsverhältnis von 16

Auf dem Netzstrom ist ein Messrauschen mit einer maximalen Amplitude von ca. 75 mA sichtbar. Dies entspricht ca. 0.26 % des Nennstroms.

Die gesammelten Erkenntnisse zum Messrauschen erlauben die Integration des bislang unberücksichtigten Effektes in die Simulation. Die Abbildung 5.11 zeigt einen Vergleich der resultierenden Schaltfrequenzen in Abhängigkeit des Verstärkungsfaktors K_P und des Messrauschens. Die maximal zulässige Differenz der Umrichterströme ist für diese Simulationen zu $i_{Dmax} = 5 \text{ A}$ gewählt, die Zwischenkreisspannung beträgt $U_{DC} = 60 \text{ V}$ und es liegt ein Betrieb im Nennarbeitspunkt vor. Zur Nachbildung des Messrauschens wird den Umrichterströmen in den Simulationen ein weißes Rauschen mit unterschiedlicher Amplitude überlagert. Der Verlauf für die Simulation mit einer Amplitude von ca. 10 mA dient als Referenz. Der Unterschied zur Simulation ohne Messrauschen ist derart gering, dass dieser vernachlässigbar ist. Im Vergleich hierzu ist die Amplitude des Messrauschens in den weiteren Simulationen um den Faktor 10 bzw. 20 größer. Für diese Verläufe ist ein deutlicher Unterschied zur Referenz erkennbar. Der Anstieg der Schaltfrequenz ist abhängig vom Messrauschen und dem Verstärkungsfaktor K_P . Dies erklärt die Abweichungen von den Messergebnissen zu den Simulationsergebnissen in der Abbildung 5.7. Durch das Messrauschen steigen die gemessenen Schaltfrequenzen wesentlich stärker an.

Die Abbildung 5.12 zeigt Messergebnisse mit angepasster Strommessung, wobei das Dezimierungsverhältnis auf 32 eingestellt ist, um den Einfluss des Messrauschens zu verringern. Die Simulationsergebnisse sind wiederum mit den kontinuierlichen Verläufen dargestellt. Die Kurvenanpassungen auf Basis der Messpunkte sind mit den gestrichelten Verläufen veranschaulicht.

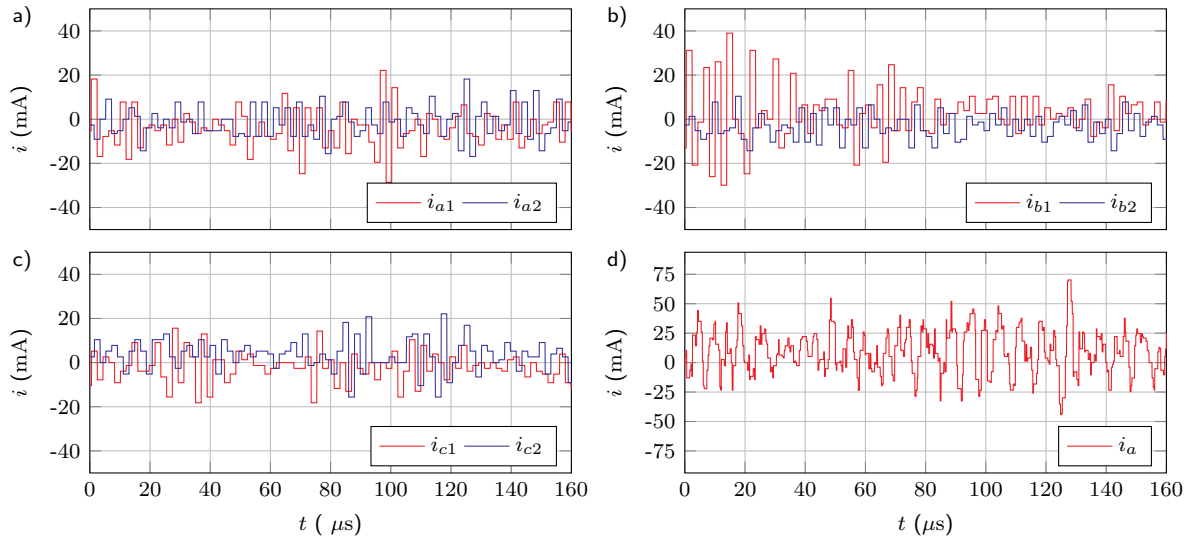


Abbildung 5.10.: Messrauschen bei einem Dezimierungsverhältnis von 32

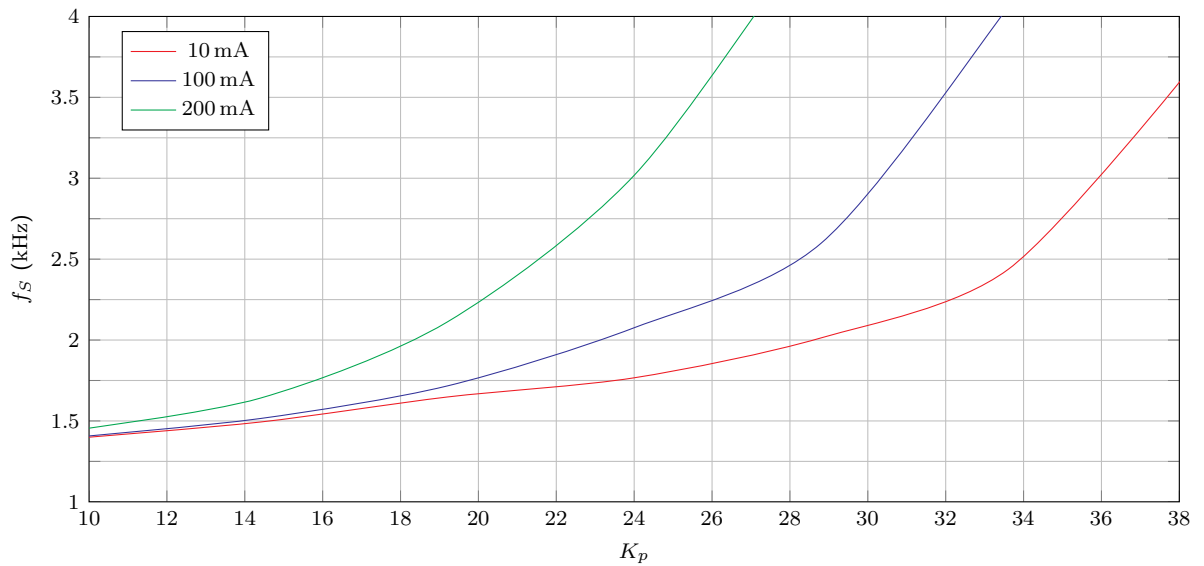


Abbildung 5.11.: Simulation: Schaltfrequenz eines Umrichters in Abhängigkeit der Reglerverstärkung K_P bei Messrauschen mit $i_{Dmax} = 5 \text{ A}$, $I_d^* = 28 \text{ A}$, $I_q^* = 0 \text{ A}$, $U_{DC} = 60 \text{ V}$, $n = 4$

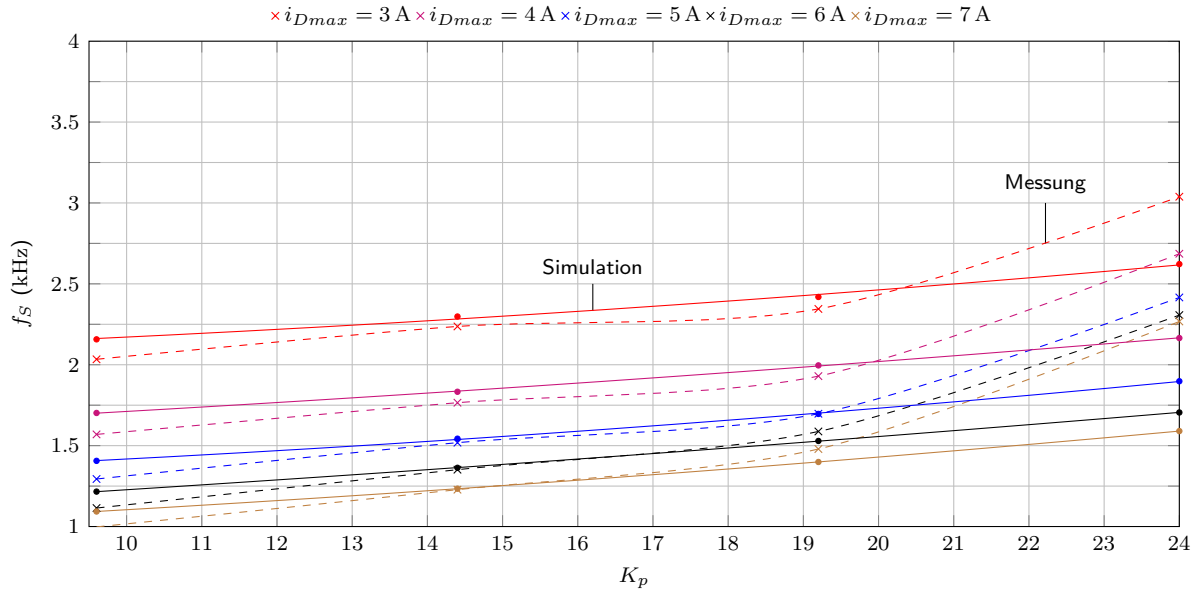


Abbildung 5.12.: Vergleich von Messung und Simulation: Schaltfrequenz eines Umrichters in Abhängigkeit der Parameter K_P und i_{Dmax} bei langsamer präziser Strommessung mit $I_d^* = 28 \text{ A}$, $I_q^* = 0 \text{ A}$, $U_{DC} = 60 \text{ V}$, $n = 4$

Es ist ersichtlich, dass die Messergebnisse weitestgehend mit den Simulationsergebnissen übereinstimmen. Dabei steigen die Schaltfrequenzen f_S mit zunehmendem Verstärkungsfaktor bis $K_P = 20$ annähernd linear. Für Verstärkungsfaktoren $K_P > 20$ nimmt die Abweichung zu den simulierten Schaltfrequenzen erneut zu. Dennoch wird der signifikante Einfluss der umkonfigurierten Strommessung sichtbar. Dies wird durch einen Vergleich zu den Messpunkten in der Abbildung 5.7 deutlich. So resultiert beispielsweise für den Messpunkt $K_P = 19.22$ und $i_{Dmax} = 5 \text{ A}$ in der Abbildung 5.7 eine Schaltfrequenz von ca. $f_S = 2275 \text{ Hz}$. Für die gleichen Parameter ergibt sich mit der höher aufgelösten Strommessung eine Schaltfrequenz von ca. $f_S = 1700 \text{ Hz}$. Die Schaltfrequenz wird somit um ca. 575 Hz reduziert. Dies belegt eine starke Abhängigkeit des Verfahrens von der Qualität der Strommessung. Die Anpassung der Strommessung ermöglicht den Betrieb mit dem vorab ausgelegten Verstärkungsfaktor $K_P = 21.13$ bei einer akzeptablen Schaltfrequenz. Es ist jedoch erkennbar, dass keine Messungen zu diesem Parameter eingezeichnet sind. Die Verstärkungsfaktoren K_P sind derart gewählt, dass sie über Bitshifts auf dem FPGA realisierbar sind. Daher ist der Verstärkungsfaktor $K_P = 19.22$ ein guter Kompromiss aus Dynamik und Rechenaufwand. Durch die Verringerung des Verstärkungsfaktors wird Bandbreite der Regelung nur geringfügig reduziert. In Kombination mit einer maximal zulässigen Differenz der Umrichterströme von $i_{Dmax} = 5 \text{ A}$ ergibt sich für $K_P = 19.22$ eine vergleichsweise moderate Schaltfrequenz.

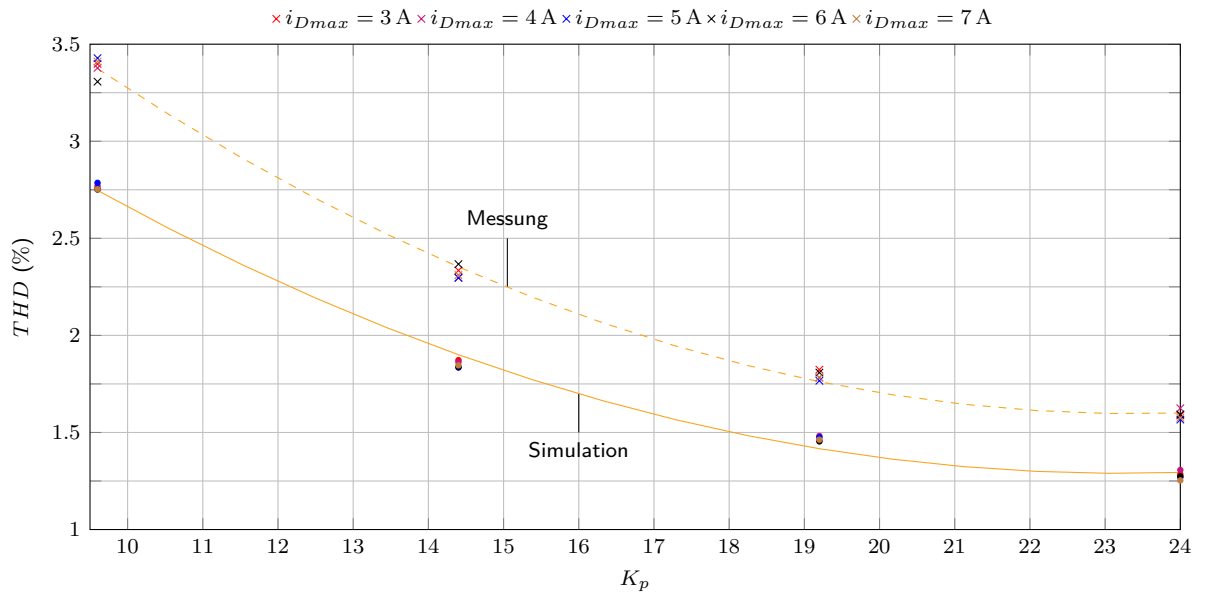


Abbildung 5.13.: Vergleich von Messung und Simulation: THD des Netzstroms in Abhängigkeit der Parameter K_P und i_{Dmax} bei langsamer präziser Strommessung mit $I_d^* = 28\text{ A}$, $I_q^* = 0\text{ A}$, $U_{DC} = 60\text{ V}$, $n = 4$

Die Abbildung 5.13 veranschaulicht die THD für den Betrieb mit modifizierter Strommessung in Abhängigkeit des Verstärkungsfaktors K_P und der maximal zulässigen Differenz der Umrichterströme i_{Dmax} . Die gestrichelten Messergebnisse und die kontinuierlichen Simulationsergebnisse verlaufen ähnlich. Allerdings besteht eine nahezu konstante Verschiebung der Messergebnisse zu höheren THDs. So beträgt die Abweichung zwischen der Messung und der Simulation für den Parameter $K_P = 19.22$ beispielsweise 0.35 %. Im Vergleich zum gemessenen Verlauf in der Abbildung 5.7 fällt auf, dass die Abweichung zur Simulation für hohe Verstärkungsfaktoren mit angepasster Strommessung größer ist.

Einfluss von Verzögerungszeiten auf das stationäre Verhalten der koordinierten Ansteuerung

Wie bereits erwähnt, führt die Umstellung der Strommessung nicht nur Vorteile herbei. Durch das höhere Dezimierungsverhältnis (32) verdoppelt sich die Zeit zur Erzeugung eines neuen Messwerts auf $2\text{ }\mu\text{s}$. Zusätzlich ist ein gleitender Mittelwertfilter über vier Messwerte in die Strommessung integriert, wodurch eine weitere Verzögerungszeit von ca. $3\text{ }\mu\text{s}$ entsteht. Somit erhöht sich die Verzögerungszeit auf insgesamt $5\text{ }\mu\text{s}$. Diese Verzögerung entsteht ausschließlich bei der Wandlung des Bitstreams und der anschließenden Messwertglättung. Bis die aktuellen Daten in Form eines Bitstreams auswertbar zur Verfügung stehen, vergehen zusätzlich ca. $2\text{ }\mu\text{s}$. Folglich kann die Verzögerungszeit der Strommessung auf insgesamt $7\text{ }\mu\text{s}$ abgeschätzt werden.

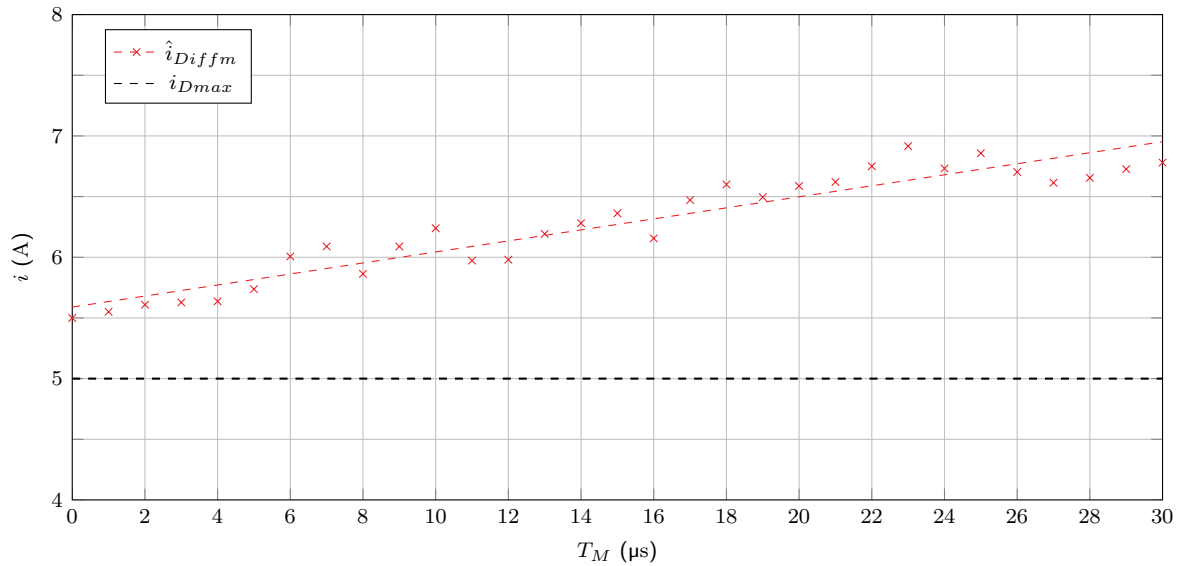


Abbildung 5.14.: Simulation: Einfluss von Verzögerungszeiten in den Strommessungen auf den Maximalwert der Umrichterstromdifferenz \hat{i}_{Diffm} mit $K_P = 19.22$, $i_{Dmax} = 5$ A, $I_d^* = 28$ A, $I_q^* = 0$ A, $U_{DC} = 60$ V, $n = 4$

Es ist naheliegend, dass zusätzliche Verzögerungszeiten das Verhalten der Regelung beeinflussen. Daher werden im Folgenden die Auswirkungen von Verzögerungszeiten auf die koordinierte Ansteuerung untersucht und beschrieben.

Die Abbildung 5.14 zeigt Simulationsergebnisse zum Einfluss von Verzögerungszeiten auf die Symmetrierung der Umrichterströme. Die Verzögerungszeiten können einfach durch die Integration eines Verzögerungselements in der Simulation nachgebildet werden. In den insgesamt 31 Simulationen wurde die Verzögerungszeit T_M sukzessive von $0 \mu\text{s}$ bis $30 \mu\text{s}$ in einer Schrittweite von $1 \mu\text{s}$ erhöht. Zudem wurde ein Maximalwert \hat{i}_{Diffm} für die Differenz der Umrichterströme über den gesamten Simulationszeitraum bestimmt. Die maximal auftretende Differenz \hat{i}_{Diffm} ist für jede Simulation mit einem roten Kreuz in die Abbildung 5.14 eingezeichnet. Die blau gestrichelte Linie stellt eine lineare Regression der Ergebnisse dar. Des Weiteren ist mit der schwarz gestrichelten Linie die maximal zulässige Differenz der Umrichterströme i_{Dmax} , abgebildet. Eine wichtige Erkenntnis aus diesen Simulationsergebnissen ist, dass \hat{i}_{Diffm} stets größer als der vorgegebene Grenzwert i_{Dmax} ist. Auch für den Fall einer verzögerungsfreien Messwerterfassung ergibt sich eine Abweichung von ca. 10%. Die Ursache für diesen Effekt wird an dieser Stelle nicht näher erläutert. Im weiteren Verlauf wird der Effekt erneut aufgegriffen und erklärt. Zudem ist erkennbar, dass die Abweichung von \hat{i}_{Diffm} zu i_{Dmax} mit zunehmender Verzögerungszeit größer wird. Dies ist nachvollziehbar, da die Regelung bei hohen Verzögerungszeiten später registriert, dass die Differenz der Umrichterströme den maximal zulässigen Wert i_{Dmax} überschreitet.

Dementsprechend wird auch der Schaltbefehl zur Symmetrierung später ausgelöst. Die Abschätzung der Verzögerungszeit ergab ca. $7\ \mu\text{s}$ für ein Dezimierungsverhältnis von 32. Für diese Verzögerungszeit resultiert in der Simulation ein Maximalwert von $\hat{i}_{Diffm} = 6.08\ \text{A}$. Somit besteht eine signifikante Abweichung von 21.6 % zum vorgegebenen Grenzwert. Für sehr eine sehr hohe Verzögerungszeit von $30\ \mu\text{s}$ ergibt sich eine Abweichung von mehr als 35 %. Dies unterstreicht die Relevanz einer möglichst verzögerungsarmen Messwerterfassung.

In der Abbildung 5.15 sind Messergebnisse mit einer sehr hohen Verzögerungszeit von ca. $30\ \mu\text{s}$ in der Stromerfassung dargestellt. Im Gegensatz dazu sind in der Abbildung 5.16 Ergebnisse mit einer geringen Verzögerungszeit von ca. $4.5\ \mu\text{s}$ in den Strommessungen veranschaulicht. Die maximal zulässige Differenz der Umrichterströme ist für beide Messungen auf $i_{Dmax} = 2\ \text{A}$ festgelegt. Die Stromsollwerte sind ebenfalls für beide Messungen identisch. In der Abbildung 5.15 ist zunächst erkennbar, dass ein stabiler Betrieb der Regelung auch bei hohen Verzögerungszeiten gewährleistet ist. Der Vergleich der Ströme in den Abbildungen 5.15 und 5.16 zeigt jedoch, dass das Systemverhalten stark von den Verzögerungszeiten abhängt. Dabei ist in der Abbildung 5.15 zu erkennen, dass i_{Diffm} die maximal zulässige Differenz i_{Dmax} zeitweise um mehr als 100 % überschreitet. Dies ist auch in den Verläufen der Umrichterströme i_{a1-4} sichtbar. Die Umrichterströme überschreiten die schwarzen Bändergrenzen regelmäßig um mehr als 1 A. In der Abbildung 5.16 werden die Umrichterströme hingegen wesentlich besser symmetriert. Die Abweichungen von i_{Diffm} zu i_{Dmax} sind deutlich geringer und die Umrichterströme i_{a1-4} überschreiten die vorgegebenen Bändergrenzen nur leicht. Ein weiterer Effekt von Verzögerungszeiten wird bei einem Vergleich der Netzströme in den Abbildungen 5.15 und 5.16 deutlich. Der Rippel der Netzströme ist bei hohen Verzögerungszeiten wesentlich größer, wobei sich im gewählten Arbeitspunkt eine THD von ca. 9 % für die Netzströme in der Abbildung 5.15 ergibt. Die THD für die Netzströme in der Abbildung 5.16 ist mit 3.5 % um mehr als die Hälfte geringer. Die höheren THD-Messwerte in der Abbildung 5.13 sind demnach auf die real vorhandene Verzögerungszeit zurückzuführen.

Die unterschiedlichen Stromverläufe in den Abbildungen 5.15 und 5.16 sind auf verschiedene Pulsmuster zurückzuführen, sodass ein Einfluss der Verzögerungszeit auf die Schaltfrequenz besteht. Die Abbildung 5.17 zeigt Simulationsergebnisse für die sich einstellende Schaltfrequenz f_S in Abhängigkeit der Verzögerungszeit T_M . Die Zwischenkreisspannung beträgt $U_{DC} = 60\ \text{V}$. Des Weiteren sind die Sollströme zu $I_d^* = 28\ \text{A}$ und $I_q^* = 0\ \text{A}$ gewählt. Der Verstärkungsfaktor $K_P = 19.22$ ist für alle Simulationen identisch. Die maximal zulässige Differenz variiert in 1 A Schritten von $i_{Dmax} = 2\ \text{A}$ bis $i_{Dmax} = 5\ \text{A}$. Für jede maximal zulässige Differenz der Umrichterströme i_{Dmax} sind 16 Simulationsergebnisse mit unterschiedlichen Verzögerungszeiten eingezeichnet.

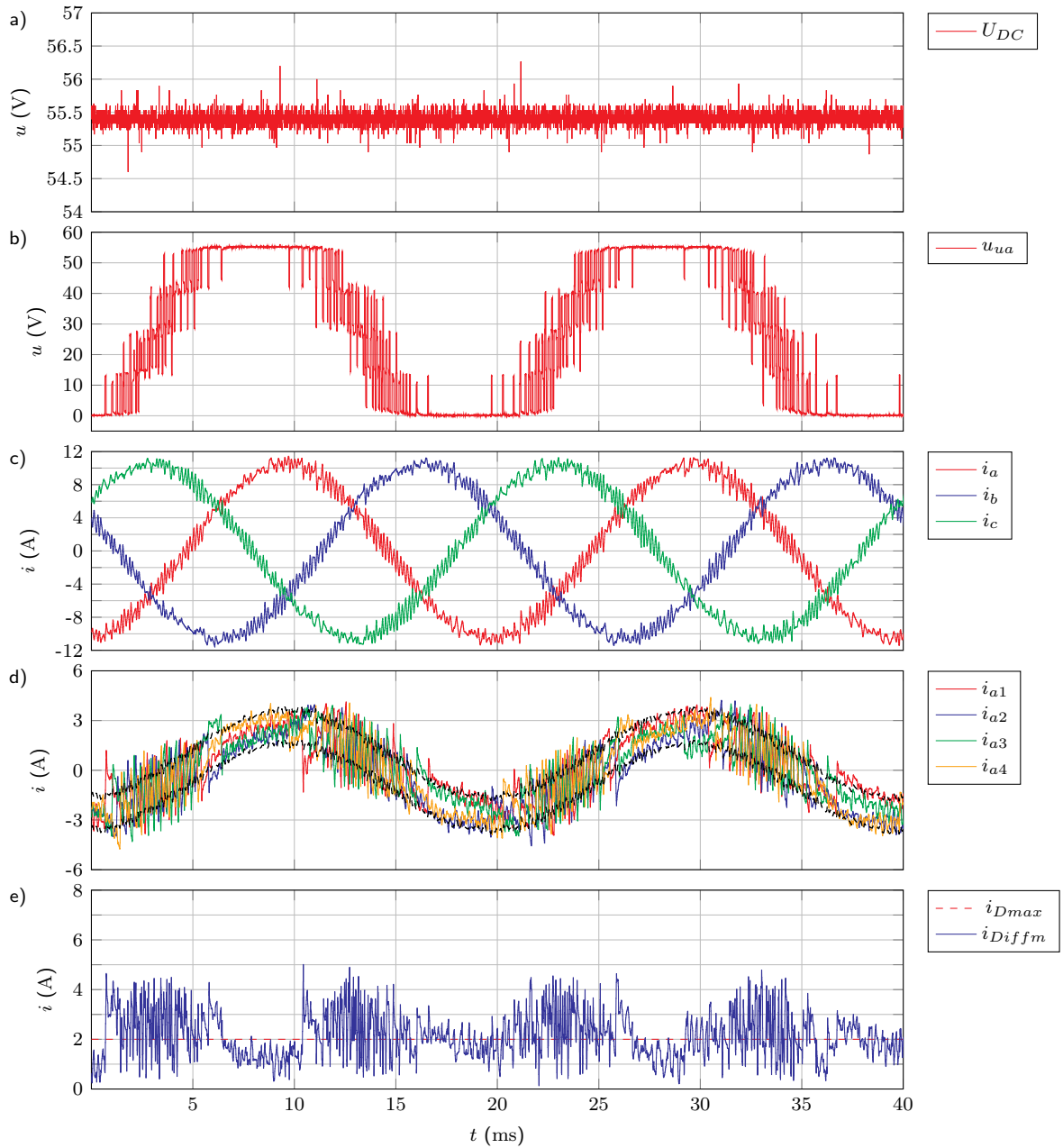


Abbildung 5.15.: Messung: Koordinierte Ansteuerung mit einer Verzögerungszeit von $30 \mu\text{s}$ in den Strommessungen und $K_P = 19.22$, $i_{Dmax} = 2 \text{ A}$, $I_d^* = 10 \text{ A}$, $I_q^* = 0 \text{ A}$, $U_{DC} = 55 \text{ V}$, $n = 4$ - a) Zwischenkreisspannung, b) Umrichterspannung Phase a, c) Netzströme, d) Umrichterströme Phase a, e) Umrichterstromdifferenz Phase a

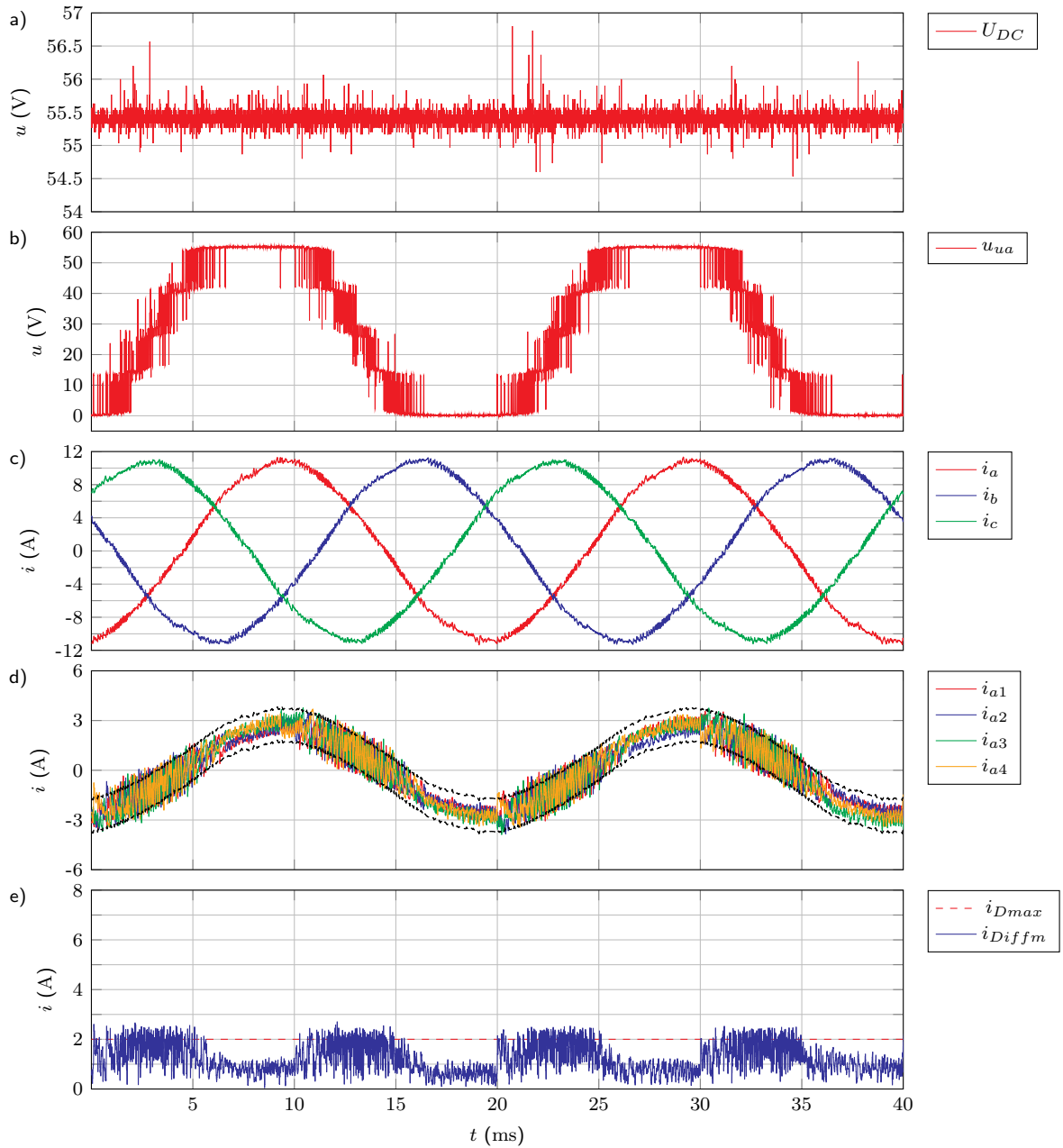


Abbildung 5.16.: Messung: Koordinierte Ansteuerung mit einer Verzögerungszeit von $4.5 \mu\text{s}$ in den Strommessungen und $K_P = 19.22$, $i_{Dmax} = 2 \text{ A}$, $I_d^* = 10 \text{ A}$, $I_q^* = 0 \text{ A}$, $U_{DC} = 55 \text{ V}$, $n = 4$ - a) Zwischenkreisspannung, b) Umrichter Spannung Phase a, c) Netzströme, d) Umrichterströme Phase a, e) Umrichterstromdifferenz Phase a

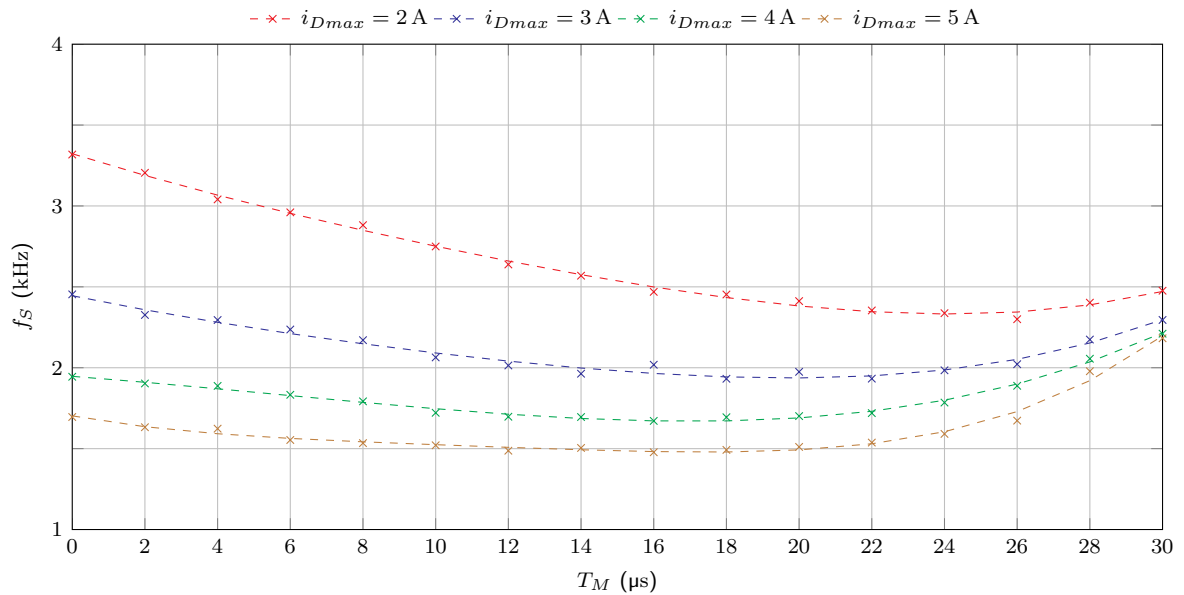


Abbildung 5.17.: Simulation: Einfluss von Verzögerungszeiten in den Strommessungen auf die Schaltfrequenz eines Umrichters mit $K_P = 19.22$, $I_d^* = 28\text{ A}$, $I_q^* = 0\text{ A}$, $U_{DC} = 60\text{ V}$, $n = 4$

Die Simulationsergebnisse sind hierbei wiederum mit Kreuzen veranschaulicht, wobei diese als Stützstellen für die gestrichelt dargestellten Funktionen dienten. Die Verläufe belegen die Abhängigkeit der Schaltfrequenz von der Verzögerungszeit. Dabei ist der Einfluss unterschiedlich stark ausgeprägt. Für $i_{Dmax} = 5\text{ A}$ sinkt die Schaltfrequenz mit zunehmender Verzögerungszeit zunächst nur leicht. Ab $T_M = 18\text{ }\mu\text{s}$ nimmt die Schaltfrequenz zu und übersteigt bei $T_M = 26\text{ }\mu\text{s}$ das verzögerungsfreie Niveau von ca. $f_S = 1700\text{ Hz}$. Die höchste Schaltfrequenz $f_S = 2100\text{ Hz}$ resultiert aus der Simulation mit einer Verzögerungszeit von $T_M = 30\text{ }\mu\text{s}$. Im Gegensatz dazu stellt sich für $i_{Dmax} = 2\text{ A}$ die maximale Schaltfrequenz $f_S = 3300\text{ Hz}$ ohne Verzögerungszeit ein. Die niedrigste Schaltfrequenz $f_S = 2350\text{ Hz}$ ergibt sich für die Simulation mit $T_M = 24\text{ }\mu\text{s}$. Für größere Verzögerungszeiten steigt die Schaltfrequenz leicht an. Die Form der Verläufe ist ähnlich, allerdings unterscheiden sich die Anstiege und die Bereiche in denen sich das Vorzeichen der Anstiege ändert in Abhängigkeit von i_{Dmax} . Die Schaltfrequenzen aus den Messungen in den Abbildungen 5.15 und 5.16 bestätigen die Simulationsergebnisse qualitativ. Für die Messung mit einer Verzögerungszeit von ca. $T_M = 4.5\text{ }\mu\text{s}$ resultiert eine Schaltfrequenz von ca. $f_S = 3500\text{ Hz}$. Mit einer Verzögerungszeit von ca. $T_M = 30\text{ }\mu\text{s}$ ergibt sich eine gemessene Schaltfrequenz von etwa $f_S = 2000\text{ Hz}$. Analog zu den Simulationen mit $i_{Dmax} = 2\text{ A}$ ist die gemessenen Schaltfrequenz bei einer geringeren Verzögerungszeit größer. Dabei ist die Differenz von 1500 Hz erheblich. Die Verzögerungszeit in den Strommessungen hat demzufolge einen starken Effekt auf die sich einstellende Schaltfrequenz.

Die Untersuchungen haben gezeigt, dass das Verhalten der koordinierten Ansteuerung stark abhängig von der Strommessung ist. Nur mit einer sehr schnellen und präzisen Strommessung ist es möglich, das Potential des Verfahrens auszuschöpfen. In Bezug auf den Teststand ist festzuhalten, dass ein Dezimierungsverhältnis von 32 zu einem befriedigenden Verhalten des neuen Konzeptes führt. Allerdings bestehen weiterhin leichte Unterschiede im Vergleich zu den Simulationsergebnissen hinsichtlich der THD und der Schaltfrequenz. Eine weitere Erhöhung des Dezimierungsverhältnisses auf 64 ist nicht sinnvoll, da die Strommessung zwar genauer aber auch langsamer wird. Die höhere Verzögerungszeit hätte negative Effekte auf die Symmetrierung und auf die THD des Netzstroms. Bevor die koordinierte Ansteuerung angewendet wird, sollte demnach geprüft werden, ob die hohen Anforderungen an die Strommessung erfüllt werden können.

5.3.2. Einfluss der Spannungsmessung auf das stationäre Verhalten der koordinierten Ansteuerung

Neben den Strömen werden auch Netzspannungen u_{mabc} zur Regelung benötigt. Besonders bei Netzfehlern ist zu erwarten, dass die Messung der Netzspannung einen starken Einfluss auf das Verhalten der koordinierten Ansteuerung hat. Bei der Messung der Ströme und der Netzspannungen besteht ein wesentlicher Unterschied. Die Netzspannungen werden auf dem DSP der Zentraleinheit mit einer Abtastrate von 16 kHz erfasst. Die Messwerte für die Ströme hingegen werden direkt auf dem FPGA der Zentraleinheit verarbeitet und der Regelung zugeführt. Für die Spannungsmessung resultiert eine Verzögerungszeit von ca. $62.5 \mu\text{s}$, wobei die Abschätzung der Verzögerungszeit für die Strommessung ca. $7 \mu\text{s}$ ergab. Die Spannungsmessung ist somit fast 10 mal langsamer als die Strommessung. Bei der gewählten Art der Implementierung ist es notwendig, dass die gemessene Netzspannung auf dem DSP und dem FPGA zur Verfügung steht. Es ist jedoch denkbar die Messung der Netzspannung an das FPGA anzubinden um eine schnellere Erfassung zu realisieren. Hierdurch könnte die Reaktionszeit bei Netzfehlern erheblich verringert werden. Des Weiteren ist zur Glättung des Messwertes ein Tiefpass in die Spannungsmessung integriert. Für die bereits vorgestellten Messungen beträgt die Filterzeitkonstante 1 ms. Diese ist wesentlich größer als die erwähnte Verzögerungszeit. In den gemessenen Netzspannungen sind schaltfrequente Anteile der durch die Umrichter erzeugten Spannungen enthalten. Um eine Rückkopplung der getakteten Spannung vorerst auszuschließen, sind die ersten Messungen mit der verhältnismäßig großen Zeitkonstante im Tiefpassfilters erfolgt. Die Zeitkonstante ist jedoch durch Variation des Widerstands und der Kapazität des Filters einstellbar.

Die Abbildung 5.18 zeigt die Messergebnisse mit einer kleineren Filterzeitkonstante von ca. $50 \mu\text{s}$. Die Zwischenkreisspannung beträgt $u_{DC} = 60 \text{ V}$. Die Sollströme sind wiederum zu $I_d^* = 28 \text{ A}$ und $I_q^* = 0 \text{ A}$ gewählt. Die Regelungsparameter sind auf $K_P = 19.22$ und $i_{Dmax} = 5 \text{ A}$ festgelegt. Im Vergleich zur Abbildung 5.4 fallen zwei wesentliche Unterschiede auf. Die Abweichung vom Soll- zum Istwert in der q-Achse ist deutlich geringer. Der Mittelwert des q-Stroms beträgt in der Abbildung 5.4a) -595 mA . Der Mittelwert des q-Stroms in der Abbildung 5.18a) entspricht mit -283 mA weiterhin nicht ganz dem Sollwert. Allerdings konnte die Abweichung um mehr als 50% verringert werden. Die Normierung der Abweichung auf den Netzstrom ergibt eine prozentuale Abweichung von ca. 1% . Für den Strom d-Strom resultiert eine prozentuale Abweichung von 0.6% zum Sollwert.

Des Weiteren ist ersichtlich, dass sich sowohl die Formen als auch die Amplituden der Netzspannungen u_{mabc} in den Abbildungen 5.4d) und 5.18d) unterscheiden. Die Spannungen in der Abbildung 5.18d) weisen aufgrund der kleineren Filterzeitkonstanten erwartungsgemäß einen stärkeren Rippel auf. Außerdem beträgt der Maximalwert der Netzspannungen ca. 31.5 V . In der Spezifikation des Teststandes und in der Simulation wurde die verkettete Netzspannung auf 35 V effektiv festgelegt. Hieraus ergibt sich eine Amplitude der Strangspannung von 28.6 V . Die gemessenen Netzspannungen sind demnach ca. 10% höher als in der Simulation.

Ein Nachteil der angepassten Spannungsmessung ist der Anstieg der mittleren Schaltfrequenz von ca. 1700 Hz auf ca. 1900 Hz . Dennoch ist eine schnelle Spannungsmessung hinsichtlich der bleibenden Regelabweichung und des zu erwartenden Netzfehlerverhaltens vorteilhaft. Daher erfolgt die Spannungsmessung für alle nachfolgenden Untersuchungen mit einer Zeitkonstanten von ca. $50 \mu\text{s}$ im Tiefpassfilter.

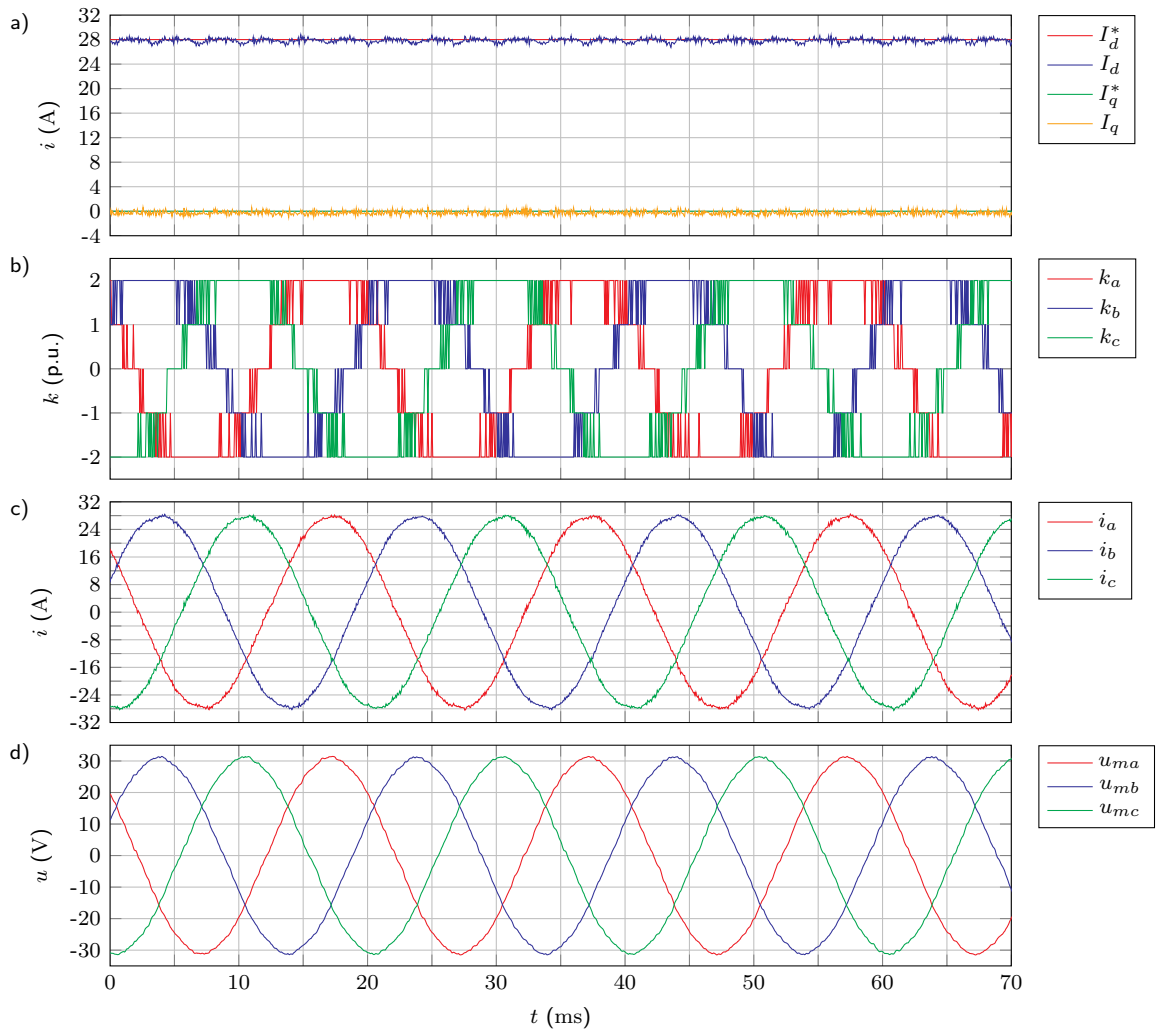


Abbildung 5.18.: Messung: Koordinierte Ansteuerung mit angepassten Filterzeitkonstanten (ca. $50 \mu\text{s}$) in den Spannungsmessungen und $K_P = 19.22$, $i_{Dmax} = 5 \text{ A}$, $I_d^* = 28 \text{ A}$, $I_q^* = 0 \text{ A}$, $U_{DC} = 60 \text{ V}$, $n = 4$ - a) Ströme im dq-System, b) Spannungslevel, c) Netzströme, d) Netzspannungen

5.3.3. Einfluss der Zwischenkreisspannung auf das stationäre Verhalten der koordinierten Ansteuerung

Die Betrachtungen zur Spannungsmessung haben gezeigt, dass die Netzspannungen auf dem Teststand im Vergleich zur Simulation und Spezifikation um ca. 10 % größer sind. Des Weiteren sind bei den bisherigen Analysen Verzerrungen des Netzstroms aufgefallen. Die Differenz aus der Umrichterspannung u_u und der Netzspannung u_m bestimmt den Netzstrom. Dabei ist Umrichterspannung direkt mit der Zwischenkreisspannung verknüpft. Die Netzspannung ist beim Betrieb am Labornetz nicht variabel. Daher wird in diesem Teilabschnitt der Einfluss der Zwischenkreisspannung auf das Verhalten der Regelung diskutiert. Die Zwischenkreisspannung kann jedoch nicht beliebig erhöht oder verringert werden. Ab einer Zwischenkreisspannung von $U_{DC} = 70$ V begrenzt der Bremschopper die Zwischenkreisspannung, um die Kondensatoren im Zwischenkreis zu schützen.

Die Abbildung 5.19 zeigt eine Messung bei einer Zwischenkreisspannung von $U_{DC} = 70$ V. Des Weiteren ist für den Sollwert des d-Stroms ein verhältnismäßig kleiner Wert von $I_d^* = 4$ A vorgegeben. Der Sollwert für den q-Strom beträgt $I_q^* = 0$ A. Im Vergleich hierzu ist in der Abbildung 5.20 eine Messung mit einer geringeren Zwischenkreisspannung von $U_{DC} = 60$ V und einem größeren Sollstrom von $I_d^* = 25$ A dargestellt. In den beiden Abbildungen ist der Verlauf der Sollspannungen u_{iabc} am Eingang der Modulatoren veranschaulicht. Zusätzlich sind die Hysterese Grenzen mit den schwarz gestrichelten Linien eingezeichnet. Da sich die Hysterese Grenzen mit Hilfe der aktuellen Zwischenkreisspannung aus einer Onlineberechnung ergeben, unterscheiden sich diese in den beiden Abbildungen. Im Folgenden werden die Begriffe äußere und innere Hysterese Grenzen verwendet. In der Abbildung 5.20 verlaufen die äußeren Grenzen auf dem Spannungsniveau ± 30 V und die inneren Grenzen auf den Spannungsniveaus ± 15 V. Diese Art der Bezeichnung ist auf alle anderen Abbildungen übertragbar.

Die Verläufe der Sollspannungen u_{iabc} in den Abbildungen 5.19b) und 5.20b) unterscheiden sich erheblich. Dies ist besonders im Bereich der Maxima und Minima sichtbar. Die Sollspannungen überschreiten bei einer hohen Zwischenkreisspannung und einem geringen Strom nur kurzzeitig die beiden äußeren Hysterese Grenzen. Bei einem großen Strom und einer geringeren Zwischenkreisspannung hingegen übersteigen die Sollspannungen die äußeren Hysterese Grenzen für ca. 1 ms. Weiterhin wird sichtbar, dass die Sollspannungen in der Abbildung 5.19b) nach dem Erreichen der äußeren Hysterese Grenzen abwechselnd die inneren und äußeren Hysterese Grenzen schneiden. Im Gegensatz dazu bewegen sich die Sollspannungen in der Abbildung 5.20b) in einem großen Zeitintervall oberhalb der inneren Hysterese Grenzen. Die aus den Sollspannungen u_{iabc} resultierenden Spannungslevel k_{abc} sind in den Abbildungen 5.19c) und 5.20c) dargestellt.

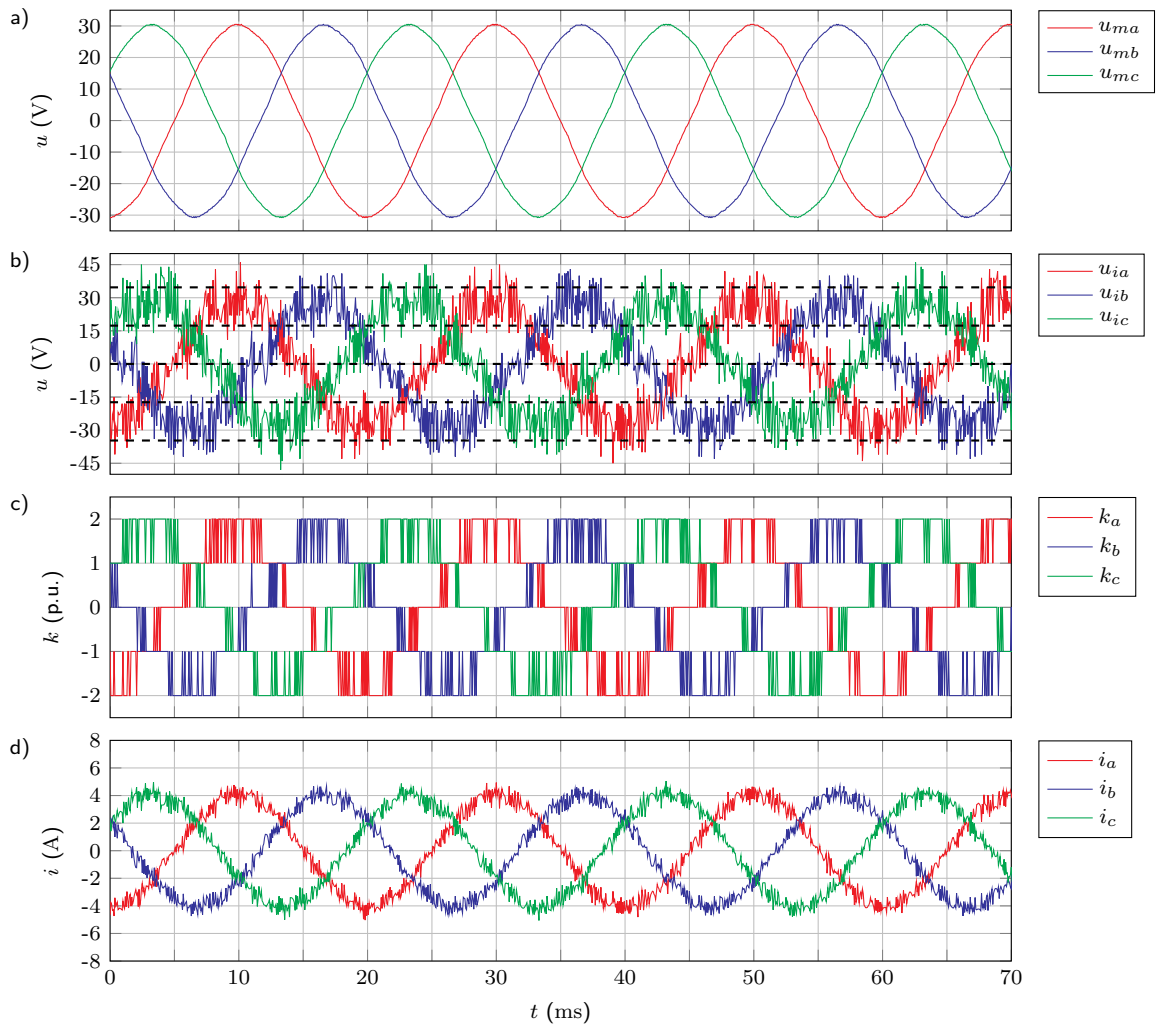


Abbildung 5.19.: Messung: Koordinierte Ansteuerung mit $K_P = 19.22$, $i_{Dmax} = 5 \text{ A}$, $I_d^* = 4 \text{ A}$, $I_q^* = 0 \text{ A}$, $U_{DC} = 70 \text{ V}$, $n = 4$ - a) Netzspannungen, b) Sollspannungen, c) Spannungslevel, d) Netzströme

Während in der Abbildung 5.19c) häufig ein Wechsel zwischen den Leveln ± 1 und ± 2 erfolgt, zeigt die Abbildung 5.20c), dass für längere Zeitabschnitte von ca. 3.5 ms die Level ± 2 konstant geschaltet werden. Die Ströme in der Abbildung 5.20d) weisen leichte Verzerrungen auf. Der Bezug zu den Sollspannungen zeigt, dass diese in den Zeitabschnitten auftreten, in denen die Sollspannungen die äußeren Hysteresegrenzen für längere Zeit überschreiten. Die Regelung versucht in diesen Intervallen die Sollspannungen weiter zu erhöhen, um die Netzströme einzuprägen. Dies gelingt jedoch nicht, da bereits das Spannungslevel 2 bzw. -2 geschaltet ist. Die Analyse der Abbildung 5.20 verdeutlicht somit, dass eine Übermodulation vorliegt.

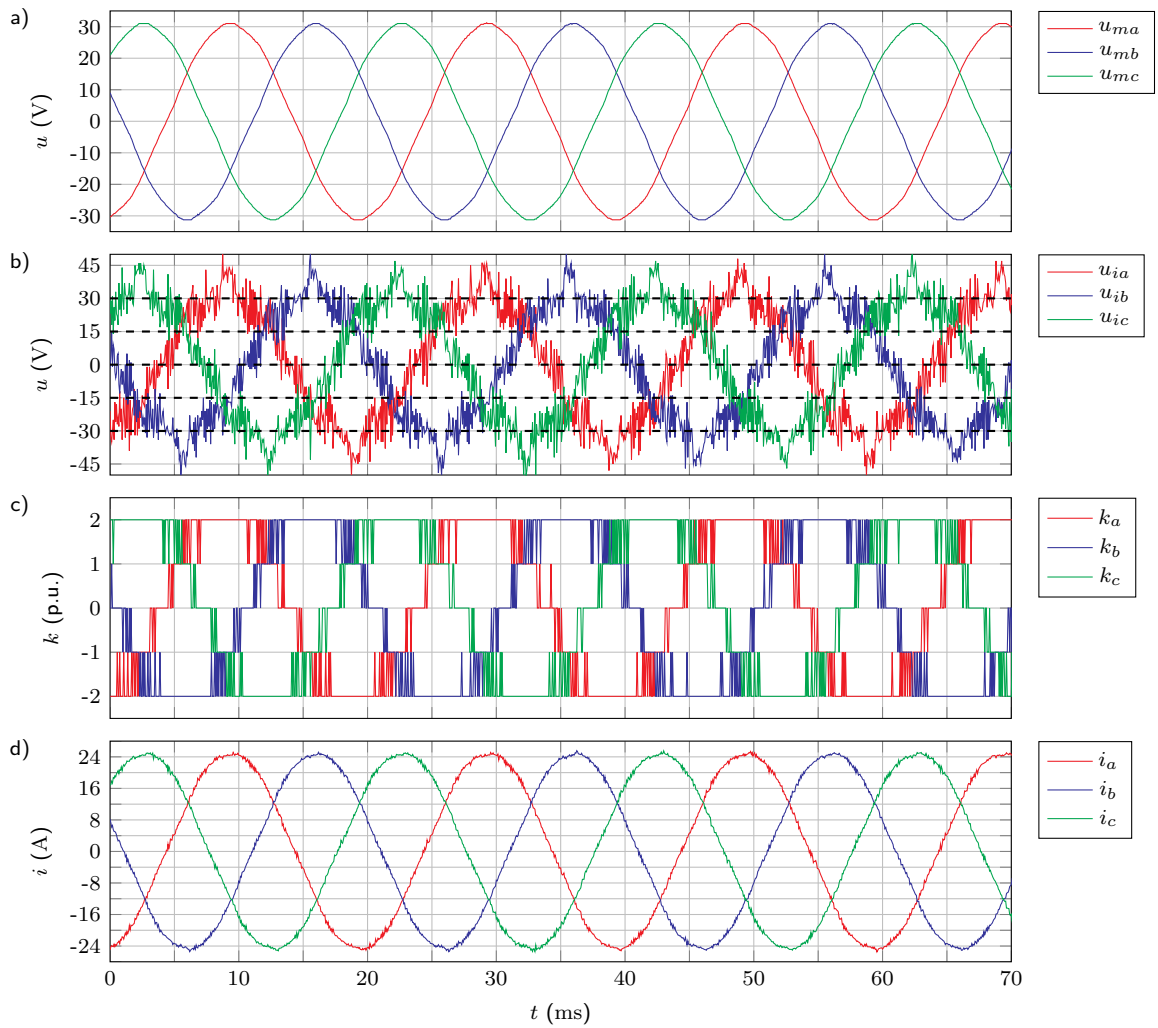


Abbildung 5.20.: Messung: Koordinierte Ansteuerung mit $K_P = 19.22$, $i_{Dmax} = 5$ A, $I_d^* = 25$ A, $I_q^* = 0$ A, $U_{DC} = 60$ V, $n = 4$ - a) Netzspannungen, b) Sollspannungen, c) Spannungslevel, d) Netzströme

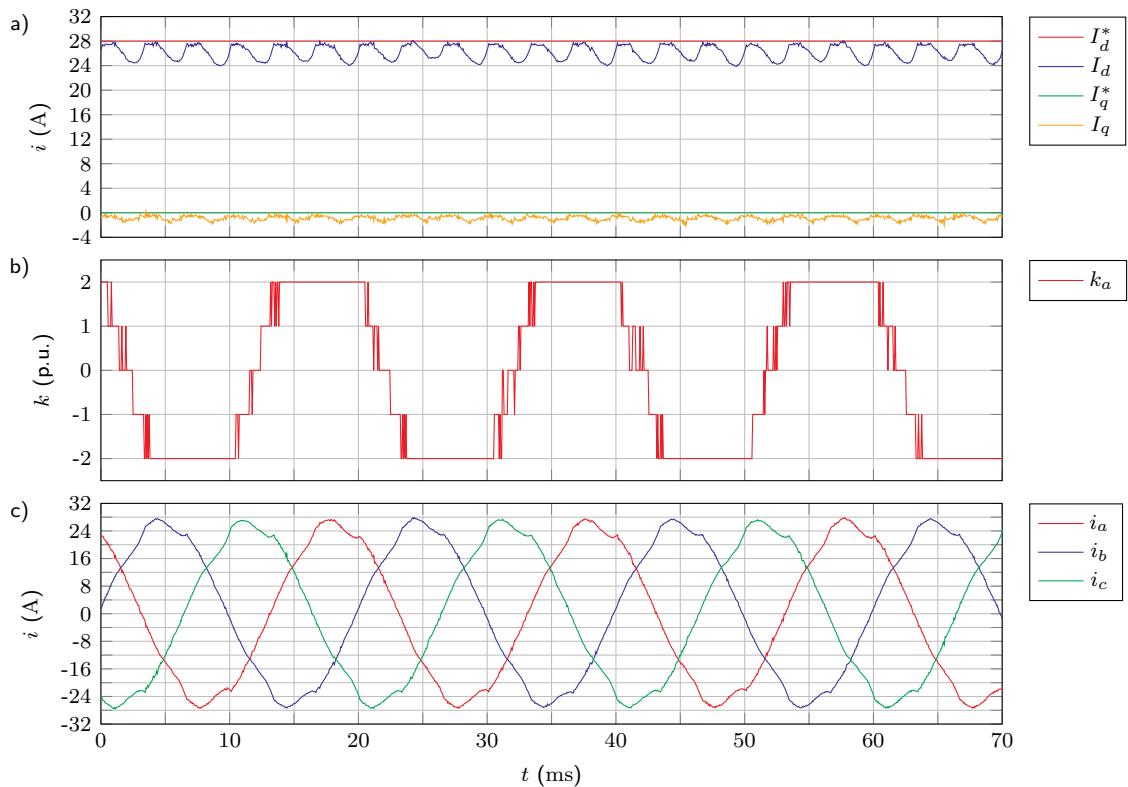


Abbildung 5.21.: Messung: Koordinierte Ansteuerung mit $K_P = 24$, $i_{Dmax} = 4.5$ A, $I_d^* = 28$ A, $I_q^* = 0$ A, $U_{DC} = 55$ V, $n = 4$ - a) Ströme im dq-System, b) Spannungslevel Phase a, c) Netzströme

Die Abbildung 5.21 zeigt eine Messung mit einer Zwischenkreisspannung von $U_{DC} = 55$ V. Die Zwischenkreisspannung ist hierbei absichtlich stark reduziert, um die Auswirkungen der Übermodulation auf die Ströme im rotierenden Koordinatensystem deutlich zu machen. Die Regelungsparameter sind zu $K_P = 24$ und $i_{Dmax} = 4.5$ A gewählt. Die Sollwertvorgaben sind auf $I_d^* = 28$ A und $I_q^* = 0$ A eingestellt. Die Abbildung 5.21b) zeigt das Spannungslevel k_a in der Phase a. Im Vergleich zu den Spannungsleveln in der Abbildung 5.20c) hat sich der Zeitabschnitt, in dem dauerhaft das obere bzw. untere Spannungslevel geschaltet wird, nochmals vergrößert. Damit erzeugt der Modulator über die Hälfte der Grundwellenperiode ein konstantes Spannungslevel von 2 oder -2. In der Abbildung 5.21c) sind stark verzerrte Verläufe für die Netzströme i_{abc} sichtbar. Dabei treten die Verzerrungen ausschließlich in Bereichen auf, in denen die Spannungslevel 2 und -2 erzeugt werden. Die Ströme I_d und I_q in der Abbildung 5.21a) weisen starke Abweichungen zu deren Sollwerten auf. Dies ist besonders im d-Strom sichtbar, da I_d periodisch um ca. 4 A einbricht. Dieser Effekt ist in abgeschwächter Form ebenfalls in der Abbildung 5.4 sichtbar.

Die Abbildung 5.22 zeigt mit einem Oszilloskop aufgezeichnete Messergebnisse. Hierbei sind zwei Messungen mit unterschiedlichen Zwischenkreisspannungen dargestellt. Der Sollwert für den Strom in der d-Achse beträgt $I_d^* = 28$ A und der Sollwert für den q-Strom ist auf $I_q^* = 0$ A festgelegt. Die Regelungsparameter sind zu $K_P = 24$ und $i_{Dmax} = 4.5$ A gewählt. In der Abbildung 5.22a) sind die Verläufe der Zwischenkreisspannungen veranschaulicht. Dabei beträgt die Zwischenkreisspannung für die erste Messung $U_{DC} = 70$ V. Bei der zweiten Messung beträgt die Zwischenkreisspannung $U_{DC} = 55$ V. Zur besseren Unterscheidung sind alle Messungen in der Abbildung 5.22 mit Indizes in den Legenden gekennzeichnet. Der Index 70 weist auf Messungen bei einer Zwischenkreisspannung von $U_{DC} = 70$ V hin. Der Index 55 kennzeichnet die Ergebnisse mit einer Zwischenkreisspannung von $U_{DC} = 55$ V. Der Verlauf der Spannungslevel ist in der Abbildung 5.22b) gezeigt. Dabei bestätigen sich die Feststellungen aus den vorangegangenen Betrachtungen. Bei einer geringen Zwischenkreisspannung werden die unteren und oberen Spannungslevel deutlich länger erzeugt. Die Netzströme i_{a70} und i_{a55} in der Abbildung 5.22c) unterscheiden sich stark. Für eine Zwischenkreisspannung von 70 V resultiert eine akzeptable Form des Netzstroms. Im Gegensatz dazu ist eine erhebliche Verzerrung des Netzstroms bei einer Zwischenkreisspannung von 55 V erkennbar. In den Abbildungen 5.22d) und 5.22e) sind die Umrichterströme dargestellt. Es ist ersichtlich, dass die Symmetrierung in beiden Fällen zuverlässig funktioniert. Allerdings übertragen sich die Verzerrungen der Netzströme auf die Umrichterströme. Des Weiteren ist erkennbar, dass weniger Schalthandlungen zur Symmetrierung der Umrichterströme auftreten. Dies ist eine Folge des längeren Verbleibs in oberen und unteren Spannungslevel. Außerdem ist der Anstieg der Kreisströme in der Parallelstruktur abhängig von der Höhe der Zwischenkreisspannung [Kan18]. Die Reduzierung der Zwischenkreisspannung bewirkt eine Verringerung des Anstiegs, sodass weniger Schalthandlungen zur Symmetrierung erforderlich sind.

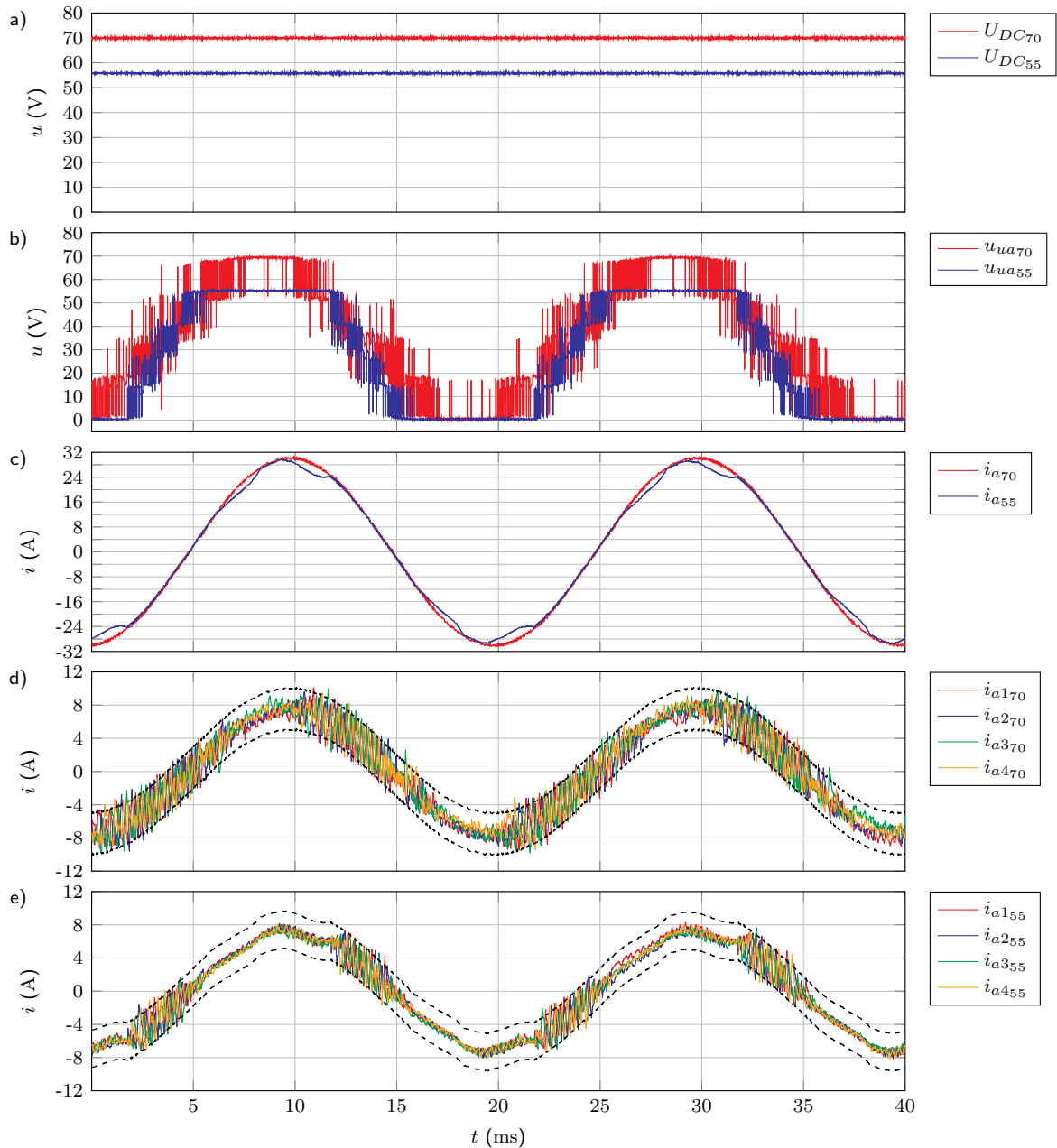


Abbildung 5.22.: Messung: Koordinierte Ansteuerung mit unterschiedlichen Zwischenkreisspannungen und $K_P = 24$, $i_{Dmax} = 4.5 \text{ A}$, $I_d^* = 28 \text{ A}$, $I_q^* = 0 \text{ A}$, $n = 4$ - a) Zwischenkreisspannungen, b) Umrichter Spannungen Phase a, c) Netzströme, d) Umrichterströme für $U_{DC} = 70 \text{ V}$, e) Umrichterströme für $U_{DC} = 55 \text{ V}$

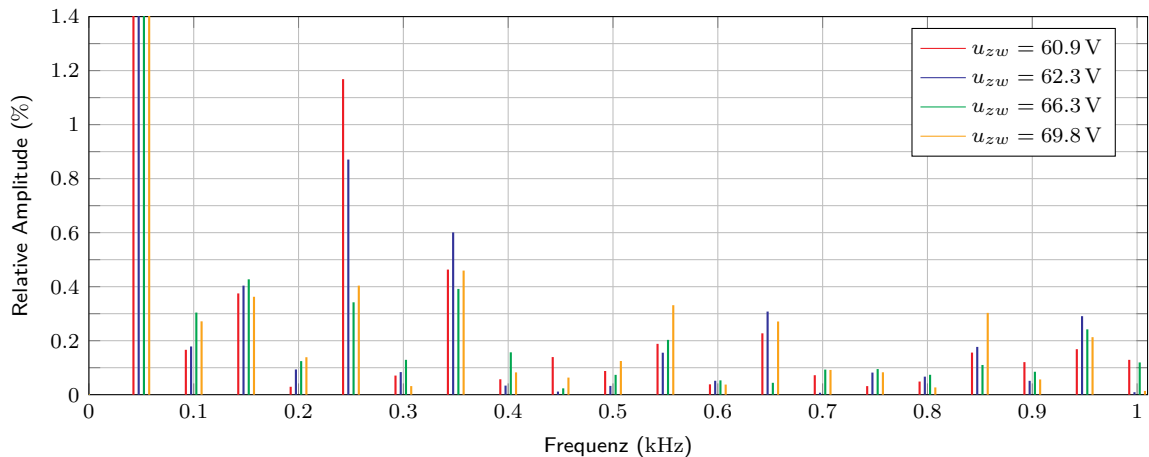


Abbildung 5.23.: Frequenzspektrum des Netzstroms für unterschiedliche Zwischenkreisspannungen

Die Abbildung 5.23 zeigt das Frequenzspektrum des Netzstroms für unterschiedliche Zwischenkreisspannungen. Der Netzstrom entspricht hierbei dem Nennstrom der Gesamtanordnung. Die Regelungsparameter sind für diese Analysen auf $K_P = 19.22$ und $i_{Dmax} = 5 \text{ A}$ eingestellt. Es ist erkennbar, dass sich ein verteiltes Frequenzspektrum ergibt. Dies entspricht der Erwartungshaltung und ist typisch für hysteresebasierte Regelungsverfahren. Des Weiteren ist ersichtlich, dass die 5. und die 7. Harmonische die größten Anteile im Spektrum darstellen. Zudem ist bei Betrachtung der 5. Harmonischen eine starke Abhängigkeit von der Zwischenkreisspannung feststellbar. So ergibt sich bei einer niedrigen Zwischenkreisspannung ein vergleichsweise hoher Anteil von ca. 1.2% im Spektrum. Für höhere Zwischenkreisspannungen nimmt die Amplitude der 5. Harmonischen ab. Die in den vorherigen Betrachtungen ausgemachten Verzerrungen im Netzstrom sind somit auf die Überlagerung einer Schwingung mit einer Frequenz von 250 Hz zurückzuführen. Die Erhöhung der Zwischenkreisspannung zur Reduzierung der 5. Harmonischen ist jedoch nur begrenzt sinnvoll. Für eine Zwischenkreisspannung von ca. 66 V beträgt der Anteil der 5. Harmonischen nur noch ca. 0.35%. Die Messung für die nächst höhere Zwischenkreisspannung von ca. 70 V zeigt, dass dieser Anteil wieder leicht ansteigt. Weiterhin ist erkennbar, dass die übrigen Oberwellen ebenfalls mit der Höhe der Zwischenkreisspannung variieren.

Es ist festzuhalten, dass die sichtbaren Verzerrungen im Netzstrom nicht konzeptbedingt, sondern auf eine Übermodulation zurückzuführen sind. Das Frequenzspektrum und die THD sind abhängig von der Zwischenkreisspannung. Bei der Wahl der Zwischenkreisspannung ist es empfehlenswert, den Einfluss auf das vollständige Frequenzspektrum vorab mit Hilfe von Simulationen zu prüfen. Außerdem muss beachtet werden, dass die Erhöhung der Zwischenkreisspannung eine Zunahme der Schaltfrequenz und der Verluste bewirkt.

5.4. Messergebnisse zum dynamischen Verhalten der koordinierten Ansteuerung

Ein zentraler Aspekt bei der Konzeption der koordinierten Ansteuerung war das Erreichen einer möglichst guten Regelungsdynamik. Daher werden in diesem Abschnitt Messungen zum dynamischen Verhalten vorgestellt und analysiert. Hierbei liegt der Fokus auf dem Führungsübertragungsverhalten der koordinierten Ansteuerung. Das heißt, das dynamische Verhalten wird anhand von sprunghaften Änderungen der Stromsollwerte bewertet.

Die Abbildung 5.24 zeigt eine gemessene Sprungantwort für die Regelungsparameter $K_P = 19.22$ und $i_{Dmax} = 5$ A. Die Ströme im rotierenden Koordinatensystem sind in der Abbildung 5.24b) veranschaulicht. Zu Beginn der Messung beträgt der Sollwert für den Strom in der d-Achse $I_d^* = 28$ A. Der Sollwert für den Strom in der q-Achse ist über die gesamte Aufzeichnungsdauer konstant $I_q = 0$ A. Zum Zeitpunkt $t = 21$ ms erfolgt eine sprunghafte Änderung des Sollstroms in der d-Achse auf $I_d^* = 14$ A. Die Regelung registriert die Abweichung vom Istwert zum Sollwert und gibt veränderte Spannungssollwerte u_{iabc} vor. Folglich passt der Modulator unmittelbar nach dem Sprung das Spannungslevel an. Dies ist in der Abbildung 5.24c) gut nachvollziehbar. Das Spannungslevel k_a wird zur Realisierung des neuen Sollstromwerts sukzessive von $k_a = -2$ auf $k_a = 2$ geändert. Dabei sind die Stufen beim Durchschalten der Level nicht sichtbar, da die Abtastrate der Messung zu gering ist. Das Prinzip des Zustandsautomaten schreibt jedoch vor, dass sich nur ein Zustand pro Takt ändern kann. Das heißt, es muss ein sukzessiver Durchschaltvorgang in der Reihenfolge $k_a = -2, k_a = -1, k_a = 0, k_a = 1, k_a = 2$ stattfinden. Bei der gewählten Taktrate der Regelung von 10 MHz ist dieser Vorgang bereits nach 400 ns abgeschlossen. Die Abbildung zeigt 5.24d) die Netzströme i_{abc} in den drei Phasen. Es ist gut erkennbar, dass die Amplitude des Stroms i_a durch die Änderung von k_a augenblicklich reduziert wird. Dies gilt ebenfalls für die Netzströme in den Phasen b und c. Für eine bessere Übersichtlichkeit sind die entsprechenden Spannungslevel jedoch nicht abgebildet. Der Strom in der d-Achse I_d wird somit hochdynamisch dem Sollwert I_d^* nachgeführt. Im q-Strom I_q ist kein Einfluss des Übergangs sichtbar. Die resultierende Wirkleistungsänderung lässt die Zwischenkreisspannung in der Abbildung 5.24a) leicht ansteigen. Die Umrichterströme in der Phase a sind in der Abbildung 5.24d) dargestellt. Es ist erkennbar, dass Symmetrierung der Ströme i_{a1-4} auch bei dynamischen Anforderungen problemlos funktioniert. Die gezeigten Messungen belegen somit ein stabiles Verhalten der Regelung bei sprunghaften Sollwertänderungen. Eine Quantifizierung der Dynamik ist allerdings anhand der Ergebnisse nicht möglich.

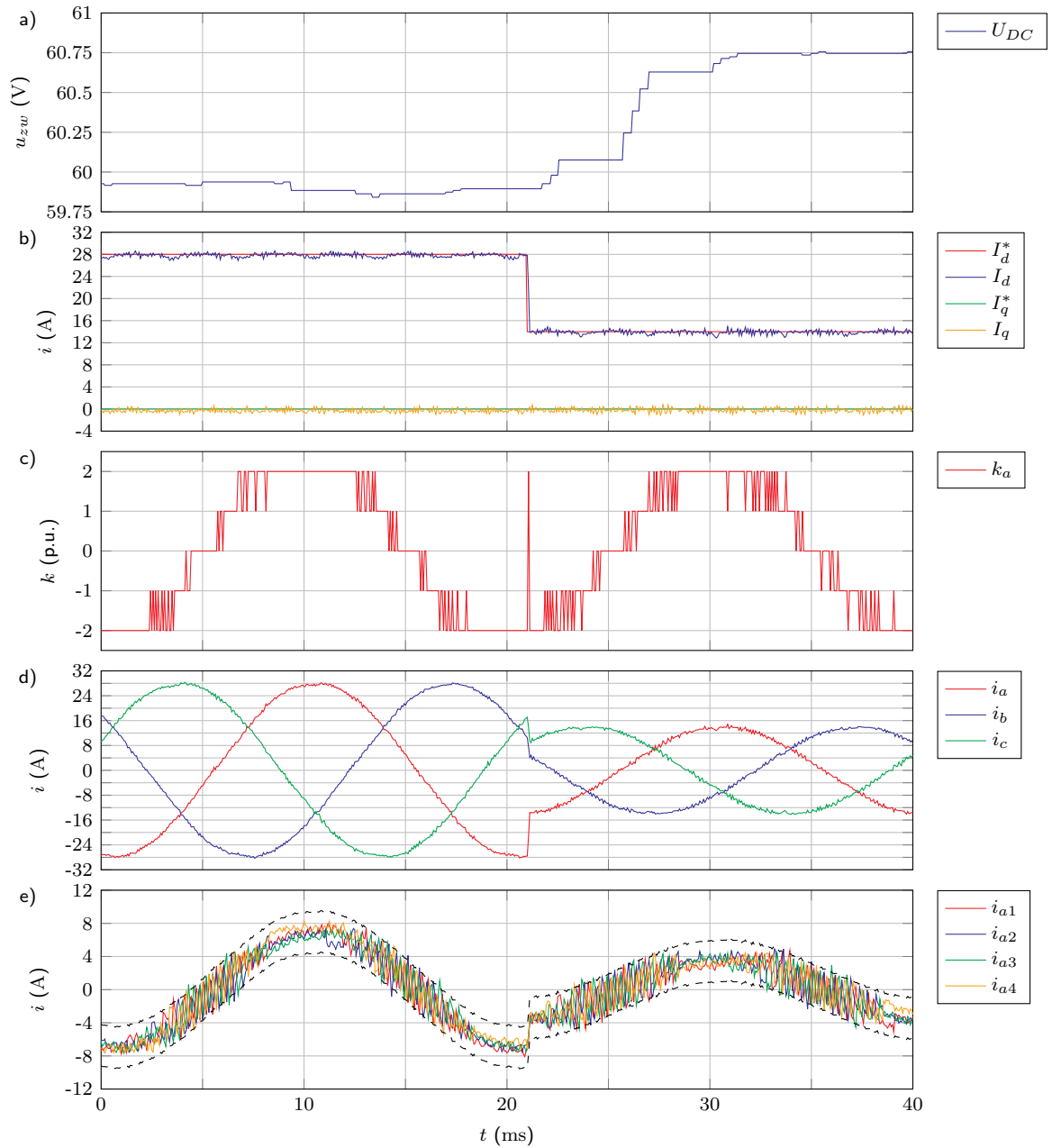


Abbildung 5.24.: Messung: Regelungsdynamik der koordinierten Ansteuerung bei sprunghafter Änderung des d-Stromsollwerts mit $K_P = 19.22$, $i_{Dmax} = 5$ A, $U_{DC} = 60$ V, $n = 4$ - a) Zwischenkreisspannung, b) Ströme im dq-System, c) Spannungslevel Phase a, d) Netzströme e) Umrichterströme Phase a

Die Abbildung 5.25 zeigt wiederum eine Messung bei einer sprunghaften Sollwertänderung. Dabei unterscheiden sich die Arbeitspunkte im Vergleich zur vorherigen Messung. Die Soll- und Istwerte für die Ströme im rotierenden Koordinatensystem sind in der Abbildung 5.25b) veranschaulicht. Der Sollwert für den d-Strom ist konstant zu $I_d^* = 8 \text{ A}$ vorgegeben. Die sprunghafte Änderung erfolgt in q-Achse, wobei der Sollstrom zum Zeitpunkt $t = 21 \text{ ms}$ von $I_q^* = 14 \text{ A}$ auf $I_q^* = 0 \text{ A}$ reduziert wird. Auch hier ist sichtbar, dass die Regelung auf die Sollwertänderung reagiert, indem das Spannungslevel k_a angepasst wird. Der Strom in der q-Achse I_q wird infolgedessen dem Sollwert nachgeführt. Es ist jedoch erkennbar, dass der transiente Übergang einen Einfluss auf den Strom in der d-Achse hat. Der d-Strom I_d weicht kurzzeitig um ca. 3 A vom Sollwert I_d^* ab. Demnach liegt eine Verkopplung zwischen der d-Achse und der q-Achse vor. In der Abbildung 2.5 ist die Struktur der konventionellen Regelung im rotierenden Koordinatensystem dargestellt. In diese Struktur ist ein Entkopplungsnetzwerk zur Vermeidung des Effektes integriert. Das Konzept der koordinierten Ansteuerung könnte ebenfalls dahingehend erweitert werden. Allerdings steigt dadurch die Komplexität, sodass hier auf diese Maßnahme verzichtet wird. Des Weiteren bestätigt die Abbildung 5.25e) erneut die Funktionsfähigkeit der Symmetrierung bei dynamischen Übergängen. Da bei dieser Messung ausschließlich die Blindleistung verändert wird, variiert die Zwischenkreisspannung in der Abbildung 5.25a) kaum.

Die Abbildung 5.26 zeigt den Vergleich von einer gemessenen und einer simulierten Sprungantwort. Zudem ist eine mit der Übertragungsfunktion (4.10) berechnete Sprungantwort eingezeichnet. Die gemessene Sprungantwort basiert auf einer Aufzeichnung der dreiphasigen Netzgrößen mit einem Oszilloskop bei einer Abtastrate von 2 MHz . Um einen Bezug zu den Simulationsergebnissen herzustellen, wurden die Netzströme nach der Messung dq-transformiert. Die hierfür notwendige Berechnung des Netzwinkels erfolgte auf Grundlage der zeitgleich zur Strommessung durchgeführten Netzspannungsmessung. Diese indirekte Ermittlung der gemessenen Sprungantwort ist erforderlich, da die geringe Abtastrate der DSP-Aufzeichnung keine detaillierte Darstellung der dynamischen Vorgänge erlaubt und mit einem Oszilloskop keine direkte Messung der Ströme im dq-System möglich ist. Die Regelungsparameter sind für die Simulation und die Messung identisch zu $K_P = 19.22$ und $i_{Dmax} = 5 \text{ A}$ gewählt. Insgesamt sind in der Abbildung 5.26 vier Verläufe sichtbar. Davon ergeben sich drei Verläufe als Sprungantworten auf den rot dargestellten Sollwertsprung im d-Strom I_d^* . Hierbei wird der Sollstrom zum Zeitpunkt $t = 15 \mu\text{s}$ von $I_d^* = 28 \text{ A}$ auf $I_d^* = 14 \text{ A}$ reduziert. Der orange Verlauf i_{dBO} ist die berechnete Sprungantwort, welche aus der Übertragungsfunktion (4.10) und einer Auslegung nach dem Betragsoptimum resultiert. Dieser Verlauf repräsentiert die ursprünglich angestrebte Dynamik und stellt somit die Referenz dar. Die gemessene Sprungantwort I_d ist blau in die Abbildung 5.26 eingezeichnet.

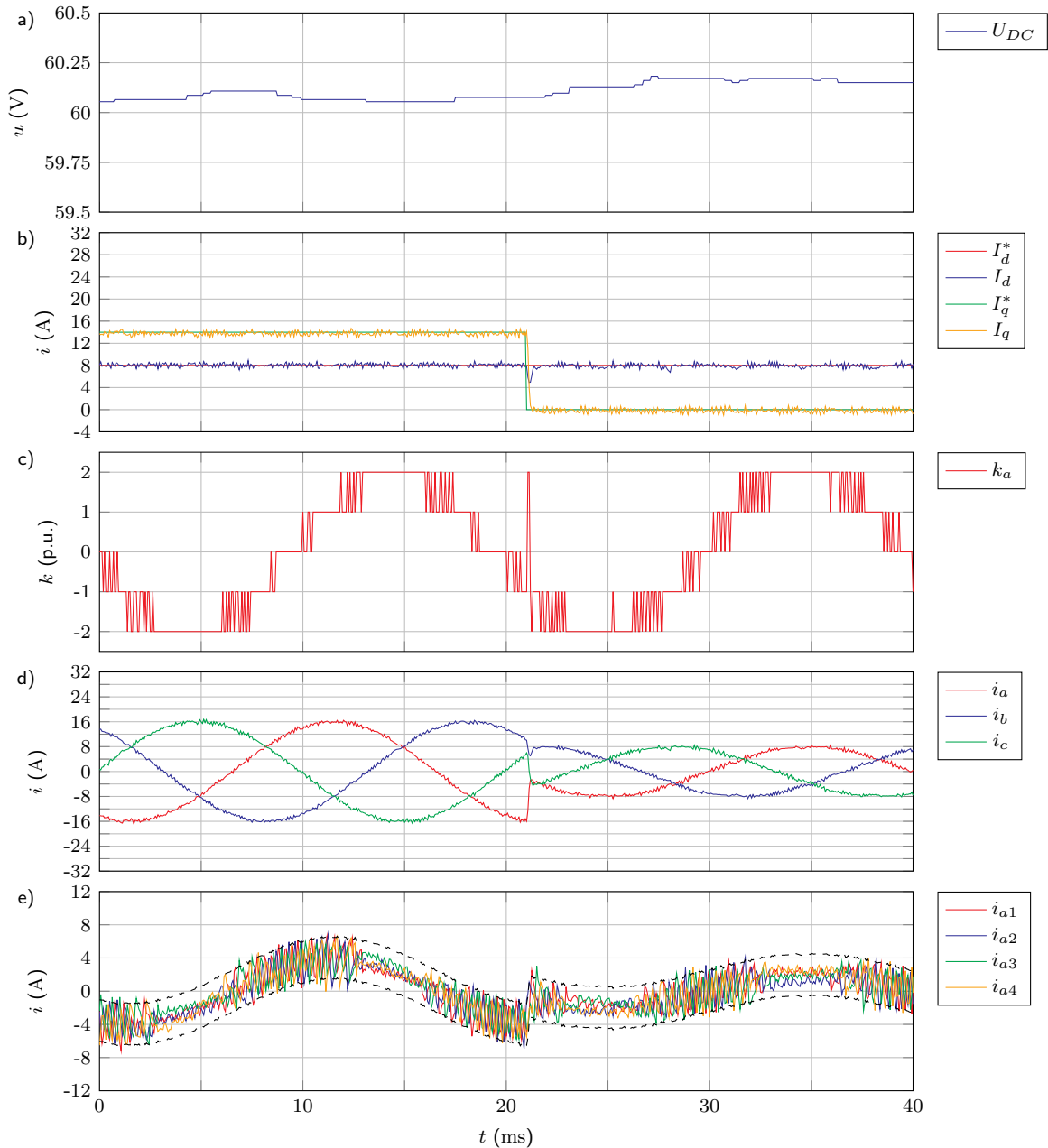


Abbildung 5.25.: Messung: Regelungsdynamik der koordinierten Ansteuerung bei sprunghafter Änderung des q-Stromsollwerts mit $K_P = 19.22$, $i_{Dmax} = 5$ A, $U_{DC} = 60$ V, $n = 4$ - a) Zwischenkreisspannung, b) Ströme im dq-System, c) Spannungsniveau Phase a, d) Netzströme e) Umrichterströme Phase a

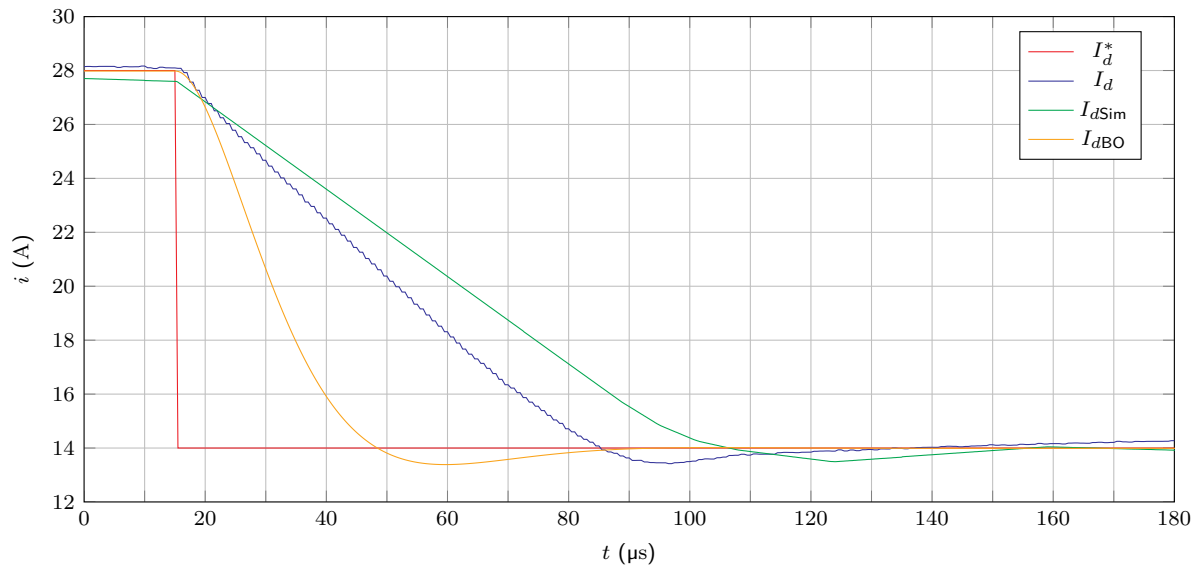


Abbildung 5.26.: Vergleich von Messung und Simulation: Regelungsdynamik der koordinierten Ansteuerung bei sprunghafter Änderung des d-Stromsollwerts mit $K_P = 19.22$, $i_{Dmax} = 5 \text{ A}$, $U_{DC} = 60 \text{ V}$, $n = 4$

Es ist erkennbar, dass der gemessene Verlauf I_d von der Referenz $i_{d_{BO}}$ abweicht. Die Ursache für diese Abweichung ist die Stellgrößenbegrenzung in der Regelung. Die virtuelle Umrichterspannung u_u ist durch die Höhe der Zwischenkreisspannung U_{DC} limitiert. Daher ist es nicht möglich eine beliebig hohe Spannung zu stellen. In der Übertragungsfunktion für $i_{d_{BO}}$ ist keine Begrenzung berücksichtigt. Im Simulationsmodell ist die Stellgröße ebenfalls begrenzt. Daher ist die aus der Simulation gewonnene Sprungantwort $i_{d_{sim}}$ grün in die Abbildung 5.26 eingezeichnet. Dieser Verlauf ist nahezu identisch zur gemessenen Sprungantwort I_d . Es ist anzunehmen, dass die Stellgröße bei kleineren Sollwertänderungen nicht die Begrenzung gerät und sich die gemessene Sprungantwort I_d an die Referenz $I_{d_{BO}}$ annähert. Dieser Nachweis wird hier allerdings nicht erbracht, da die simulierten Verläufe $I_{d_{sim}}$ sehr gut mit den gemessenen I_d übereinstimmen. Zudem erschwert der Stromrippel bei kleineren Sollwertänderungen die Auswertung der Sprungantwort. Dennoch belegen die Messergebnisse ein exzellentes dynamisches Verhalten der koordinierten Ansteuerung. Der Istwert des d-Stroms I_d erreicht ca. $70 \mu\text{s}$ nach der Änderung des Sollwertes I_d^* den neu vorgegebenen Wert. Die Netzströme werden demzufolge hochdynamisch an den Sollwert angepasst. Das leichte Überschwingen wird hier als akzeptabel bewertet. Auch wenn sich die Sprungantworten leicht unterscheiden ist festzuhalten, dass die Dynamik hervorragend einstellbar ist und mit Simulationen im Vorfeld geprüft werden kann. Die Auslegung ist hinsichtlich der Dynamik somit gut beherrschbar. Bis auf die erwähnte Kopplung von d- und q-Achse sind keine negativen Eigenschaften festzustellen.

5.4.1. Einfluss der Strommessung auf das dynamische Verhalten der koordinierten Ansteuerung

Es ist gut vorstellbar, dass bei den gezeigten hochdynamischen Vorgängen, welche innerhalb von μs ablaufen, Verzögerungszeiten in derselben Größenordnung negative Auswirkungen auf das dynamische Verhalten haben. Daher wird in diesem Teilabschnitt der Einfluss von Verzögerungszeiten auf das dynamische Verhalten untersucht. Dabei erfolgen die Analysen auf Basis von Mess- und Simulationsergebnissen.

In der Abbildung 5.27 sind Messergebnisse zum dynamischen Verhalten mit einer verhältnismäßig hohen Verzögerungszeit von ca. $30\mu\text{s}$ in der Strommessung dargestellt. Der Verstärkungsfaktor beträgt $K_P = 24$ und die maximal zulässige Differenz der Umrichterströme ist zu $i_{Dmax} = 4.5\text{ A}$ gewählt. Die Sollwerte für die Ströme sind zu Beginn der Messung auf $I_d^* = 10\text{ A}$ und $I_d^* = 0\text{ A}$ eingestellt. In der Abbildung 5.27a) ist erkennbar, dass sich der Sollstrom in der d-Achse zum Zeitpunkt $t = 21\text{ ms}$ sprunghaft auf $I_d^* = 5\text{ A}$ ändert. Die Regelung führt den d-Strom I_d auf den neuen Sollwert, allerdings ist beim Übergang ein starkes Überschwingen zu erkennen. Durch die hohe Verzögerungszeit in der Strommessung registriert die Regelung das Erreichen des neuen Sollwertes zu spät, sodass für einen kurzen Zeitraum ein falsches Spannungslevel vorgegeben wird. Infolgedessen schwingt der Istwert des d-Stroms um ca. 4 A über. Das Überschwingen ist auch in den Netzströmen in der Abbildung 5.27b) deutlich sichtbar. Die Messung zeigt, dass die hohe Verzögerungszeit in den Strommessungen zu einer erheblichen Verschlechterung des dynamischen Verhaltens führt. Folglich bekräftigt diese Analyse nochmals die Forderung nach einer schnellen Strommessung für die koordinierte Ansteuerung.

Die Abbildung 5.28 zeigt Simulationsergebnisse für unterschiedliche Verzögerungszeiten in der Strommessung. Der Sprung im d-Stromsollwert I_d^* erfolgt analog zur vorherigen Messung. Die resultierenden Sprungantworten I_d sind nach der Höhe der Verzögerungszeit T_M in der jeweiligen Simulation bezeichnet. Es ist ersichtlich, dass Verzögerungszeiten im Bereich von $0\mu\text{s}$ - $5\mu\text{s}$ keine nennenswerten Auswirkungen auf das dynamische Verhalten haben. Für eine Verzögerungszeit von $10\mu\text{s}$ ist bereits ein Einfluss in Form eines leichten Überschwingens erkennbar. Für höhere Verzögerungszeiten resultiert eine signifikante Verschlechterung des dynamischen Verhaltens. Für die hier vorgestellte Anwendung kann abgeleitet werden, dass die Verzögerungszeit in den Strommessungen nicht höher als $10\mu\text{s}$ sein sollte. Des Weiteren ähnelt die Sprungantwort für eine Verzögerungszeit von $30\mu\text{s}$ in der Abbildungen 5.28 der Messung in der Abbildung 5.27a). Dies bestätigt die abgeschätzte Verzögerungszeit für die Messung.

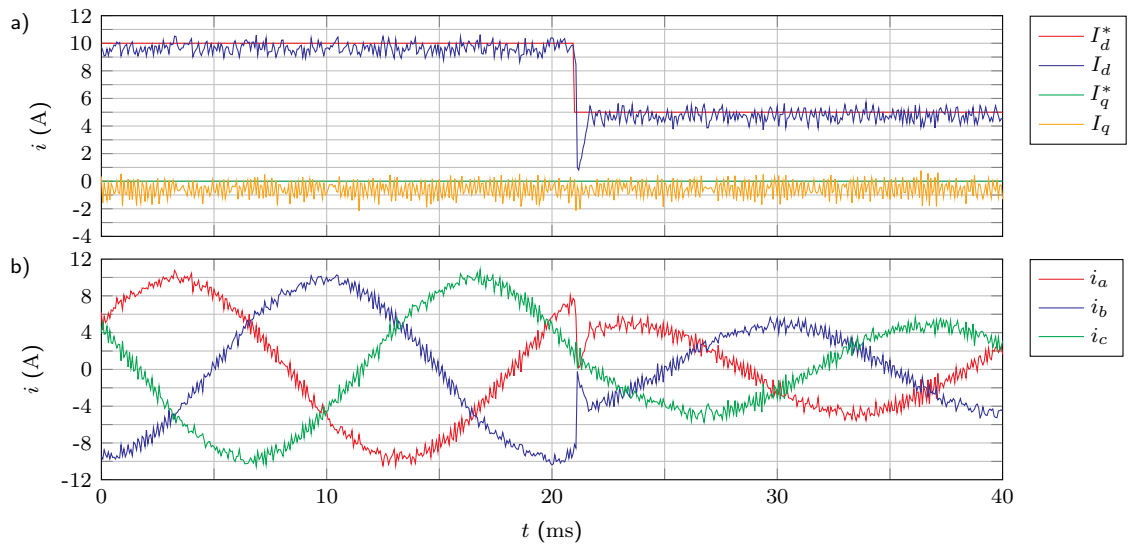


Abbildung 5.27.: Messung: Einfluss von Verzögerungszeiten auf die Regelungsdynamik der koordinierten Ansteuerung mit $K_P = 24$, $i_{Dmax} = 4.5$ A, $U_{DC} = 55$ V, $n = 4$
 - a) Ströme im dq-System b) Netzströme

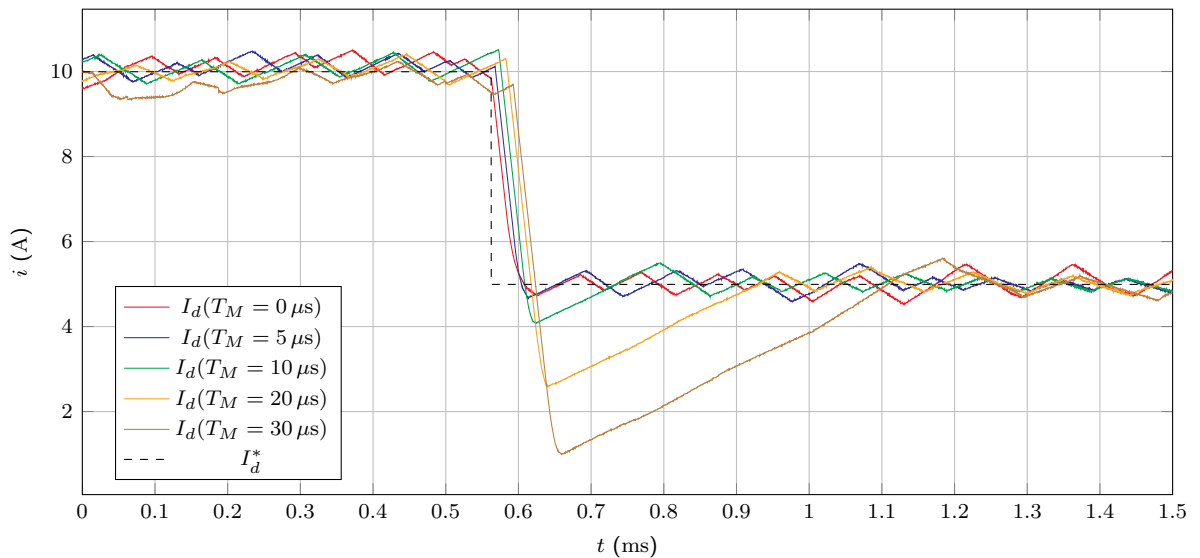


Abbildung 5.28.: Simulation: Einfluss von Verzögerungszeiten auf die Regelungsdynamik der koordinierten Ansteuerung mit $K_P = 24$, $i_{Dmax} = 4.5$ A, $U_{DC} = 55$ V, $n = 4$

5.5. Wahl der Parameter unter Berücksichtigung aller Einflussfaktoren für den Betrieb am Labornetz

Die vorangegangenen Untersuchungen in diesem Kapitel haben gezeigt, dass die Simulationen sehr hilfreich bei der Auslegung der Parameter für die koordinierte Ansteuerung sind. Die vorgestellten Messergebnisse weisen allerdings leichte Unterschiede zu den Simulationsergebnissen auf. Einige in der Simulation vernachlässigte Effekte wurden in den vorherigen Abschnitten untersucht. Die Simulation kann zur Orientierung bei der Parameterauslegung genutzt werden. Allerdings sollte diese Parametrierung am Teststand zunächst vorsichtig überprüft und gegebenenfalls angepasst werden. Insbesondere die Abhängigkeit der Schaltfrequenz von der Parameterwahl und der Messwerterfassung ist als herausfordernd zu bewerten. Für die hier vorgestellte Parallelschaltung ist eine Anpassung der Parameter unter Berücksichtigung aller Einflussgrößen sinnvoll. Das resultierende Verhalten der Parallelschaltung wird in diesem Abschnitt anhand von Messergebnissen gezeigt und bewertet.

Hierzu sind in der Abbildung 5.29 die Resultate aus einer Messaufzeichnung dargestellt. Für diese Messung ist der Verstärkungsfaktor der Stromregler auf $K_P = 19.22$ eingestellt. Die maximal zulässige Differenz der Umrichterströme beträgt $i_{Dmax} = 5$ A. Des Weiteren ist die Zwischenkreisspannung im Vergleich zur Simulation um ca. 10 % auf $U_{DC} = 66$ V angehoben und es liegt ein stationärer Betrieb im Nennarbeitspunkt vor. Die Filterzeitkonstante der Spannungsmessung beträgt ungefähr $50 \mu\text{s}$. Das Dezimierungsverhältnis der Strommessung ist zu 32 gewählt. In der Abbildung 5.29b) ist ersichtlich, dass sowohl das untere (-2) als auch das obere Spannungslevel (2) in Intervallen konstant geschaltet wird. Allerdings sind diese Intervalle im Vergleich zur Abbildung 5.4b) etwas kürzer. Generell hat das konstant anliegende Spannungslevel nicht nur Nachteile. In diesen Intervallen erfolgen keine Schalthandlungen. Demnach ist es sinnvoll bei der Wahl der Zwischenkreisspannung abzuwägen. Eine Übermodulation muss vermieden werden, allerdings sollte die Zwischenkreisspannung nicht beliebig erhöht werden, da hierdurch die Halbleiterverluste ansteigen. Die Form der Netzströme i_{abc} in der Abbildung 5.29c) ist erheblich besser als die der Ströme in der Abbildung 5.4c). Die Netzströme können durch die Anhebung der Zwischenkreisspannung zu jedem Zeitpunkt vollständig eingepreßt werden, sodass sich verzerrungsarme Verläufe ergeben. Die THD der Netzströme beträgt ca. 1.73 %. Der Anteil der 5. Harmonischen im d-Strom I_d der Abbildung 5.29a) konnte im Vergleich zur Abbildung 5.4a) sichtbar reduziert werden. Zudem ist die bleibende Regelabweichung des q-Stroms I_q in der Abbildung 5.29a) mit ca. 0.9 % deutlich geringer als die des q-Stroms in der Abbildung 5.4a). In der d-Achse besteht eine prozentuale Regelabweichung von ca. 0.3 %.

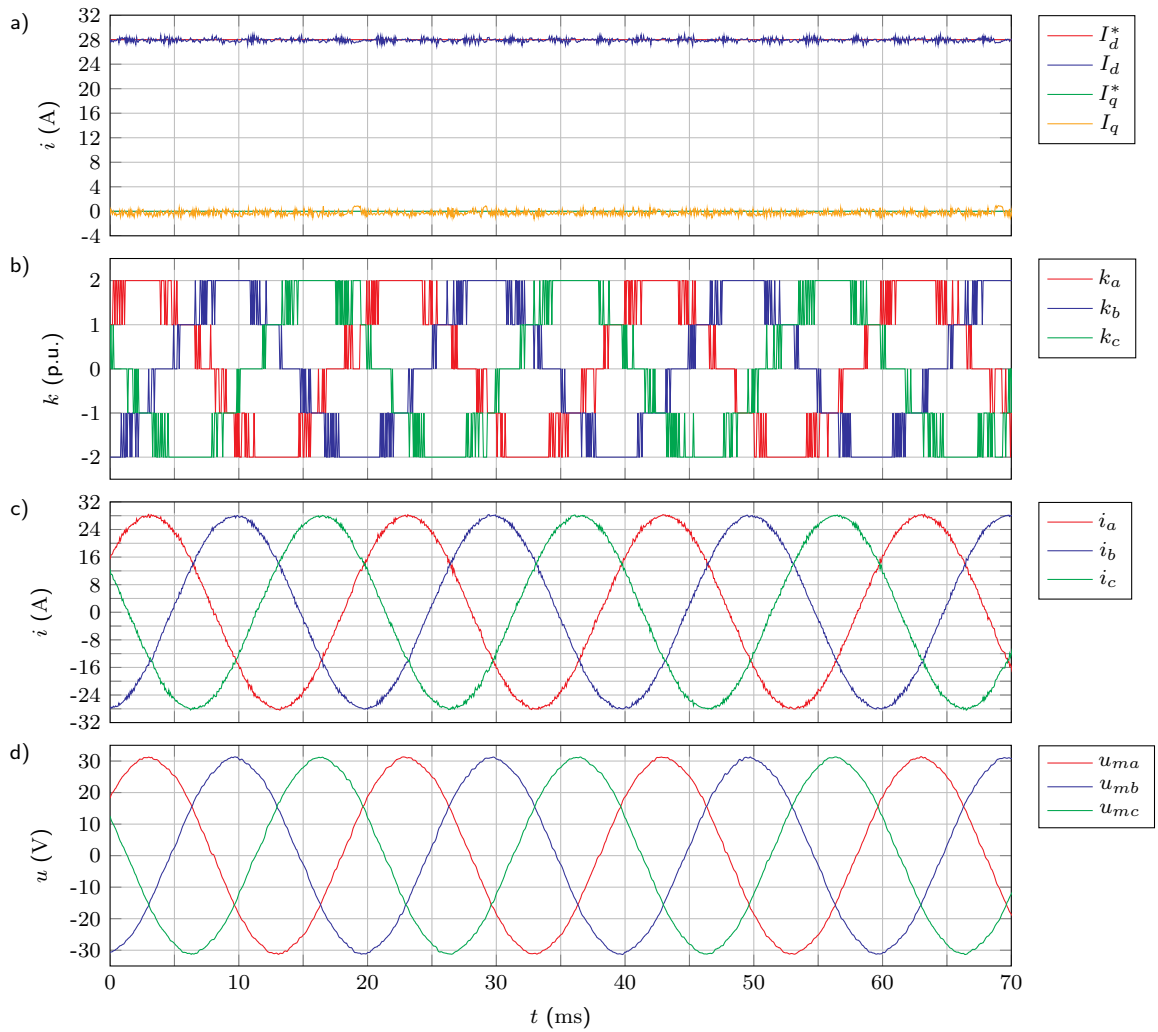


Abbildung 5.29.: Messung: Koordinierte Ansteuerung mit $K_P = 19.22$, $i_{Dmax} = 5\text{ A}$, $I_d^* = 28\text{ A}$, $I_q^* = 0\text{ A}$, $U_{DC} = 66\text{ V}$, $n = 4$ - a) Ströme im dq-System, b) Spannungslevel, c) Netzströme, d) Netzspannungen

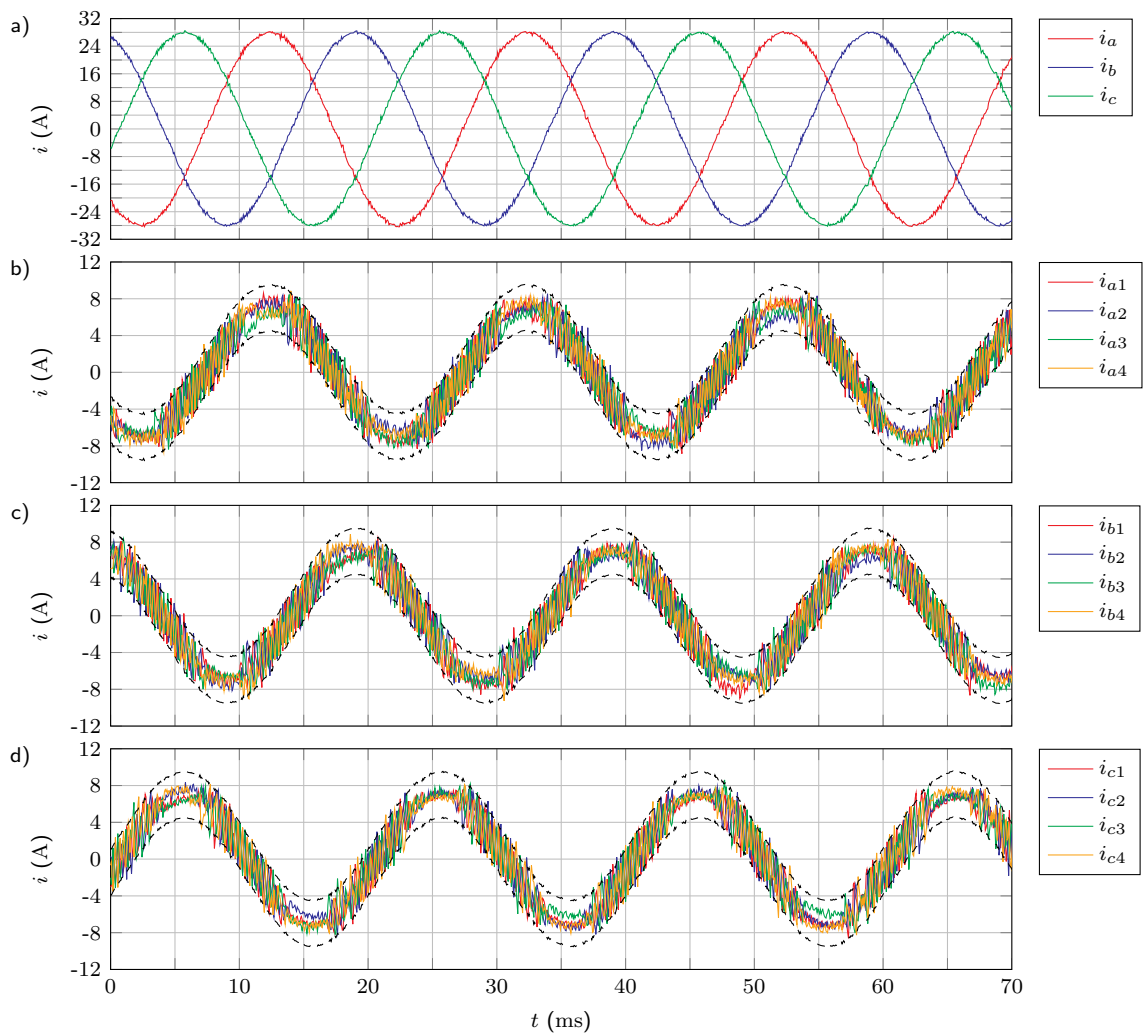


Abbildung 5.30.: Messung: Koordinierte Ansteuerung mit $K_P = 19.22$, $i_{Dmax} = 5$ A, $I_d^* = 28$ A, $I_q^* = 0$ A, $U_{DC} = 66$ V, $n = 4$ - a) Netzströme, b) Umrichterströme Phase a, c) Umrichterströme Phase b, d) Umrichterströme Phase c

Die Umrichterströme i_{abc1-4} der vier Umrichter sind in den Abbildungen 5.30b) bis 5.30d) veranschaulicht. Des Weiteren sind die entsprechenden Netzströme i_{abc} in der Abbildung 5.30a) gezeigt. Es ist ersichtlich, dass die Symmetrierung in den drei Phasen der Umrichter auch bei einer höheren Zwischenkreisspannung zuverlässig funktioniert. Die Umrichterströme bewegen sich überwiegend in den festgelegten schwarz gestrichelten Bändern. Des Weiteren verdeutlichen die Verläufe der Umrichterströme, dass in einigen Zeitabschnitten keine Symmetrierung notwendig ist. Bei der hier gewählten Konfiguration treten in einer Grundwellenperiode für ca. 8 ms keine Schalthandlungen in den einzelnen Phasen auf.

Die mittleren Schaltfrequenzen der vier Umrichter sind in der Abbildung 5.31 dargestellt. Dabei zeigen die Abbildungen 5.31a) bis 5.31d) die mittleren Schaltfrequenzen in den Phasen der Umrichter. Die Beschriftung in den Legenden kennzeichnet den Verlauf der Schaltfrequenz für die jeweilige Phase des dazugehörigen Umrichters. So ist die mittlere Schaltfrequenz in der Phase b des zweiten Umrichters beispielsweise mit der Bezeichnung f_{sb2} versehen. Die Schaltfrequenzen f_{s1-4} in der Abbildung 5.31e) sind Mittelwerte der drei Phasenschaltfrequenzen des entsprechenden Umrichters. Es ist erkennbar, dass sich leicht asymmetrische Schaltfrequenzen in den einzelnen Phasen einstellen. Die roten Verläufe für die Schaltfrequenzen der Phase a verdeutlichen, dass in dieser Phase die meisten Schaltheftungen auftreten. Dies gilt für alle vier Umrichter. Da die Schaltfrequenzen auch von den Induktivitäten der Drosseln abhängen, ist es denkbar, dass die Ursache für die Asymmetrien im Aufbau der Drosseln liegt. Durch den Aufbau als Mehrschenkelndrossel resultieren in der Regel leicht unterschiedliche Induktivitäten in den drei Phasen. So ergibt sich beispielsweise für eine Drossel mit drei Schenkeln eine leicht höhere Induktivität in der mittleren Phase b [Esg14]. Des Weiteren ist ersichtlich, dass die Schaltfrequenzen der einzelnen Phasen in einem Bereich von ca. 1.7 kHz bis 2.9 kHz variieren. Durch die Mittelwertbildung, ist das Band in dem sich die Schaltfrequenzen f_{s1-4} in der Abbildung 5.31e) bewegen mit ca. 2 kHz bis 2.5 kHz etwas geringer. Aus diesen Verläufen ergibt sich ein Mittelwert der Schaltfrequenz von ca. 2.3 kHz über die Dauer der Aufzeichnung.

Zusammenfassend ist festzuhalten, dass es eine Vielzahl von Kombinationen aus unterschiedlichen Parametern und Auslegungsvarianten für die koordinierte Ansteuerung gibt. Dabei muss immer entschieden werden, welche Kriterien für die jeweilige Anwendung relevant sind. Die hier gewählte Auslegung ist nicht als allgemeingültiges Optimum zu verstehen. Das Verhalten der Regelung wurde lediglich als akzeptabel bezüglich der hier vorgestellten Applikation eingeordnet. Dabei gibt es ebenso viele Bewertungskriterien wie Konfigurationsmöglichkeiten. So stellt sich beispielsweise bei ausschließlicher Betrachtung der Schaltfrequenz und der THD die Frage, ob die Erhöhung der Zwischenkreisspannung tatsächlich sinnvoll ist. Die Abbildungen 5.12 und 5.13 zeigen, dass für eine Zwischenkreisspannung von $U_{DC} = 60\text{ V}$ und für identische Regelungsparameter eine Schaltfrequenz von ca. 1.7 kHz und eine THD von 1.77% resultiert. Im Vergleich zu den gerade beschriebenen Messergebnissen, ist die THD unwesentlich höher, die Schaltfrequenz ist jedoch um ca. 600 Hz geringer. Die Anhebung Zwischenkreisspannung führt zur Reduzierung der 5. Harmonische in den Netzströmen. Der damit verbundene Anstieg der Schaltfrequenz wird hier in Kauf genommen. Es ist selbstverständlich möglich die Kriterien anders zu gewichten.

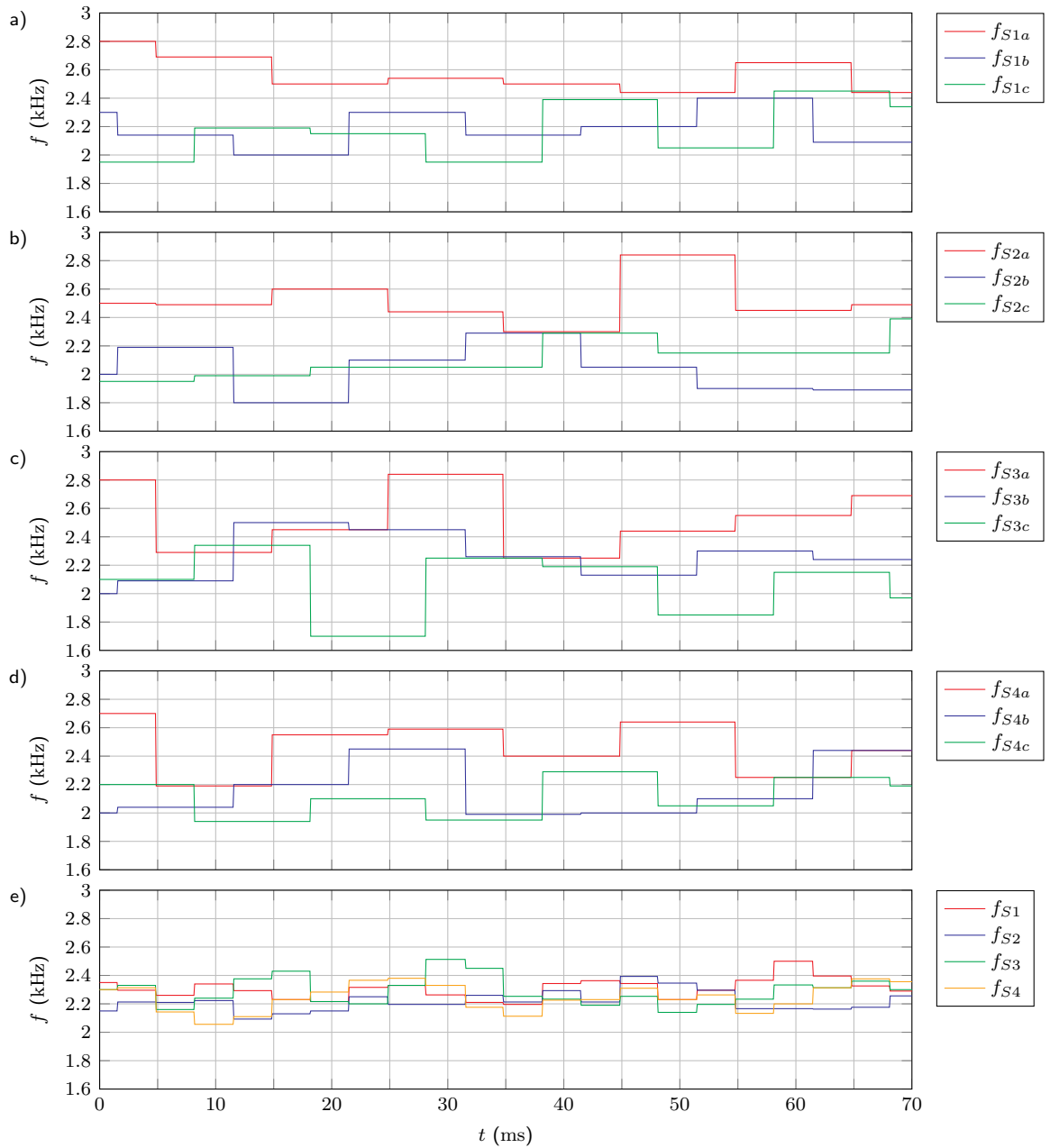


Abbildung 5.31.: Messung: Koordinierte Ansteuerung mit $K_P = 19.22$, $i_{Dmax} = 5$ A, $I_d^* = 28$ A, $I_q^* = 0$ A, $U_{DC} = 66$ V, $n = 4$ - a) Schaltfrequenzen Umrichter 1, b) Schaltfrequenzen Umrichter 2, c) Schaltfrequenzen Umrichter 3, d) Schaltfrequenzen Umrichter 4, e) Mittelwert der Schaltfrequenzen

5.5.1. Erweiterung des Reglers um einen I-Anteil

Die bisherigen Analysen haben gezeigt, dass bei der Verwendung eines P-Reglers eine bleibende Regelabweichung auftritt. Diese ist zwar mit ca. 1 % des Nennstroms sehr gering, falls die bleibende Regelabweichung dennoch als störend bewertet wird, kann die Erweiterung des Reglers um einen I-Anteil Abhilfe schaffen. Die Übertragungsfunktion des PI-Reglers ist mit der Gleichung (5.1) beschrieben [Lut07]. Neben dem Aufsummieren des Regelfehlers muss bei der Verwendung eines PI-Reglers eine Anti-Windup-Strategie vorgesehen werden. Bisher wurde aufgrund der steigenden Komplexität bei Implementierung auf einen PI-Regler verzichtet. Dass die Verwendung eines PI-Reglers dennoch möglich ist, wird in diesem Teilabschnitt anhand von Messergebnissen nachgewiesen.

$$G_R = K_R \left(\frac{1 + sT_N}{sT_N} \right) \quad (5.1)$$

Die Abbildung 5.32 zeigt Messergebnisse mit einem PI-Regler in der Regelung. Der Verstärkungsfaktor der Stromregler ist wiederum zu $K_R = 19.22$ gewählt. Die Nachstellzeit des Reglers beträgt $T_N = 0.8$ ms. Dabei ist Auslegung der Nachstellzeit iterativ in Simulationen und auf dem Teststand erfolgt. Des Weiteren ist eine maximal zulässige Differenz der Umrichterströme von $i_{Dmax} = 5$ A vorgegeben. Die Zwischenkreisspannung beträgt $U_{DC} = 66$ V und es liegt ein stationärer Betrieb im Nennarbeitspunkt vor. Die Abbildung 5.32a) zeigt, dass der zusätzliche I-Anteil im Regler die bleibende Regelabweichung eliminiert. Es ist keine dauerhafte Verschiebung der Istwerte I_{dq} zu den entsprechenden Sollwerten I_{dq}^* sichtbar. Der Vergleich der Verläufe in den Abbildungen 5.32b) bis 5.32e) mit den äquivalenten Größen in den Abbildungen 5.29 und 5.30 zeigt, dass sich ähnliche Verhältnisse einstellen. Folglich entsteht ein weiterer Freiheitsgrad bei der Auslegung der koordinierten Ansteuerung. Der Einfluss auf die Regelungsdynamik wird hier nicht betrachtet.

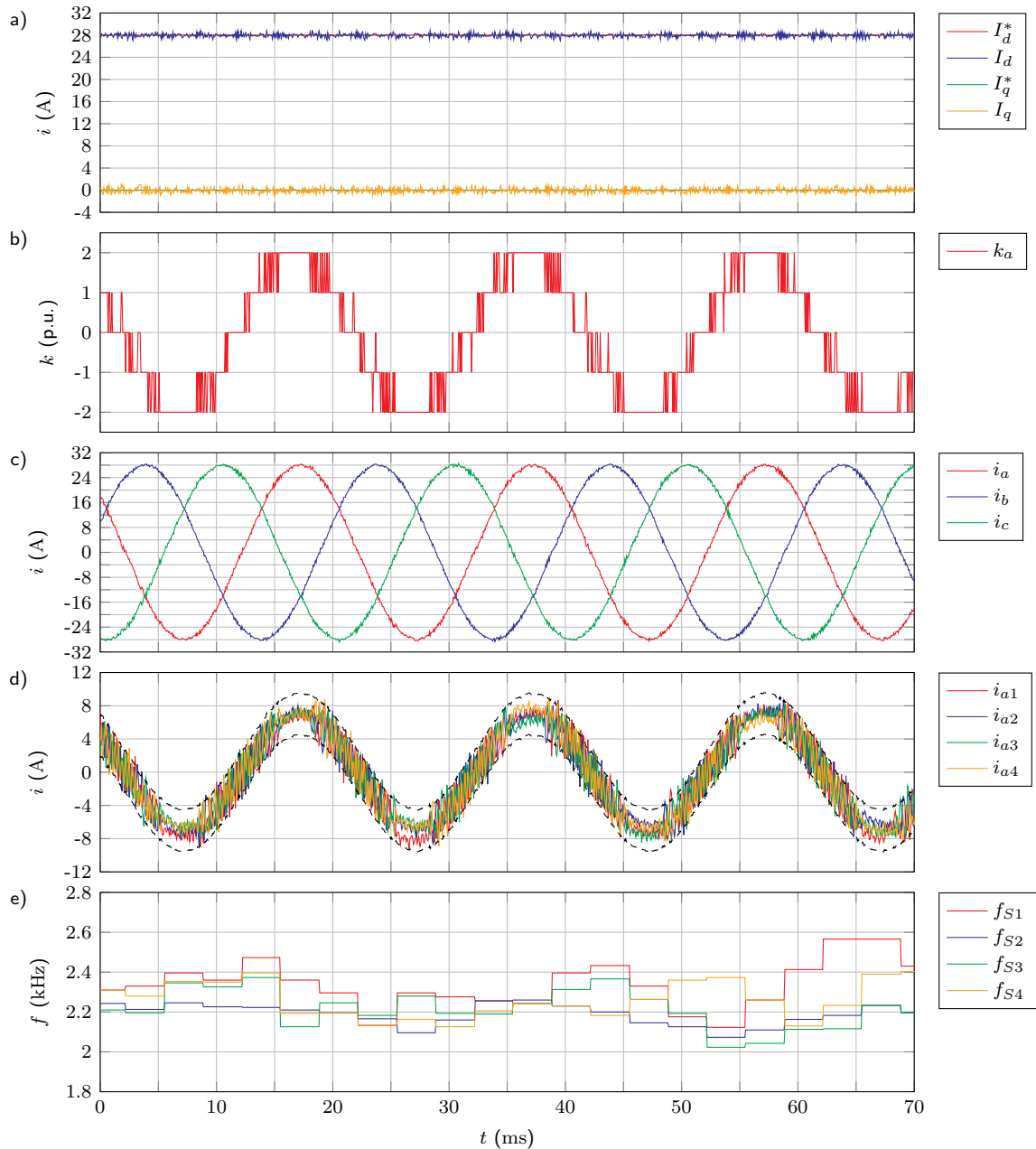


Abbildung 5.32.: Messung: Koordinierte Ansteuerung mit $K_R = 19.22$, $T_N = 0.8$ ms, $i_{Dmax} = 5$ A, $I_d^* = 28$ A, $I_q^* = 0$ A, $U_{DC} = 66$ V, $n = 4$ - a) Ströme im dq-System, b) Spannungslevel Phase a, c) Netzströme, d) Umrichterströme Phase a, e) Schaltfrequenzen

5.6. Betrieb der koordinierten Ansteuerung am konfigurierbaren Netz

Bei den Untersuchungen am starren Labornetz ist aufgefallen, dass einige Einflussgrößen nicht variiert werden können. Speziell die im Vergleich zur Spezifikation und Simulation erhöhte Netzspannung auf dem Teststand kann beim Betrieb am starren Netz nicht angepasst werden. Des Weiteren ist es notwendig, das Verhalten bei Netzfehlern zu analysieren. Daher ist es sinnvoll das Verhalten der koordinierten Ansteuerung mit einer einstellbaren Spannungsquelle zu validieren. Die folgenden Untersuchungen basieren auf Messungen an einem Netzsimulator. Der Netzsimulator gibt das Netz vor und ersetzt damit das Labornetz in der Abbildung 5.1. Da der Netzsimulator ebenfalls als Umrichter aufgebaut ist, kann die Amplitude der erzeugten Spannung variiert werden. Des Weiteren können bestimmte Verläufe wie zum Beispiel Spannungseinbrüche vorgegeben werden.

5.6.1. Betrieb mit adaptierter Amplitude der Netzspannung

Für die in diesem Teilabschnitt beschriebenen Messungen ist eine Absenkung der verketteten Netzspannung auf den spezifizierten Wert von 35 V erfolgt. Das heißt, die Amplitude der Strangspannungen des Netzes wurde auf ca. 28.6 V eingestellt.

Die Abbildung 5.33 zeigt Messergebnisse für den Betrieb mit korrigierter Netzspannung. Die Zwischenkreisspannung beträgt $U_{DC} = 60$ V und es wird der Nennstrom in das Netz eingespeist. In der Abbildung 5.33a) ist erkennbar, dass die Netzströme I_{dq} den äquivalenten Größen in der Abbildung 5.29a) ähneln. Dies gilt ebenfalls für die Spannungslevel k_{abc} in den Abbildungen 5.33e) und 5.29b). Der Grund hierfür ist das nahezu identische Verhältnis von Zwischenkreisspannung zur Netzspannung für beide Messungen. Zudem ist in den Verläufen der Sollspannungen u_{iabc} in der Abbildung 5.33d) zu erkennen, dass sich diese überwiegend innerhalb der vier Hysteresegrenzen bewegen. Im Vergleich zu den Verläufen in der Abbildung 5.20b) sind die Anzeichen für eine Übermodulation bei gleicher Zwischenkreisspannung und höherem Strom deutlich reduziert. Allerdings ist in der Abbildung 5.33d) auch sichtbar, dass eine weitere Absenkung der Zwischenkreisspannung nicht empfehlenswert ist, da die Grenze zur Übermodulation erreicht zu sein scheint. Die Form der Netzströme in der Abbildung 5.33b) ist akzeptabel. Die Netzströme können zu jedem Zeitpunkt vollständig eingepreßt werden und es ergibt sich eine THD von 1.56 %. Die Verläufe für die Netzspannungen in der Abbildung 5.33c) weisen nach, dass deren Amplitude kleiner als 30 V ist. Damit entspricht die gemessene Netzspannung wie beabsichtigt ungefähr der simulierten Netzspannung.

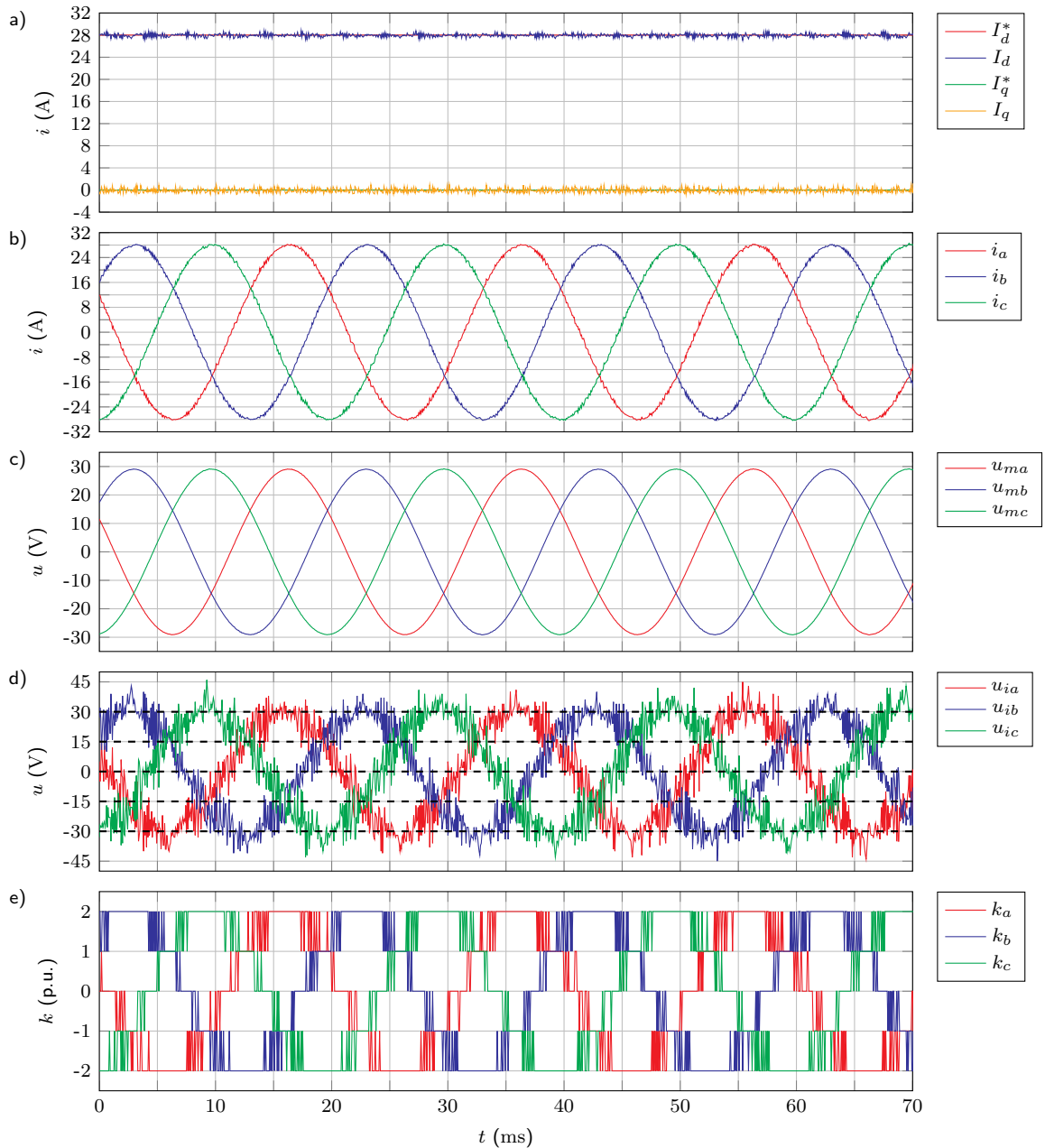


Abbildung 5.33.: Messung: Koordinierte Ansteuerung am Netzsimulator mit $K_R = 19.22$, $T_N = 0.8$ ms, $i_{Dmax} = 5$ A, $I_d^* = 28$ A, $I_q^* = 0$ A, $U_{DC} = 60$ V, $n = 4$ -
a) Ströme im dq-System, b) Netzströme, c) Netzspannungen, d) Sollspannungen, e) Spannungslevel

In der Abbildung 5.34b) und 5.34c) sind die Umrichterströme i_{a1-4} der Phase a und die vier Schaltfrequenzen f_{S1-4} der Umrichter bei einer Zwischenkreisspannung von $U_{DC} = 60\text{ V}$ dargestellt. Zur besseren Orientierung sind in der Abbildung 5.34a) erneut die Netzströme gezeigt. Die Symmetrierung der Umrichterströme funktioniert wiederum problemlos. Des Weiteren ergibt sich ein Mittelwert für die Schaltfrequenz von ca. 2.1 kHz über die Aufzeichnungsdauer.

Um bei der Vielzahl der bereits vorgestellten Mess- und Simulationsergebnisse den Überblick zu bewahren, ist es sinnvoll die Ergebnisse aus den Abbildungen 5.33 und 5.34 nochmals in den Gesamtkontext einzuordnen. Die Reduzierung der Netzspannung ermöglicht eine Verringerung der Zwischenkreisspannung. Dabei sind beide Größen ca. 10% kleiner als bei den Betrachtungen in Kapitel 5.5. Durch die etwas geringere Zwischenkreisspannung stellt sich eine um ca. 200 Hz reduzierte Schaltfrequenz ein. Des Weiteren resultiert eine geringere THD für die Netzströme. Im Vergleich zu den Analysen in Kapitel 5.5 ergibt sich somit ein deutlich verbessertes Verhalten. Dennoch zeigt der Vergleich zu den Simulationen, dass die vielversprechenden Ergebnisse auch mit diesen Messungen nicht ganz bestätigt werden können. Für die gleichen Regelungsparameter stellt sich in der Simulation ein Mittelwert für die Schaltfrequenz von ca. 1.7 kHz ein. Das heißt, die Schaltfrequenzen aus der Messung und der Simulation unterscheiden sich um ca. 400 Hz. Prozentual ausgedrückt ist die gemessene Schaltfrequenz damit ca. 23% höher als die Simulierte. Neben der Zwischenkreisspannung haben die Drosseln am Ausgang der Umrichter einen erheblichen Einfluss auf die sich einstellende Schaltfrequenz. Die Drosseln auf dem Teststand unterliegen Fertigungstoleranzen, sodass die Induktivitäten der vier Drosseln variieren können. In der Simulation hingegen bestehen ideale Verhältnisse. Das heißt, die Induktivitäten der Drosseln sind alle identisch und mit der spezifizierten Nenninduktivität parametrisiert. Es ist denkbar, dass hierdurch Abweichungen zwischen Messung und Simulation auftreten. Des Weiteren sind die Netzeigenschaften beim Betrieb am Netzsimulator potentielle Ursachen für die Differenzen. Die Abweichungen hinsichtlich der THD sind unwesentlich. Die gemessene THD für die Netzströme in der Abbildung 5.33 entspricht nahezu exakt der simulierten THD für gleiche Parameter in der Abbildung 5.13

Die Abbildung 5.35 zeigt eine Messung mit einer Zwischenkreisspannung von $U_{DC} = 69\text{ V}$. Es liegt wiederum der Betrieb im Nennarbeitspunkt vor. Die Verläufe in den Abbildungen 5.35d) und 5.35e) verdeutlichen, dass im Vergleich zu den äquivalenten Größen in der Abbildung 5.33 wesentlich häufiger Schalthandlungen zwischen den Spannungsleveln ± 1 und ± 2 stattfinden. Die dq-Ströme I_{dq} in den Abbildungen 5.35a) entsprechen den vorgegebenen Sollwerten. Zudem ergibt sich für die Netzströme i_{abc} in der Abbildung 5.35b) eine THD von ca. 1.8%.

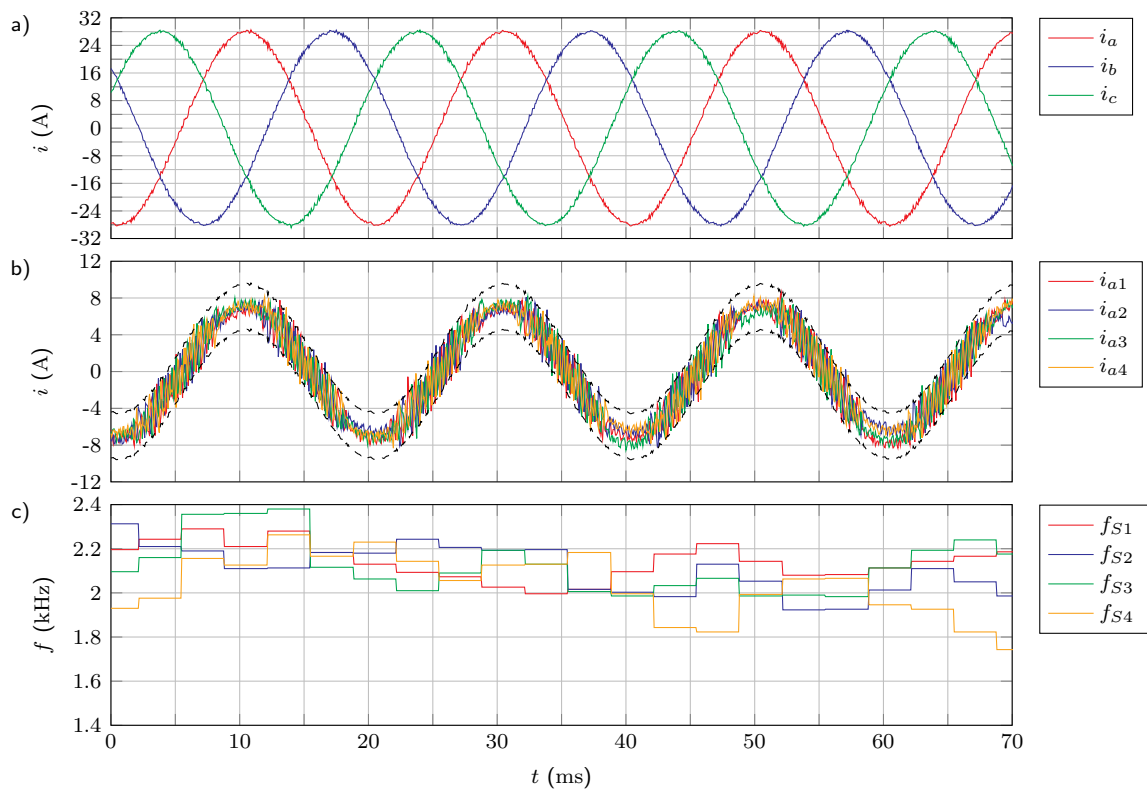


Abbildung 5.34.: Messung: Koordinierte Ansteuerung am Netzsimulator mit $K_R = 19.22$, $T_N = 0.8$ ms, $i_{Dmax} = 5$ A, $I_d^* = 28$ A, $I_q^* = 0$ A, $U_{DC} = 60$ V, $n = 4$ - a) Netzströme, b) Umrichterströme Phase a, c) Schaltfrequenzen

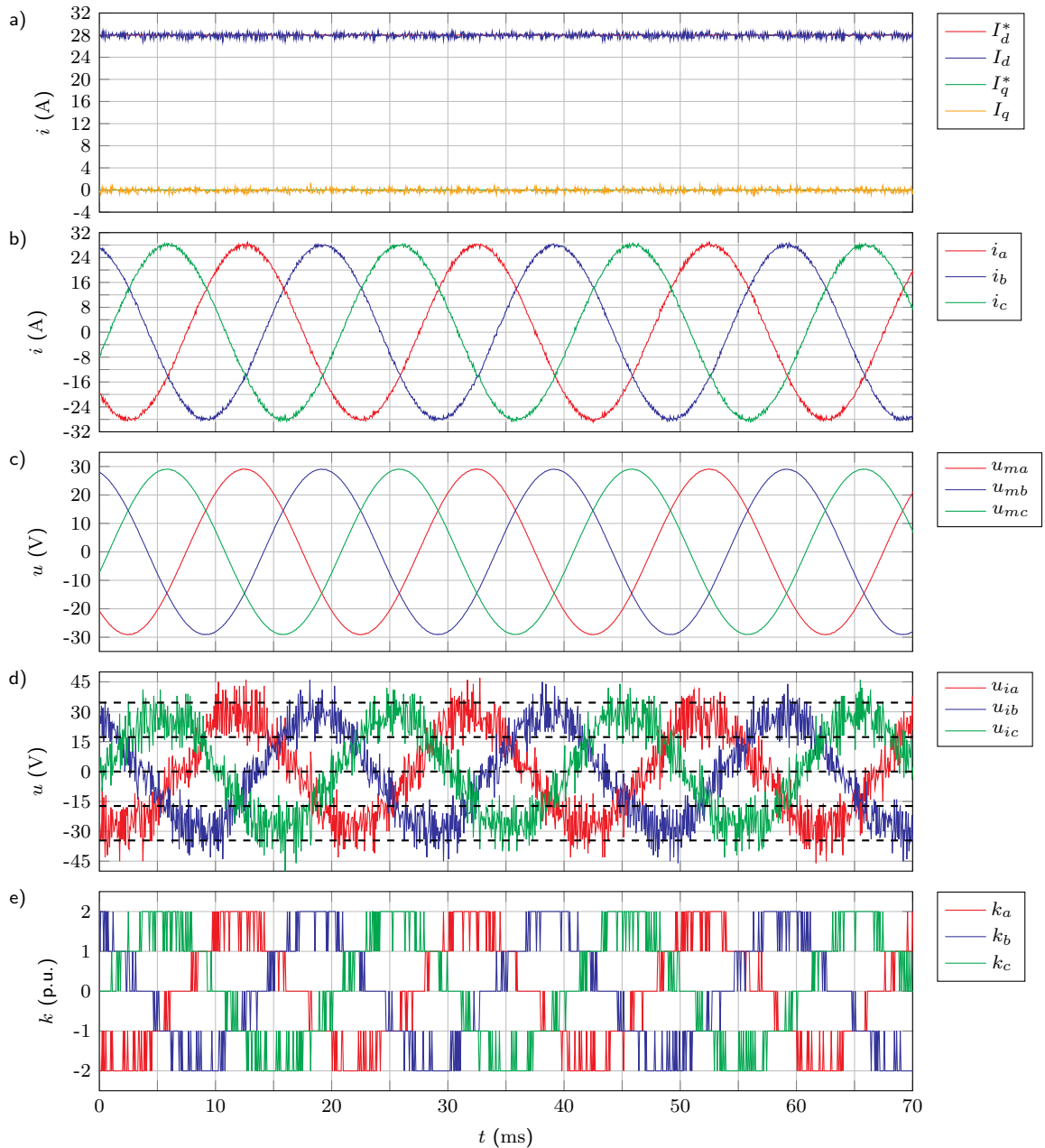


Abbildung 5.35.: Messung: Koordinierte Ansteuerung am Netzsimulator mit $K_R = 19.22$, $T_N = 0.8$ ms, $i_{Dmax} = 5$ A, $I_d^* = 28$ A, $I_q^* = 0$ A, $U_{DC} = 69$ V, $n = 4$ -
a) Ströme im dq-System, b) Netzströme, c) Netzspannungen, d) Sollspannungen, e) Spannungslevel

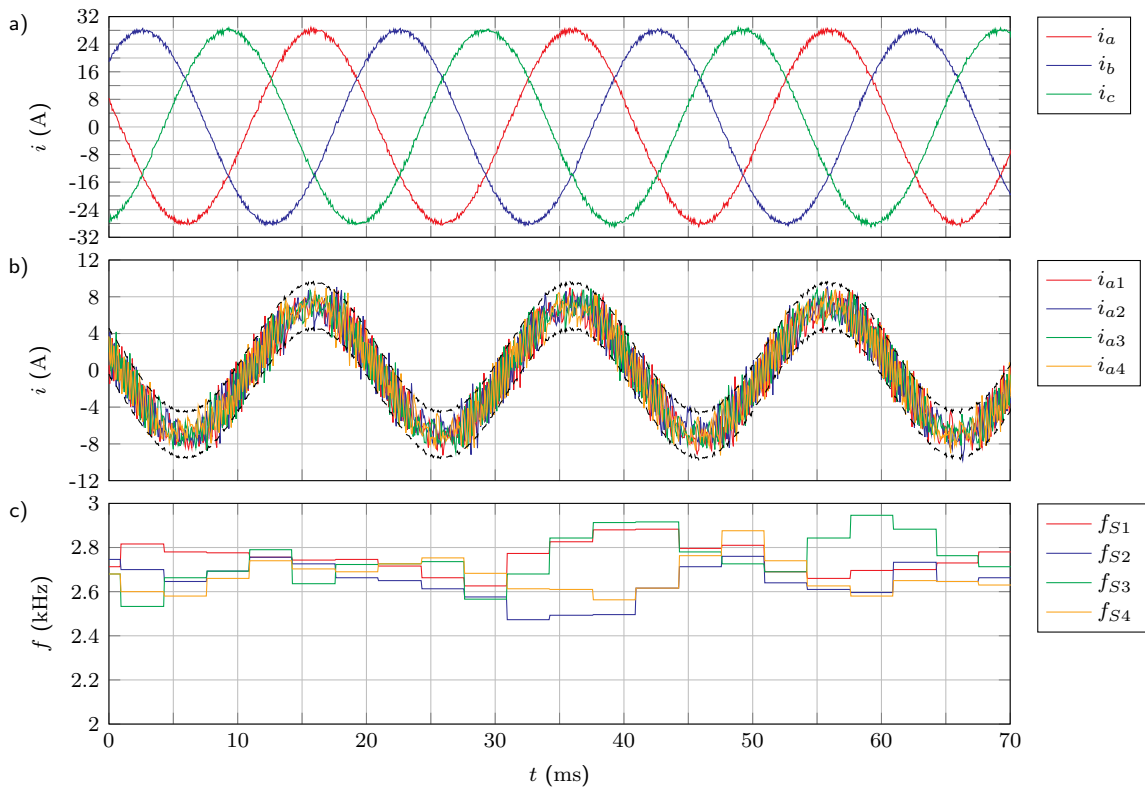


Abbildung 5.36.: Messung: Koordinierte Ansteuerung am Netzsimulator mit $K_R = 19.22$, $T_N = 0.8$ ms, $i_{Dmax} = 5$ A, $I_d^* = 28$ A, $I_q^* = 0$ A, $U_{DC} = 69$ V, $n = 4$ - a) Netzströme, b) Umrichterströme Phase a, c) Schaltfrequenzen

Die Abbildungen 5.36b) und 5.36c) zeigen die Umrichterströme i_{a1-4} der Phase a und die Schaltfrequenzen f_{S1-4} bei einer Zwischenkreisspannung von $U_{DC} = 69$ V. Im Vergleich zur Abbildung 5.34 fällt auf, dass die Umrichterströme im Bereich der Minima und Maxima des Netzstroms i_a stärker differieren, wobei das schwarz gestrichelte Band als stärker ausgefüllt erscheint. Zudem ist ersichtlich, dass in diesen Bereichen teilweise Schalthandlungen zur Symmetrierung stattfinden. Der Effekt ist auf das Auftreten der Spannungslevel ± 1 während dieser Phasen zurückzuführen. Die Schaltfrequenz ist im Vergleich zur Abbildung 5.34 deutlich angestiegen. Der Mittelwert für die Schaltfrequenz über den Messzeitraum der Abbildung 5.36c) beträgt ca. 2.65 kHz.

Die vorgestellten Messergebnissen in den Abbildungen 5.35 und 5.36 belegen quantitativ, dass es nicht zielführend ist die Zwischenkreisspannung im Sinne einer homogenen Verteilung der Schalthandlungen zu erhöhen. Die für einen längeren Zeitraum generierten Spannungslevel ± 2 in der Abbildung 5.33 erscheinen auf den ersten Blick unkonventionell. Allerdings sind die Schaltfrequenz und die THD niedriger für den Betrieb mit einer Zwischenkreisspannung von $U_{DC} = 60$ V. Dabei sind die Unterschiede signifikant. Die Differenz der Schaltfrequenzen beträgt ca. 550 Hz. Zudem besteht hinsichtlich der THD ein Unterschied von 0.24 %. Es ist sogar denkbar, dass das beschriebene Verhalten ein konzeptbedingter Vorteil im Vergleich zur PWM mit versetzter Taktung ist. Der Nachweis dafür wird hier allerdings nicht erbracht. Dazu müsste ein Vergleich der mittleren Schaltfrequenz der koordinierten Ansteuerung mit der konstanten Schaltfrequenz der PWM unter der Voraussetzung identischer THD erfolgen. Es ist jedoch zu beachten, dass sich die Spektren auch bei gleicher THD grundlegend unterscheiden. Dennoch ist es vorstellbar, dass durch die Schaltpausen für die koordinierte Ansteuerung eine geringere Verlustleistung resultiert.

5.6.2. Verhalten der koordinierten Ansteuerung bei Netzfehlern

Die Betrachtungen in Abschnitt 5.4 belegen ein hervorragendes Führungsübertragungsverhalten der koordinierten Ansteuerung. Das heißt, die Netzströme reagieren hochdynamisch auf veränderte Sollwerte oder anders ausgedrückt auf Änderungen der Führungsgrößen. Neben dem Führungsübertragungsverhalten ist Störungsübertragungsverhalten zur Charakterisierung der Regelung von großer Bedeutung. Dabei wird das Verhalten bei einer Änderung der Störgröße analysiert. Wie bereits erläutert, ist die Netzspannung aus regelungstechnischer Sicht eine Störgröße. Daher steht in diesem Teilabschnitt das Verhalten der Regelung bei einer sprunghaften Änderung der Netzspannung im Vordergrund.

Die Abbildungen 5.37 und 5.38 zeigen Messergebnisse zum Verhalten der koordinierten Ansteuerung bei einem Netzfehler. Dabei sind die Verläufe der Netzspannungen u_{mabc} in den Abbildungen 5.37a) und 5.38a) veranschaulicht. Zum Zeitpunkt $t = 28$ ms erfolgt ein symmetrischer Einbruch der Netzspannungen auf ca. 20 % der Nennspannung. Der Netzfehler steht für ca. 80 ms an. Anschließend erreicht die Spannung wieder das Vorfehlerniveau. Nach der messtechnischen Erfassung werden die Netzspannungen u_{mabc} der Regelung zugeführt und zur Erzeugung der Sollspannungen u_{iabc} verwendet. In der Abbildung 5.37b) ist gut erkennbar, dass die Amplituden der Sollspannungen beim Eintreten des Netzfehlers schlagartig abnehmen. Nach der Wiederkehr der Netzspannungen werden die Sollspannungen erneut augenblicklich angepasst.

Die Spannungslevel k_{abc} werden sofort vom Multilevelhystereseemodulator adaptiert, sodass unmittelbar nach dem Auftreten des Fehlers nur noch drei Spannungslevel in der Abbildung 5.37c) sichtbar sind. Dieser Effekt ist nachvollziehbar, da die Sollspannungen während des Fehlers soweit absinken, dass die äußeren Hysteresegrenzen nicht mehr geschnitten werden. Die Dynamik für den gerade beschriebenen Vorgang ist unter Vernachlässigung der in der Regel hohen FPGA-Taktrate lediglich durch die Geschwindigkeit der Netzspannungsmessung begrenzt. Da die Abtastrate der Spannungsmessung 16 kHz beträgt, ist es möglich, dass die Regelung den Fehler im Extremfall erst 62.5 μ s nach dem Fehlereintritt registriert. Zudem tritt eine weitere Verzögerung durch die Zeitkonstante (50 μ s) des Tiefpassfilters auf. Die Netzströme sind in der Abbildung 5.37d) veranschaulicht. Die Sollwerte I_{dq}^* sind über die gesamte Aufzeichnungsdauer konstant. Dabei beträgt der Sollwert für den d-Strom $I_d = 14$ A. Der Sollwert für den q-Strom ist zu $I_q = 0$ A gewählt. Bei ausschließlicher Betrachtung der Istströme I_{dq} fällt es schwer, das Durchlaufen eines Netzfehlers festzustellen. Das heißt, die Ströme werden zuverlässig über den gesamten Messzeitraum eingepreßt. Lediglich bei Fehlereintritt ist ein geringes Überschwingen im d-Strom zu erkennen, welches vermutlich auf die begrenzte Geschwindigkeit der Spannungsmessung zurückzuführen ist. In der Regel kommt es bei Netzfehlern zu Sollstromänderungen, um das Netz zu stützen. Um das Führungsübertragungsverhalten und das Störungsübertragungsverhalten separat beurteilen zu können, sind die Sollwertvorgaben hier jedoch konstant. Die Abbildung 5.37e) zeigt den Verlauf der mittleren Schaltfrequenz f_{S1} eines Umrichters. Es ist erkennbar, dass es zu einem Anstieg der Schaltfrequenz während des Netzfehlers kommt.

In den Abbildungen 5.38b) und 5.38c) sind die Netzströme i_{abc} und die Umrichterströme i_{a1-4} dargestellt. Auch in den Verläufen der dreiphasigen Netzströme sind kaum Einflüsse des Netzfehlers erkennbar. Das leichte Überschwingen des d-Stroms ist im Strom der Phase b ebenfalls sichtbar. Die Umrichterströme werden auch während des Fehlers zuverlässig symmetriert. Dabei fällt auf, dass das schwarz gestrichelte Band beim Durchlaufen des Fehlers vollständig ausgenutzt wird. Wie bereits erwähnt, werden aufgrund der reduzierten Netzspannungen nur noch die Level -1, 0 und 1 geschaltet. Damit kommt es zu keinem Zeitpunkt vor, dass alle Umrichter das gleiche Potential auf die jeweilige Phase schalten. Folglich sind stets gegenläufige Gradienten in den Umrichterströmen präsent und es ist erforderlich, über die gesamte Grundwellenperiode zu symmetrieren. Dies führt zum beobachteten Anstieg der mittleren Schaltfrequenz während des Fehlers.

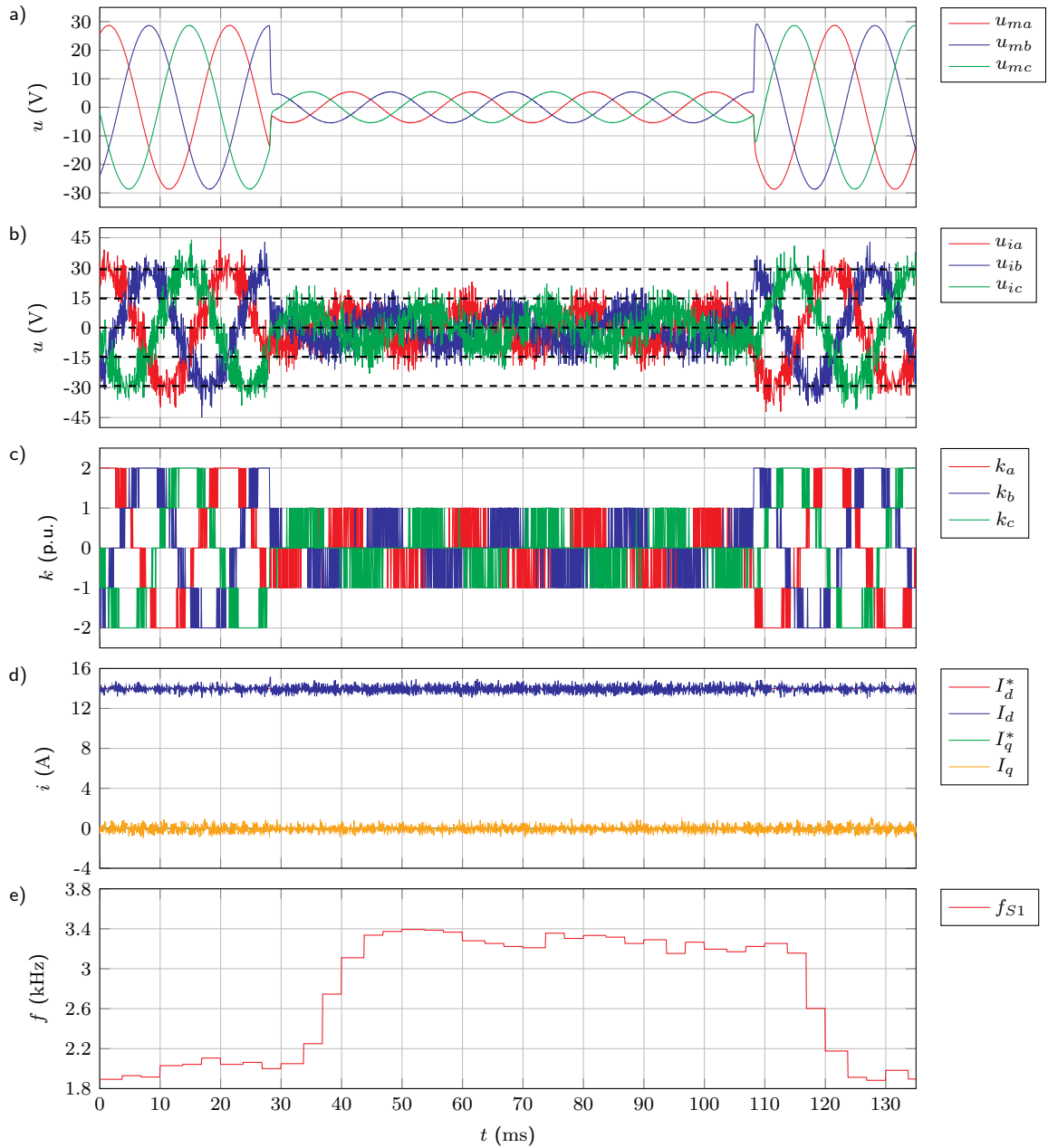


Abbildung 5.37.: Messung: Netzfehlerverhalten der koordinierte Ansteuerung mit $K_R = 19.22$, $T_N = 0.8$ ms, $i_{Dmax} = 5$ A, $I_d^* = 14$ A, $I_q^* = 0$ A, $U_{DC} = 60$ V, $n = 4$ - a) Netzspannungen, b) Sollspannungen, c) Spannungselevel, d) Ströme im dq-System, e) Schaltfrequenz Umrichter 1

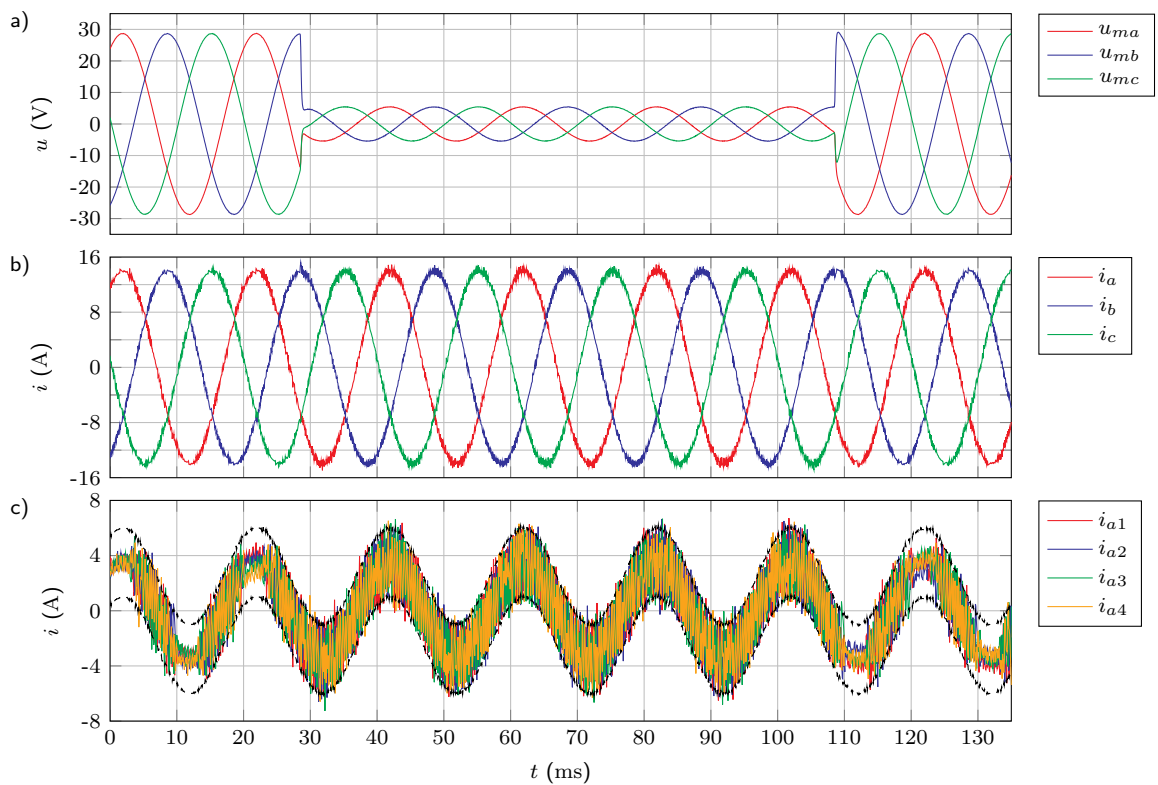


Abbildung 5.38.: Messung: Netzfehlerverhalten der koordinierte Ansteuerung mit $K_R = 19.22$, $T_N = 0.8$ ms, $i_{Dmax} = 5$ A, $I_d^* = 14$ A, $I_q^* = 0$ A, $U_{DC} = 60$ V, $n = 4$ -
a) Netzspannungen, b) Netzströme, c) Umrichterströme Phase a

Die gezeigten Messergebnisse weisen nach, dass die Regelung der Netzströme und die Symmetrierung der Umrichterströme beim Auftreten von symmetrischen Netzfehlern problemlos funktionieren. Der Anstieg der mittleren Schaltfrequenz während eines Fehlers kann nicht ausgeschlossen werden. Da ein Netzfehler in der Regel nur für einen begrenzten Zeitraum ansteht, wird hier eine kurzzeitige Erhöhung als hinnehmbar bewertet. Es ist jedoch empfehlenswert, im Vorfeld Simulationen für die unterschiedlichen Arten von Netzfehlern durchzuführen. Aus den gewonnenen Ergebnissen muss eine Beurteilung des Fehlerverhaltens hinsichtlich der Eignung für die jeweilige Anwendung erfolgen. Dabei sind auch Modifikationen zur Verbesserung des Fehlerverhaltens denkbar. So könnte beispielsweise die maximal zulässige Differenz der Umrichterströme i_{Dmax} beim Durchfahren des Fehlers angepasst werden. Eine Aufweitung des Differenzbandes führt zu einer Reduzierung der mittleren Schaltfrequenz. Dabei muss jedoch beachtet werden, dass der zulässige Maximalstrom der Umrichter nicht überschritten wird. Bei den hier vorgestellten Messergebnissen wäre es problemlos möglich die maximal zulässige Differenz i_{Dmax} der Umrichterströme um 25 % zu erhöhen und somit die Schaltfrequenz zu senken. Insgesamt resultiert somit ein hervorragendes Verhalten der koordinierten Ansteuerung bei Netzfehlern.

Bei der Auslegung des hier vorgestellten Teststandes wurde der Spannungsmessung eine untergeordnete zugeschrieben und sich intensiv mit den Möglichkeiten einer schnellen Stromerfassung auseinandergesetzt. Der Lerneffekt aus den gesammelten Erkenntnisse ist jedoch, dass auch die Spannungsmessung hoch priorisiert werden sollte. Eine schnelle Messung mit Anbindung an das FPGA ist empfehlenswert sowohl für ein verbessertes stationäres als auch für ein optimiertes Netzfehlerverhalten. Dies sollte bereits bei der Konzipierung bedacht werden.

5.7. Einschränkungen bei der Symmetrierung der Umrichterströme

Die bisherigen Untersuchungen haben gezeigt, dass die Umrichterströme nach dem Verfahren der koordinierten Ansteuerung erfolgreich symmetriert werden können. Dennoch ist aufgefallen, dass es zu Überschreitungen der maximal zulässigen Differenz der Umrichterströme i_{Dmax} kommt. Eine Ursache für die Überschreitungen ist die verzögerungsbehaftete Strommessung. Dabei ist der Zusammenhang von Verzögerungszeit und Höhe der Überschreitung laut den Simulationsergebnissen in der Abbildung 5.14 annähernd linear. Darüber hinaus haben die Simulationsergebnisse gezeigt, dass es auch ohne Verzögerungszeit in den Strommessungen zu Verletzungen der maximal zulässigen Differenz i_{Dmax} kommt. In der Abbildung 5.14 ist erkennbar, dass für $T_M = 0 \mu\text{s}$ eine Überschreitung in Höhe von ca. 10% des gewählten Grenzwerts resultiert. Demnach erinnert die Abhängigkeit der Höhe der Überschreitung von der Verzögerungszeit an eine Geradengleichung mit einem bestimmten Anstieg und einer Verschiebung. Dabei ist der Einfluss der Verzögerungszeit gut vorstellbar. Die Regelung registriert die Verletzungen von i_{Dmax} zu spät, sodass die Differenz der Umrichterströme zu diesem Zeitpunkt bereits größer als der festgelegte Grenzwert ist. Die Ursache für die von der Verzögerungszeit unabhängige Verschiebung ist allerdings nicht sofort greifbar. Daher steht in diesem Abschnitt die Analyse dieses Effektes im Vordergrund.

Die Abbildung 5.39 zeigt Simulationsergebnisse zur Analyse der Symmetrierung. Dabei sind in der Abbildung 5.39a) die Spannungslevel k_{abc} in den drei Phasen veranschaulicht. Zum Zeitpunkt t_1 wird in der Phase a das Spannungslevel $k_a = -1$ erzeugt. Die Umrichterströme in der Phase a sind in der Abbildung 5.39b) dargestellt. Im Spannungslevel $k_a = -1$ ergeben sich drei Ströme mit negativem und ein Strom mit positivem Gradienten. Dementsprechend weisen die Ströme i_{a1}, i_{a2} und i_{a4} zum Zeitpunkt t_1 einen negativen Anstieg auf. Im Gegensatz dazu hat der Strom i_{a3} einen positiven Anstieg. Die Abbildung 5.39c) zeigt die sich aus dem maximalen und den minimalen Umrichterstrom ergebende Differenz i_{Diffm} . Zudem ist die maximal zulässige Differenz $i_{Dmax} = 5 \text{ A}$ eingezeichnet. Ab dem Zeitpunkt, an dem sich i_{a2} und i_{a3} schneiden, steigt i_{Diffm} stark an, sodass i_{Diffm} die maximal zulässige Differenz i_{Dmax} zum Zeitpunkt t_2 übersteigt. Infolgedessen löst die Regelung eine Symmetrierungsschaltheandlung aus. Dafür ist es notwendig den maximalen und den minimalen Strom zu bestimmen. Der maximale Strom ist mit i_3 leicht auszumachen. Bei der Suche nach dem minimalen Strom fällt jedoch auf, dass i_{a1} und i_{a2} sehr dicht beieinander liegen. Die Regelung bestimmt die beiden umzuschaltenden Umrichter korrekt, sodass nach dem Schaltvorgang eine Änderung des Anstiegs in den Strömen i_{a2} und i_{a3} sichtbar ist. Konzeptbedingt wird nach dem Umschalten nur noch der Strom i_{a2} als maximaler Strom betrachtet.

Tatsächlich ist jedoch der Strom i_{a3} maximal. Da die Ströme i_{a1} und i_{a2} vor dem Schaltvorgang dicht beieinander lagen und i_{a1} weiterhin abnimmt, entsteht durch den veränderten Gradienten von i_{a3} ein nahezu paralleler Verlauf des minimalen Stroms i_{a1} und des real maximalen Stroms i_{a3} . Die Regelung ist jedoch nur auf die Differenz von i_{a1} und i_{a2} fokussiert. Bei exakt identischen Anstiegen i_{a1} von i_{a3} würde die Differenz i_{Diffm} zwischen den Zeitpunkten t_2 und t_3 konstant bleiben, womit die Symmetrierungsvorschrift weiterhin erfüllt wäre. Da sich die Gradienten von i_{a1} von i_{a3} allerdings leicht unterscheiden, steigt i_{Diffm} weiter an. Zum Zeitpunkt t_3 wird die Differenz von i_{a1} von i_{a2} größer als i_{Dmax} . Die Regelung löst erneut eine Symmetrierungsschalthandlung aus, sodass sich anschließend die Anstiege von i_{a1} und i_{a2} ändern. Durch den positiven Anstieg von i_{a1} wird der nahezu parallele Verlauf von i_{a1} und i_{a3} unterbrochen, sodass die Differenz i_{Diffm} abnimmt.

Das analysierte Verhalten führt demnach zur kurzzeitigen Überschreitung der maximal zulässigen Differenz i_{Dmax} . Die Symmetrierung arbeitet dabei vorschriftsgemäß. Durch die Berücksichtigung der Schaltzustände bei der Wahl des minimalen und des maximalen Stroms werden überflüssige Schalthandlungen vermieden. Dabei wird die real auftretende Differenz der Umrichterströme ausgeblendet. In dem beschriebenen Extremfall ergibt sich hieraus das gezeigte nachteilige Verhalten. Allerdings resultiert kein instabiles Verhalten. Das heißt, die Umrichterströme laufen zu keinem Zeitpunkt unkontrolliert auseinander und werden mit der nächsten Schalthandlung in das vorgegeben Band zurückgeführt. Es muss jedoch beachtet werden, dass der beschriebene Effekt gelegentlich auftritt. Da die Auswirkungen mit Hilfe von Simulationen gut quantifizierbar sind, kann der Effekt vorab einkalkuliert werden. Für die hier vorgestellte Parallelschaltung wurde das Verhalten aufgrund des sporadischen Auftretens und der begrenzten Höhe der Überschreitung toleriert. Es ist denkbar, Gegenmaßnahmen zur Eindämmung des Effekts im Konzept vorzusehen. Allerdings ist eine steigende Komplexität und eine höhere Schaltfrequenz zu erwarten. Daher wird hier darauf verzichtet.

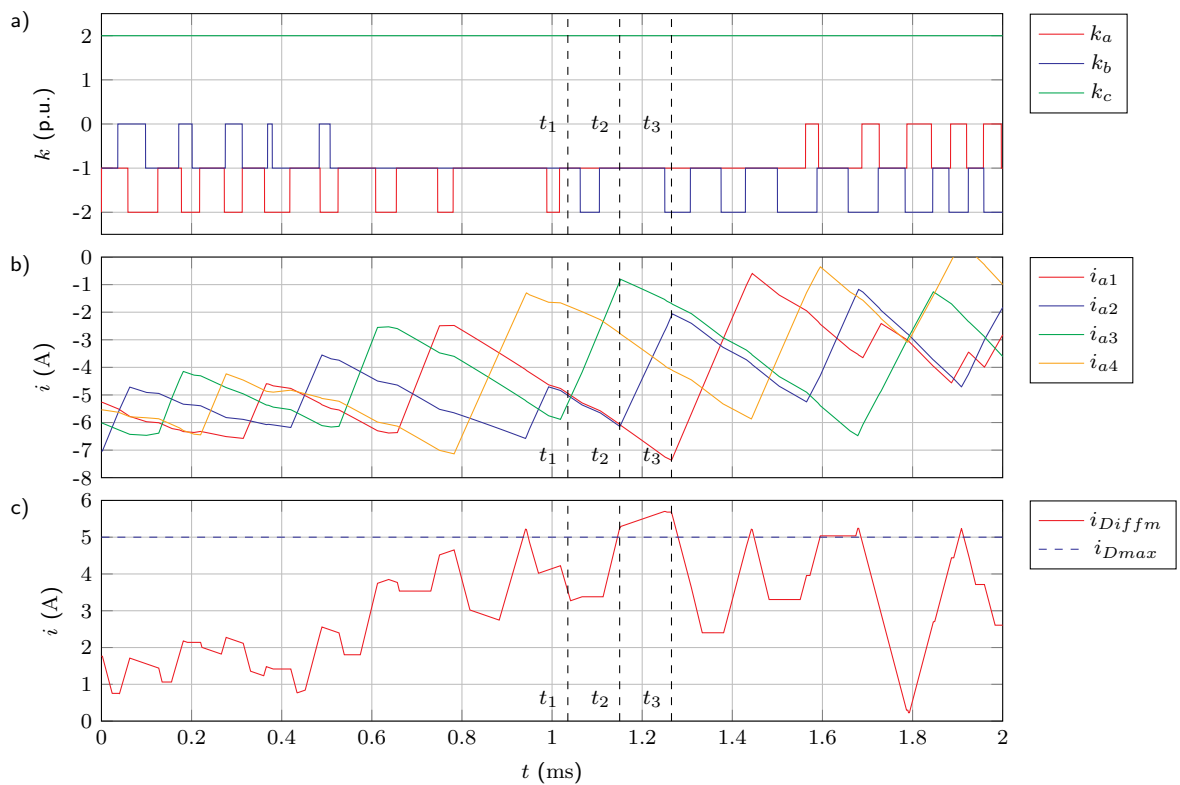


Abbildung 5.39.: Simulation: Einschränkungen bei der Symmetrierung Umrichterströme - a) Spannungslevel, b) Umrichterströme Phase a, c) Differenz der Umrichterströme

6. Zusammenfassung

Die Parallelschaltung von Zweipunktumrichtern zur Erhöhung der Leistung und der Redundanz ist gängige Praxis. Dabei ist die Regelung der Umrichter von zentraler Bedeutung für das Verhalten der Gesamtstruktur. Im Wesentlichen existieren zwei Strategien zur Stromregelung parallelgeschalteter Umrichter. Ein etabliertes Verfahren ist die Regelung der Netzströme im rotierenden dq-Koordinatensystem mit PWM und versetzten Trägersignalen. Im Gegensatz dazu werden mit einem Hystereseverfahren die Umrichterströme geregelt. Die beiden Regelungskonzepte haben unterschiedliche Vor- und Nachteile. So resultiert für das Verfahren mit PWM in der Regel ein geringer Oberschwingungsgehalt im Netzstrom. Die Hystereseregelung bietet vorteilhafte Eigenschaften hinsichtlich der Dynamik. Das neu erdachte Konzept der koordinierten Ansteuerung erweitert das Portfolio der Regelungsverfahren für parallelgeschaltete Umrichter. Die Motivation zur Erfindung des Konzepts liegt in der Bündelung der vorteilhaften Eigenschaften der konventionellen Verfahren. Während die konventionellen Verfahren allgemein zur Regelung von Umrichtern geeignet sind, ist die koordinierte Ansteuerung speziell auf die Regelung von parallelgeschalteten Umrichtern abgestimmt.

Bei dem Konzept der koordinierten Ansteuerung steht die Regelung der Netzströme im Vordergrund. Hierfür wird die Parallelschaltung aus mehreren Umrichtern im Sinne eines Mehrpunktumrichters betrieben. Das erforderliche Spannungslevel wird gemäß der von der Regelung erzeugten Sollspannung und mit Hilfe eines Multilevelhystereseomodulators bestimmt. Da das Spannungslevel mit mehreren Schaltzuständen erzeugt werden kann, erfolgt eine Auswahl des optimalen Schaltzustandes. Um eine gleichmäßige Verteilung der Verluste zu erreichen und die Überlastung eines Umrichters zu vermeiden, ist die Symmetrierung der Umrichterströme erforderlich. Daher wird bei jeder Schalthandlung eine Auswahl des zu schaltenden Umrichters anhand der Umrichterströme getroffen. Zusätzlich finden Symmetrierungsschalthandlungen statt, auch wenn die Netzstromregelung keine Schaltzustandsänderung vorgibt, um die Umrichterströme in einem festgelegten Band zu halten. Insgesamt resultiert somit eine unterlagerte Regelung der Umrichterströme, welche an die konventionelle Hystereseregelung erinnert. Eine weitere Besonderheit bei der koordinierten Ansteuerung ist die sich frei einstellende Schaltfrequenz.

Eine umfangreiche Analyse der koordinierten Ansteuerung anhand von Simulationen und experimentellen Validierungen weist die Funktionsfähigkeit des Verfahrens nach. Darüber hinaus belegen die Untersuchungen das angestrebte vorteilhafte Verhalten des neuen Regelungskonzeptes. So zeigen die Simulationen eine erhebliche Verbesserung der THD im Vergleich zur asynchronen Hystereseregulierung. Zudem resultiert eine vergleichsweise geringe Verlustleistung für die koordinierte Ansteuerung. Die beiden Kenngrößen THD und Verlustleistung sind allerdings abhängig von der Auslegung der Regelungsparameter. Des Weiteren hat die Auslegung der Parameter einen Einfluss auf die Regelungsdynamik. Da bei der Auslegung der Verstärkungsfaktoren und der maximal zulässigen Differenz der Umrichterströme somit ein Einfluss auf viele Kriterien entsteht, ist der Designprozess für die Regelungsparameter als komplex anzusehen. Die Auslegung ist jedoch mit Hilfe von Simulationen beherrschbar. Die Messungen im Rahmen der experimentellen Validierungen haben gezeigt, dass einige in den Simulationen vernachlässigte Effekte einen zusätzlichen Einfluss auf das Verhalten der koordinierten Ansteuerung haben. Dabei ist eine starke Abhängigkeit von der Strommessung aufgefallen. Die Voraussetzung für die Anwendung des neuen Regelungskonzeptes ist eine hochaufgelöste und verzögerungsarme Stromerfassung. Darüber hinaus konnten die Messungen die vielversprechenden Simulationsergebnisse hinsichtlich der THD bestätigen. Die Abweichungen von den Messungen zu den Simulationen sind in diesem Bereich relativ gering. Dabei ist zu hervorzuheben, dass die geringe THD ohne kapazitiven Filter im Teststand resultiert. Die Bewertung der Schaltverluste ist bei den Messungen indirekt über die sich einstellende Schaltfrequenz erfolgt. Der Vergleich der mittleren Schaltfrequenzen aus den Messungen und den Simulationen zeigt, dass sich in der Praxis etwas höhere Schaltfrequenzen einstellen. Trotz der festgestellten leichten Abweichungen von den Messergebnissen zu den Simulationsergebnissen, ist eine hinreichende Bewertung der resultierenden Kenngrößen mit Simulationen im Vorfeld möglich. Die Simulation der Gesamtanordnung ist daher die Basis für die Inbetriebnahme, wobei das Modell den realen Aufbau detailliert und möglichst genau nachbilden sollte. Neben der Charakterisierung des stationären Verhaltens ist eine Bewertung der Dynamik erfolgt. Die Messergebnisse belegen das angestrebte, hervorragende dynamische Verhalten der koordinierten Ansteuerung. Die Netzströme reagieren hochdynamisch auf Änderungen der Sollwerte. Darüber hinaus ist das Durchfahren von Netzfehlern unproblematisch. Demzufolge ergibt sich für das neue Konzept ein ausgezeichnetes Führungsübertragungs- und Störungsübertragungsverhalten.

Schlussfolgernd wurde im Rahmen dieser Arbeit ein neues Regelungskonzept erfolgreich entwickelt und validiert. Der stabile Betrieb der koordinierten Ansteuerung ist nachgewiesen. Darüber hinaus ist eine Bewertung der Eigenschaften erfolgt. Zudem wurde auf die Besonderheiten des Verfahren hingewiesen. Es ist denkbar, das Verfahren zu erweitern oder zu modifizieren. So könnte es für einige Anwendungen sinnvoll sein, die Schaltfrequenz überlagert zu regeln. Eine geeignete Stellgröße für eine Schaltfrequenzregelung ist die maximal zulässige Differenz der Umrichterströme. Allerdings müssen dabei Grenzwerte beachtet und eingehalten werden. Des Weiteren ist eine Anpassung der Symmetrierung für bestimmte Anwendungen denkbar. Die beschriebenen Ergebnisse und Freiheitsgrade unterstreichen nochmals das Potential und die Flexibilität der koordinierten Ansteuerung. Der Nachweis eines Redundanzbetriebs mit einer verringerten Umrichteranzahl wurde nicht erbracht, sodass diesbezüglich Optimierungsbedarf besteht.

Anhänge

A. Systemparameter für die simulierten Parallelschaltungen

Komponente	Parameter	Symbol	Wert
Umrichterdrossel	Eigeninduktivität	L	380 μH
	Koppelinduktivität	M	-30 μH
	Wicklungswiderstand	R	2.25 $\text{m}\Omega$
Umrichter	Leistung	P_N	360 kW
	Zwischenkreisspannung	U_{DC}	1 100 V
	Strom	i_N	335 A
System	Leistung	P_N	5 MW
	Anzahl Umrichter	n	14
Netz	Spannung (Leiter Leiter)	u_{nabc}	623 V
	Frequenz	f	50 Hz
	Netzinduktivität	L_n	21.3 μH
	Netzwidestand	R_n	100 $\mu\Omega$

Tabelle A.1.: Systemparameter für die Parallelschaltung von 14 Umrichtern

A. Systemparameter für die simulierten Parallelschaltungen

Komponente	Parameter	Symbol	Wert
Umrichterdrossel	Eigeninduktivität	L	1 200 μH
	Koppelinduktivität	M	- 100 μH
	Wicklungswiderstand	R	56 $\text{m}\Omega$
Umrichter	Leistung	P_N	0.3 kW
	Zwischenkreisspannung	U_{DC}	50 V - 70 V
	Strom	i_N	5 A
System	Leistung	P_N	1.2 kW
	Anzahl Umrichter	n	4
Netz	Spannung (Leiter Leiter)	u_{nabc}	35 V
	Frequenz	f	50 Hz
	Netzinduktivität	L_n	64 μH
	Netzwidestand	R_n	100 $\mu\Omega$
Regelung	Verzögerungszeit Messung	T_M	3 μs
	Laufzeit Ansteuersignale	T_L	2 μs

Tabelle A.2.: Systemparameter für die Parallelschaltung von 4 Umrichtern

B. Parameter der Strommessung

Decimation	Busbreite (Bit)	Datenrate (kHz)
4	7	4166
8	10	2083
16	13	1042
32	16	520, 1
64	19	260, 4
128	22	130, 2
256	25	65, 1

Tabelle B.1.: Parameter der Strommessung

Literatur

- [Ahm07] K. Ahmed, S. Finney und B. Williams: „Passive Filter Design for Three-Phase Inverter Interfacing in Distributed Generation“. *Compatibility in Power Electronics* (2007), S. 1–9. DOI: 10.1109/CPE.2007.4296511.
- [Bee11] T. Beechner und J. Sun: „Optimal interleaved pulsewidth modulation considering sampling effects“. *Twenty-Sixth Annual IEEE Applied Power Electronics Conference and Exposition (APEC)* (2011), S. 1881–1887. DOI: 10.1109/APEC.2011.5744852.
- [Bei15] T. Beier und P. Wurl: *Regelungstechnik: Basiswissen, Grundlagen, Beispiele*. München: Carl Hanser Verlag, 2015. ISBN: 978-3-446-44393-8.
- [Ber12] S. Bernet, T. Brückner, M. Malinowski, J. Weber und N. Weitendorf: *Selbstgeführte Stromrichter am Gleichspannungszwischenkreis - Funktion, Modulation und Regelung*. Berlin, Heidelberg: Springer Vieweg, 2012. ISBN: 978-3-540-68861-7.
- [Bie04] M. Bierhoff und F. Fuchs: „Semiconductor losses in voltage source and current source IGBT converters based on analytical derivation“. *IEEE Power Electronics Specialists Conference (PESC)* (2004), S. 2836–2842. DOI: 10.1109/PESC.2004.1355283.
- [Böc19] J. Böcker: *Leistungselektronik*. Universität Paderborn. 2019. URL: https://ei.uni-paderborn.de/fileadmin/elektrotechnik/fg/lea/Lehre/LE/Dokumente/Skript_LE_SS2019_bilingual_2019-03-28.pdf (besucht am 28.01.2021).
- [Bod01] G. Bode und D. Holmes: „Load independent hysteresis current control of a three level single phase inverter with constant switching frequency“. *IEEE 32nd Annual Power Electronics Specialists Conference (IEEE Cat. No.01CH37230)* (2001), 14–19 vol. 1. DOI: 10.1109/PESC.2001.953988.
- [Cor00] K. Corzine: „A hysteresis current-regulated control for multi-level drives“. *IEEE Transactions on Energy Conversion* 2 (2000), S. 169–175. DOI: 10.1109/60.866995.
- [Dav14] R. Davoodnezhad, D. G. Holmes und B. P. McGrath: „A Novel Three-Level Hysteresis Current Regulation Strategy for Three-Phase Three-Level Inverters“. *IEEE Transactions on Power Electronics* 11 (2014), S. 6100–6109. DOI: 10.1109/TPEL.2013.2295597.

- [Don12] D. Dong, J. Li, D. Boroyevich, P. Mattavelli, I. Cvetkovic und Y. Xue: „Frequency behavior and its stability of grid-interface converter in distributed generation systems“. *Twenty-Seventh Annual IEEE Applied Power Electronics Conference and Exposition (APEC)* (2012), S. 1887–1893. DOI: 10.1109/APEC.2012.6166080.
- [Eck14] H.-G. Eckel: *Einführung Leistungselektronik für Windenergieanlagen*. Universität Rostock, 2014. URL: https://www.uni-rostock.de/storages/uni-rostock/UniHome/Weiterbildung/KOSMOS/E-Technik/Material_Ergebnisse_E-Technik/Lehrmaterial_Leistungselektronik_fuer_Windenergieanlagen_Kapitel_4-6.pdf (besucht am 18.02.2021).
- [Ejl16] A. Ejlali, D. A. Khaburi und J. Soleimani: „Application of multiband hysteresis modulation in field oriented control based IPMSM drive fed by asymmetrical multilevel cascaded H-Bridge inverter“. *7th Power Electronics and Drive Systems Technologies Conference (PEDSTC)* (2016), S. 48–52. DOI: 10.1109/PEDSTC.2016.7556836.
- [Esg14] M. Esguerra und H. Kreis: *Inductance Pulse Testing of Three-Phase Inductors*. EE Times Europe, Apr. 2014. URL: <https://www.ed-k.de/wp-content/uploads/docs/%20%09EETimes20140413.pdf> (besucht am 17.03.2022).
- [Gas12] R. Gasch und J. Twele: *Wind Power Plants: Fundamentals, Design, Construction and Operation*. 1. Aufl. Berlin, Heidelberg: Springer Heidelberg, 2012.
- [Gau14] S. Gautam und R. Gupta: „Switching Frequency Derivation for the Cascaded Multilevel Inverter Operating in Current Control Mode Using Multiband Hysteresis Modulation“. *IEEE Transactions on Power Electronics* 3 (2014), S. 1480–1489. DOI: 10.1109/TPEL.2013.2262807.
- [Gen17] A. Gensior: „Wechselrichter und Verfahren zum Erzeugen eines Wechselstroms“. WO 2017/186595 A1, 2017.
- [Gen20] A. Gensior: „Approximated sliding-mode control of parallel-connected grid inverters“. *22nd European Conference on Power Electronics and Applications (EPE'20 ECCE Europe)* (2020), S. 1–9. DOI: 10.23919/EPE20ECCEurope43536.2020.9215680.
- [Gie14] M. Gierschner, H.-J. Knaak und H.-G. Eckel: „Fixed-reference-frame-control: A novel robust control concept for grid side inverters in HVDC connected weak offshore grids“. *16th European Conference on Power Electronics and Applications* (2014), S. 1–7. DOI: 10.1109/EPE.2014.6910711.
- [Gie17] S. Gierschner: „Analyse des Einflusses von rückwärts leitfähigen IGBTs auf die Leistungsfähigkeit und Lebensdauer von Dreipunktumrichtern“. Dissertation. Rostock: Universität Rostock, 2017.
- [Gra09] D. Graovac und M. Pürschel: „IGBT Power Losses Calculation Using the Data-Sheet Parameters“. *Infineon Application Note* (2009), S. 1–17.

- [Gup06] R. Gupta, A. Ghosh und A. Joshi: „Cascaded multilevel control of DSTATCOM using multiband hysteresis modulation“. *IEEE Power Engineering Society General Meeting* (2006). DOI: 10.1109/PES.2006.1709313.
- [Gup10] R. Gupta, A. Ghosh und A. Joshi: „Multiband Hysteresis Modulation and Switching Characterization for Sliding-Mode-Controlled Cascaded Multilevel Inverter“. *IEEE Transactions on Industrial Electronics* 7 (2010), S. 2344–2353. DOI: 10.1109/TIE.2009.2030766.
- [Hei19] Y. Hein, S. Gierschner, D. Hammes, F. Kayser, H.-G. Eckel und D. Krug: „Experimental Validation of Five-Level Cascaded Flying-Capacitor Converter for Machine-side Operation“. *21st European Conference on Power Electronics and Applications (EPE '19 ECCE Europe)* (2019), P.1–P.9. DOI: 10.23919/EPE.2019.8914997.
- [Hei21] Y. Hein, H.-G. Eckel und C. Heyen: „Multilevel Hysteresis Control with Current Balancing of paralleled Two-level Converters“. *23rd European Conference on Power Electronics and Applications (EPE'21 ECCE Europe)* (2021), P.1–P.10. DOI: 10.23919/EPE21ECCEurope50061.2021.9570525.
- [Hei22] Y. Hein und H.-G. Eckel: „Verfahren zum Steuern eines Stromrichters“. EP3996270A1. 2022.
- [Hua12] J. Huang, L. Fu, X. Fuqiang und C. Wu: „Grid Current Control Strategy Based on Internal Model Control and Repetitive Control“. *System Simulation and Scientific Computing* (2012), S. 147–156. DOI: https://doi.org/10.1007/978-3-642-34381-0_17.
- [Inf13] Infineon Technologies AG: *Datenblatt / Datasheet FF650R17IE4*. 2013. URL: https://www.infineon.com/dgdl/Infineon-FF650R17IE4-DS-v03_03-EN.pdf?fileId=db3a30431ff9881501201dcfe2a54986.
- [Inf16] Infineon Technologies AG: *Datenblatt / Datasheet IPB073N15N5*. 2016. URL: https://www.infineon.com/dgdl/Infineon-IPB073N15N5-DS-v02_00-EN.pdf?fileId=5546d46253f650570154a031192a5475.
- [Kan18] V. Kannan: „Operation of Parallel Connected Converters as a Multilevel Converter“. Dissertation. Dresden: Technische Universität Dresden, 2018.
- [Kol95] J. Kolar, F. Zach und F. Casanellas: „Losses in PWM inverters using IGBTs“. *Electric Power Applications, IEE Proceedings* (Aug. 1995), S. 285–288. DOI: 10.1049/ip-epa:19952018.
- [Lap17] I. Laptev: „Direkte Sliding-Mode-Stromregelung von Vorschubantrieben“. Dissertation. Stuttgart: Universität Stuttgart, 2017.
- [Loh03] P. C. Loh, G. Bode, D. Holmes und T. Lipo: „A time-based double-band hysteresis current regulation strategy for single-phase multilevel inverters“. *IEEE Transactions on Industry Applications* 3 (2003), S. 883–892. DOI: 10.1109/TIA.2003.810667.

- [Lut07] H. Lutz und W. Wendt: *Taschenbuch der Regelungstechnik*. 7. Aufl. Frankfurt am Main, Germany: Wissenschaftlicher Verlag Harri Deutsch, 2007. ISBN: 978-3-8171-1807-6.
- [Lut12] J. Lutz: *Halbleiter-Leistungsbaulemente: Physik, Eigenschaften, Zuverlässigkeit*. Berlin, Heidelberg: Springer Vieweg, 2012. ISBN: 978-3-642-29795-3. DOI: 10.1007/978-3-642-29796-0.
- [Mal90] L. Malesani und P. Tenti: „A novel hysteresis control method for current-controlled voltage-source PWM inverters with constant modulation frequency“. *IEEE Transactions on Industry Applications* 1 (1990), S. 88–92. DOI: 10.1109/28.52678.
- [Mey93] M. Meyer und A. Sonnenmoser: „A hysteresis current control for parallel connected line-side converters of an inverter locomotive“. *Fifth European Conference on Power Electronics and Applications* (1993), S. 102–109.
- [Nac12] A. Nachiappan, K. Sundararajan und V. Malarselvam: „Current controlled voltage source inverter using Hysteresis controller and PI controller“. *International Conference on Power, Signals, Controls and Computation* (2012), S. 1–6. DOI: 10.1109/EPSCICON.2012.6175247.
- [Oun10] Y. Ounejjar und K. Al-Haddad: „Multilevel hysteresis controller of the novel seven-level packed U cells converter“. *SPEEDAM* (2010), S. 186–191. DOI: 10.1109/SPEEDAM.2010.5542178.
- [Reh14] S. Rehwald: *FPGAs und Mikrocontroller - Ein Vergleich*. 2014. URL: http://archive.www6.in.tum.de/www6/pub/Main/TeachingWs2014ProseminarMicrocontrollerEmbedded/FPGA_Mikrocontroller_Vergleich.pdf (besucht am 01.03.2021).
- [Sch13] M. Schröder, S. Gierschner und H.-G. Eckel: „Comparison of different control techniques for grid side VSC in terms of losses and current harmonics“. *15th European Conference on Power Electronics and Applications (EPE)* (2013), S. 1–8. DOI: 10.1109/EPE.2013.6631921.
- [Sch19] D. Schröder und R. Marquardt: *Leistungselektronische Schaltungen - Funktion, Auslegung und Anwendung*. 4. Aufl. Heidelberger Platz 3, 14197 Berlin, Germany: Springer-Verlag GmbH Deutschland, 2019. ISBN: 978-3-662-55324-4. DOI: 10.1007/978-3-662-55325-1.
- [Sch21] D. Schröder und J. Böcker: *Elektrische Antriebe - Regelung von Antriebssystemen*. 5. Aufl. Heidelberger Platz 3, 14197 Berlin, Germany: Springer-Verlag GmbH Deutschland, 2021. ISBN: 978-3-662-62699-3. DOI: 10.1007/978-3-662-62700-6.
- [Sen14] S. Sen, K. Yenduri und P. Sensarma: „Step-by-step design and control of LCL filter based three phase grid-connected inverter“. *IEEE International Conference on Industrial Technology (ICIT)* (2014), S. 503–508. DOI: 10.1109/ICIT.2014.6894991.

- [Shu11] A. Shukla, A. Ghosh und A. Joshi: „Hysteresis Modulation of Multilevel Inverters“. *IEEE Transactions on Power Electronics* 5 (2011), S. 1396–1409. DOI: 10.1109/TPEL.2010.2082001.
- [Spe18] J. Specovius: *Grundkurs Leistungselektronik*. 9. Aufl. Abraham-Lincoln-Str. 46, 65189 Wiesbaden, Germany: Springer Wiesbaden, 2018. ISBN: 978-3-658-21168-4. DOI: 10.1007/978-3-658-21169-1.
- [Teo11] R. Teodorescu, M. Liserre und P. Rodríguez: *Grid Converters for Photovoltaic and Wind Power Systems*. 1. Aufl. John Wiley & Sons, Ltd, The Atrium, Southern Gate, Chichester, West Sussex, PO19 8SQ, United Kingdom: Wiley-IEEE Press, 2011. ISBN: 978-0-470-05751-3. DOI: 10.1002/978-0-470-66705-7.
- [Wan14] X. Wang, F. Blaabjerg und P. C. Loh: „An impedance-based stability analysis method for paralleled voltage source converters“. *International Power Electronics Conference (IPEC-Hiroshima 2014 - ECCE ASIA)* (2014), S. 1529–1535. DOI: 10.1109/IPEC.2014.6869788.
- [Wu11] B. Wu, Y. Lang, N. Zargari und S. Kouro: *Power Conversion and Control of Wind Energy Systems*. 1. Aufl. John Wiley & Sons, Inc., Hoboken, New Jersey: Wiley-IEEE Press, 2011. ISBN: 978-0-470-59365-3. DOI: 10.1002/978-1-118-02900-8.
- [Xue18] Z. Xueguang, W. Li, Y. Xiao, G. Wang und D. Xu: „Analysis and Suppression of Circulating Current Caused by Carrier Phase Difference in Parallel Voltage Source Inverters With SVPWM“. *IEEE Transactions on Power Electronics* 12 (2018), S. 11007–11020. DOI: 10.1109/TPEL.2018.2826577.
- [Yam09] H. Yamaji, T. Shimizu, K. Takano und H. Ishii: „Iron loss evaluation of AC filter inductor core in a PWM inverter“. *13th European Conference on Power Electronics and Applications* (2009), S. 1–8.

Eidesstattliche Erklärung

Ich versichere hiermit durch eigenhändige Unterschrift, dass ich die vorliegende Arbeit selbstständig und ohne die Nutzung anderer als der angegebenen Hilfsmittel angefertigt habe. Alle Stellen, die wörtlich oder sinngemäß aus Veröffentlichungen entnommen wurden, habe ich als solche kenntlich gemacht.

Rostock, 08.09.2022

Ort, Datum

Unterschrift, Dipl.-Ing. Yves Hein